

(12) 发明专利

(10) 授权公告号 CN 102158661 B

(45) 授权公告日 2012.09.19

(21) 申请号 201110028390.X

(22) 申请日 2011.01.26

(73) 专利权人 中国科学院长春光学精密机械与物理研究所

地址 130033 吉林省长春市东南湖大路 3888 号

(72) 发明人 余达 陈佳豫 文大化 周怀得 李广泽 刘金国 郭永飞

(74) 专利代理机构 长春菁华专利商标代理事务所 22210

代理人 南小平

(51) Int. Cl.

H04N 5/372(2011.01)

H04N 5/357(2011.01)

(56) 对比文件

US 2007/0214200 A1, 2007.09.13, 全文.

US 2007/0153103 A1, 2007.07.05, 全文.

US 2006/0163474 A1, 2006.07.27, 全文.

CN 101500153 A, 2009.08.05, 全文.

WO 2006/042497 A1, 2006.04.27, 全文.

审查员 冯薇

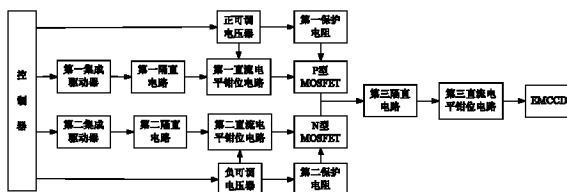
权利要求书 1 页 说明书 3 页 附图 1 页

(54) 发明名称

一种 EMCCD 特有信号的驱动系统

(57) 摘要

一种 EMCCD 特有信号的驱动系统属于 CCD 驱动技术领域, 该系统包括控制器、正可调电压器、负可调电压器、两个集成驱动器、三个隔直电路、三个直流电平嵌位电路、两个保护电阻、P 型 MOSFET 和 N 型 MOSFET。本发明解决了驱动信号频率高且幅度高难以实现的问题。本发明通过两互补的高速大功率 MOSFET 交替导通以图腾柱方式来产生高速高压的驱动信号; 采用数字控制信号改变数字电位器的阻值, 进而改变正负电源值, 最终改变输出信号的幅度; 采用直流嵌位电路控制输出信号的最低电平值。本发明可实现对输出信号幅度、相位和占空比的数字控制, 输出受负载和工作频率影响极小, 且易于改变输出信号的脉冲宽度和相位。



1. 一种 EMCCD 特有信号的驱动系统,其特征在于,该系统包括控制器、正可调电压器、负可调电压器、第一集成驱动器、第二集成驱动器、第一隔直电路、第二隔直电路、第三隔直电路、第一直流电平嵌位电路、第二直流电平嵌位电路、第三直流电平嵌位电路、第一保护电阻、第二保护电阻、P 型 MOSFET 和 N 型 MOSFET ;

所述控制器分别与正可调电压器、负可调电压器、第一集成驱动器和第二集成驱动器连接,正可调电压器和负可调电压器采用同一个正电压供电,控制器根据当前的增益要求,分别向正可调电压器和负可调电压器输出对应的数字参数值,改变内部数字电位器的阻值,从而改变输出电压,输出的电压分别作为由 P 型 MOSFET 和 N 型 MOSFET 构成的推拉 MOSFET 驱动电路的正电源和负电源,实现推拉 MOSFET 驱动电路的输出信号幅度的数字控制;

所述第一集成驱动器把控制器输出的信号进行功率放大以实现 P 型 MOSFET 的驱动;

所述第二集成驱动器把控制器输出的信号进行功率放大以实现 N 型 MOSFET 的驱动;

所述第一隔直电路与第一集成驱动器连接,用于去除第一集成驱动器输出信号的直流电平;

所述第二隔直电路与第二集成驱动器连接,用于去除第二集成驱动器输出信号的直流电平;

所述第三隔直电路与由 P 型 MOSFET 和 N 型 MOSFET 构成的推拉 MOSFET 驱动电路的输出端连接,用于去除推拉 MOSFET 驱动电路输出信号的直流电平值;

所述第一直流电平嵌位电路与 P 型 MOSFET 的栅极连接,用于对 P 型 MOSFET 的栅极输入信号进行嵌位,保证信号在正常工作范围内;

所述第二直流电平嵌位电路与 N 型 MOSFET 的栅极连接,用于对 N 型 MOSFET 的栅极输入信号进行嵌位,保证信号在正常工作范围内;

所述第三直流电平嵌位电路与第三隔直电路连接,用于对推拉 MOSFET 驱动电路输出信号进行嵌位,保证信号在正常工作范围内;

所述第一保护电阻与 P 型 MOSFET 的漏极连接,用于对 P 型 MOSFET 的漏极电流进行限流;

所述第二保护电阻与 N 型 MOSFET 的漏极连接,用于对 N 型 MOSFET 的漏极电流进行限流。

## 一种 EMCCD 特有信号的驱动系统

### 技术领域

[0001] 本发明属于 CCD 驱动技术领域,具体涉及一种 EMCCD(Electron MultiplyCCD) 特有高速高压驱动信号的驱动系统。

### 背景技术

[0002] 目前,国内 EMCCD 特有高速高压驱动信号的实现方法报道很少;通常采用集成的驱动芯片来实现 CCD 的驱动,对于一些特殊的高压驱动信号,可采用分立三极管和 MOSFET 来实现。

[0003] 对较暗目标进行成像时,如果 CCD 的读出放大器噪声比较大,常常会掩盖有用信号,尤其是在读出速度较高的情况下,读出噪声会随着读出速度的提高而增大。随着 CCD 制作工艺的不断发展,EMCCD 的问世使得微小的信号也能克服读出放大器的噪声,而且此类 CCD 在不需要任何附加结构的情况下,能够得到与 ICCD 差不多的图像质量;EMCCD 的基本结构与传统的帧转移 CCD 大致相同,但在读出寄存器和读出放大器之间加入了数百个增益寄存器,它的电极结构不同于转移寄存器,信号在这里得到了增益。在增益寄存器中,实现雪崩倍增所需的高压电场是在增益寄存器中由相邻电极间大电位差形成的,通常一个电极上约 20 ~ 50V 的高幅值信号而另一个电极保持低直流偏压,通过调节高幅值脉冲的高电平来改变两电极之间的电位差从而调控倍增因子。

### 发明内容

[0004] 本发明的目的是提供一种 EMCCD 特有信号的驱动系统,其可以实现对输出信号幅度、相位和占空比的数字控制,输出受负载和工作频率影响极小,且易于改变输出信号的脉冲宽度和相位。

[0005] 为了实现上述目的,本发明的技术方案如下:

[0006] 一种 EMCCD 特有信号的驱动系统,包括控制器、正可调电压器、负可调电压器、第一集成驱动器、第二集成驱动器、第一隔直电路、第二隔直电路、第三隔直电路、第一直流电平嵌位电路、第二直流电平嵌位电路、第三直流电平嵌位电路、第一保护电阻、第二保护电阻、P 型 MOSFET 和 N 型 MOSFET;

[0007] 所述控制器分别与正可调电压器、负可调电压器、第一集成驱动器和第二集成驱动器连接,控制器根据当前的增益要求,分别向正可调电压器和负可调电压器输出对应的数字参数值,改变内部数字电位器的阻值,从而改变输出电压,输出的电压分别作为由 P 型 MOSFET 和 N 型 MOSFET 构成的推拉 MOSFET 驱动电路的正电源和负电源,实现推拉 MOSFET 驱动电路的数字控制;

[0008] 所述第一集成驱动器把控制器输出的信号进行功率放大以实现对 P 型 MOSFET 的驱动;

[0009] 所述第二集成驱动器把控制器输出的信号进行功率放大以实现对 N 型 MOSFET 的驱动;

[0010] 所述第一隔直电路与第一集成驱动器连接,用于去除第一集成驱动器输出信号的直流电平;

[0011] 所述第二隔直电路与第二集成驱动器连接,用于去除第二集成驱动器输出信号的直流电平;

[0012] 所述第三隔直电路与由 P 型 MOSFET 和 N 型 MOSFET 构成的推拉 MOSFET 驱动电路的输出端连接,用于去除推拉 MOSFET 驱动电路输出信号的直流电平值;

[0013] 所述第一直流电平嵌位电路与 P 型 MOSFET 的栅极连接,用于对 P 型 MOSFET 的栅极输入信号进行嵌位,保证信号在正常工作范围内;

[0014] 所述第二直流电平嵌位电路与 N 型 MOSFET 的栅极连接,用于对 N 型 MOSFET 的栅极输入信号进行嵌位,保证信号在正常工作范围内;

[0015] 所述第三直流电平嵌位电路与第三隔直电路连接,用于对推拉 MOSFET 驱动电路输出信号进行嵌位,保证信号在正常工作范围内;

[0016] 所述第一保护电阻与 P 型 MOSFET 的漏极连接,用于对 P 型 MOSFET 的漏极电流进行限流;

[0017] 所述第二保护电阻与 N 型 MOSFET 的漏极连接,用于对 N 型 MOSFET 的漏极电流进行限流。

[0018] 本发明的有益效果如下:

[0019] 1) 系统由两互补的 MOSFET 以图腾柱方式工作,输出的信号幅度和相位不受负载的特性影响,在 5MHz ~ 20MHz 的较宽驱动信号工作频率范围内也不受影响;可实现对输出信号幅度、相位和占空比的数字控制;

[0020] 2) 系统的正负电源由单一正电源分别经 DC-DC 电源转换电路获得,减少了供电电源种类,同时克服了传统的线性电路电源转换效率低,在不同的输出信号幅度下电源转换效率高;而且在电源转换电路中使用了数字电位器,控制器可通过数字控制信号改变数字电位器的阻值,进而改变正负电源值 ( $\pm 9V \sim \pm 25V$ ),最终改变输出信号的幅度;

[0021] 3) 两互补的 MOSFET 单独驱动,在一个周期内导通时间都很短,预留了死区时间,避免了两管同时导通的情况;且在两管的漏极串入了限流保护电阻,防止电路异常时漏极电流过大而烧坏 MOSFET。

## 附图说明

[0022] 图 1 是本发明的高速高压驱动电路原理图。

[0023] 图 2 是本发明 EMCCD 特有信号的驱动系统的结构框图。

## 具体实施方式

[0024] 下面结合附图和实施例对本发明做进一步详细说明。

[0025] EMCCD 驱动管脚的模型为一个阻值较小的电阻和一个电容的串联;现有的集成高速驱动器的最大工作电压在 20V 左右,不能满足 50V 左右的要求,可采用分立的 MOSFET 来实现;如图 1 所示,C 为 EMCCD 驱动管脚的等效电容,R 为 EMCCD 驱动管脚的等效电阻;当 Q1 的栅极出现一个负脉冲(高电平为 VCC)而 Q2 的栅极维持低电平 VEE 时,Q1 快速导通,Q2 保持开路,正电源 VCC 通过 Q1 快速向电容 C 充电,形成 V0 的上升沿;当 C 上的电压上升到

接近正电源电压时,电压不再上升,形成一定宽度的平顶;当达到所需的脉冲宽度时,Q2的栅极出现一个正脉冲(低电平为VEE)而Q1的栅极维持高电平VCC,Q2快速导通,Q1保持开路,负电源VEE通过Q2快速向电容充电,形成V0的下降沿,当C上的电压下降到负电源VEE时,电压不再下降;这样加到EMCCD管脚上的信号幅度接近两电源的电压值之差;通过改变Q1栅极上的负脉冲的下降沿和Q2栅极上的正脉冲的上升沿的时间间隔,可改变输出脉冲信号的宽度,从而改变输出信号的占空比。

[0026] 如图2所示,本发明EMCCD特有信号的驱动系统包括控制器、正可调电压器、负可调电压器、第一集成驱动器、第二集成驱动器、第一隔直电路、第二隔直电路、第三隔直电路、第一直流电平嵌位电路、第二直流电平嵌位电路、第三直流电平嵌位电路、第一保护电阻、第二保护电阻、P型MOSFET和N型MOSFET。

[0027] 该系统的工作原理是:整个驱动电路输出到EMCCD上的驱动信号幅度由正可调电压器和负可调电压器输出电压差值决定,且正、负可调电压器采用同一个正电压供电;输出信号的最低电平值由第三直流电平嵌位电路决定;输出信号的频率与控制器送入到第一集成驱动器和第二集成驱动器的控制信号的频率相同;输出信号的正脉冲脉宽由控制器送入到第一集成驱动器和第二集成驱动器的脉冲信号的时间间隔决定,也就是第一集成驱动器输出负脉冲信号的下降沿决定了输出信号的上升沿,第二集成驱动器输出的正脉冲信号的上升沿决定了输出信号的下降沿。控制器根据当前的增益要求,分别向正可调电压器和负可调电压器输出对应的数字参数值,改变内部数字电位器的阻值,从而改变输出电压,输出的电压分别作为正电源和负电源,这样可实现最终输出信号幅度的数字控制;第一集成驱动器和第二集成驱动器分别把控制器输出的信号进行功率放大以实现P型MOSFET或N型MOSFET的驱动;第一隔直电路和第二隔直电路用于去除两集成驱动器输出信号的直流电平;第三隔直电路用于去除推拉MOSFET驱动电路输出信号的直流电平值;第一直流电平嵌位电路、第二直流电平嵌位电路和第三直流电平嵌位电路分别对P型MOSFET的栅极输入信号、N型MOSFET的栅极输入信号和推拉MOSFET驱动电路输出信号嵌位,保证信号在正常工作范围内;第一保护电阻和第二保护电阻的作用是进行P型MOSFET和N型MOSFET的漏极电流限流,电路异常时防止电流过大而烧坏MOSFET。

[0028] 实施例:

[0029] 本发明驱动系统中的控制器可以采用Xilinx公司的FPGA;第一集成驱动器和第二集成驱动器可以采用intersil公司的高速驱动器;第一隔直电路、第二隔直电路和第三隔直电路主要为耐压高的磁片电容;第一直流电平嵌位电路、第二直流电平嵌位电路和第三直流电平嵌位电路主要为高速开关二极管;正可调电压器主要为DC-DC电源芯片和数字电位器,输出的正压可数字调整;负可调电压器主要为DC-DC电源芯片和数字电位器,输出的负压可数字调整;第一保护电阻和第二保护电阻为限流保护电阻;P型MOSFET和N型MOSFET为仙童公司的高速大功率MOSFET,选用两只FDD3510H,分别使用其中的P型管和N型管;EMCCD为E2V公司的CCD 60。

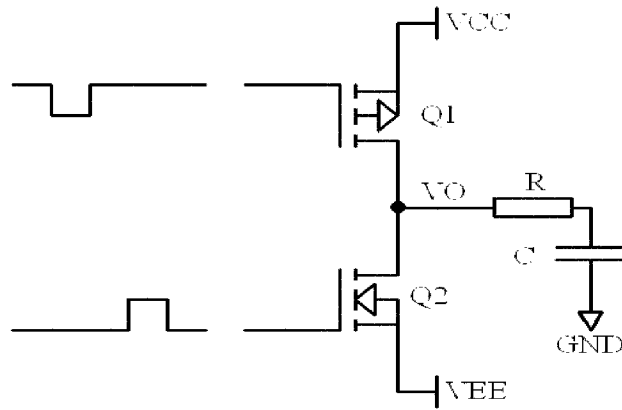


图 1

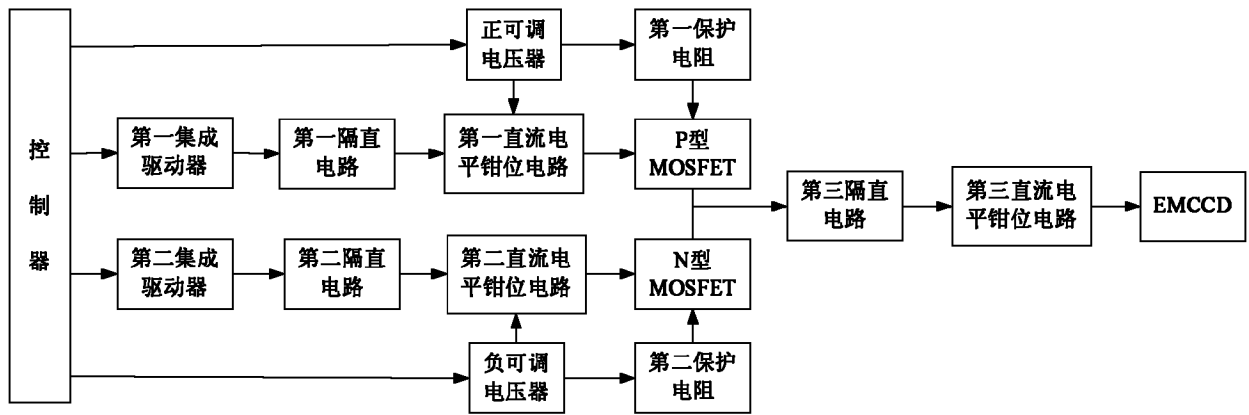


图 2