



(12) 发明专利

(10) 授权公告号 CN 102316284 B

(45) 授权公告日 2013. 07. 03

(21) 申请号 201110262468. 4

(22) 申请日 2011. 09. 06

(73) 专利权人 中国科学院长春光学精密机械与物理研究所

地址 130033 吉林省长春市东南湖大路 3888 号

(72) 发明人 余达 徐东 臧佳 赵莹 孔德柱 刘金国 郭永飞

(74) 专利代理机构 长春菁华专利商标代理事务所 22210

代理人 陶尊新

(51) Int. Cl.

H04N 5/372(2011. 01)

H04N 5/357(2011. 01)

(56) 对比文件

CN 101500153 A, 2009. 08. 05, 全文.

JP 特开 2009-272934 A, 2009. 11. 19, 全文.
WO 2010/127432 A1, 2010. 11. 11, 全文.
CN 102158658 A, 2011. 08. 17, 说明书第 1-20 段, 附图 1-2.

审查员 陈柳叶

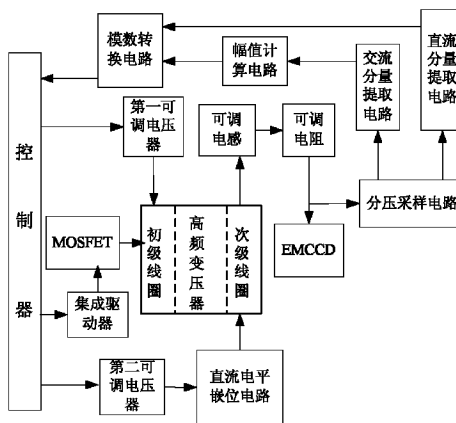
权利要求书1页 说明书4页 附图1页

(54) 发明名称

一种变压器实现 EMCCD 信号驱动的系统

(57) 摘要

一种变压器实现 EMCCD 信号驱动的系统, 涉及 CCD 的驱动技术, 它解决现有的驱动方法功耗大且难以实现的问题, 本系统输出信号的幅度调节通过改变第一可调电压器中数字电位器的电阻值从而改变第一可调电压器的输出电压进而改变高频变压器的初级线圈电压, 实现输出信号幅度的数字控制; 通过第二可调电压器接收到的数字参数值, 改变第二可调电压器内数字电位器的电阻值, 从而改变 DC-DC 升压电路中的输出电压值, 并经直流电平嵌位电路向 RLC 谐振电路提供直流偏置, 使每次更改输出信号幅度值后输出信号的高低电平仍在正常的工作范围内; 本发明大大降低了电路功耗和对高速大功率器件的依赖。



1. 一种变压器实现 EMCCD 信号驱动的系统,该系统包括控制器、模数转换电路、MOSFET、集成驱动器、第一可调电压器、第二可调电压器、幅值计算电路、交流分量提取电路、直流分量提取电路、分压采样电路、直流电平嵌位电路、高频变压器、可调电感和可调电阻;其特征是,所述控制器的输出端分别与第一可调电压器的输入端、第二可调电压器的输入端和集成驱动器的输入端连接;所述控制器向集成驱动器输入时序驱动信号,控制器分别向第一可调电压器和第二可调电压器输出对应的数字参数值;

集成驱动器的输出端与 MOSFET 的栅极连接,集成驱动器输出的驱动信号作为 MOSFET 的驱动信号;所述 MOSFET 的漏极与高频变压器初级线圈的一端连接,高频变压器初级线圈作为 MOSFET 的负载,所述第一可调电压器的输出端与高频变压器初级线圈的另一端连接,第一可调电压器输出的电压作为高频变压器初级线圈的供电电压,所述高频变压器次级线圈的一端与直流电平嵌位电路的输入端连接,高频变压器次级线圈的另一端与可调电感的一端连接,可调电感的另一端与可调电阻的一端连接,可调电阻的另一端与 EMCCD 的管脚连接,所述高频变压器、可调电感、可调电阻和 EMCCD 的管脚的等效电容组成 RLC 的串联谐振电路,所述第二可调电压器输出电压经直流电平嵌位电路向 RLC 谐振电路偏置电流;

所述分压采样电路的输入端与 EMCCD 的管脚连接,分压采样电路的输出端分别与交流分量提取电路的输入端、直流分量提取电路的输入端连接,所述交流分量提取电路的输出端与幅值计算电路的输入端连接,幅值计算电路的输出端与模数转换电路的输入端连接,所述直流分量提取电路的输出端与模数转换电路的输入端连接,所述模数转换电路的输出端与控制器的输入端连接;所述分压采样电路采集与 EMCCD 的管脚信号成比例关系的低压信号,所述低压信号分别经交流分量提取电路和直流分量提取电路后获得交流电平信号和直流电平信号,所述交流电平信号经幅值计算电路后传送至模数转换电路,所述模数转换电路将直流电平信号和交流电平信号的幅度电平信号数字量化后传送至控制器,所述控制器根据输入的数字信号获得当前输出信号的最高和最低电平值,进行闭环控制。

一种变压器实现 EMCCD 信号驱动的系统

技术领域

[0001] 本发明涉及一种 CCD 的驱动技术,具体涉及一种 EMCCD 的高速高压驱动信号的实现系统。

背景技术

[0002] 对较暗目标进行成像时,如果 CCD 的读出放大器噪声比较大,常常会掩盖有用信号,尤其是在读出速度较高的情况下,读出噪声会随着读出速度的提高而增大。随着 CCD 制作工艺的不断发展,EMCCD 的问世使得微小的信号也能克服读出放大器的噪声,而且此类 CCD 在不需要任何附加结构的情况下,能够得到与 ICCD 差不多的图像质量;EMCCD 的基本结构与传统的帧转移 CCD 大致相同,但在读出寄存器和读出放大器之间加入了数百个增益寄存器,它的电极结构不同于转移寄存器,信号在这里得到了增益。在增益寄存器中,实现雪崩倍增所需的高压电场是在增益寄存器中由相邻电极间大电位差形成的,通常一个电极上约 20 ~ 50V 的高幅值信号而另一个电极保持低直流偏压,通过调节高幅值脉冲的高电平来改变两电极之间的电位差从而调控倍增因子。

[0003] 如何将模拟电子技术和计算机的数字化技术结合起来,为 EMCCD 的驱动提供新的技术手段是本发明所要解决的技术问题。

发明内容

[0004] 本发明为解决现有的驱动方法功耗大且难以实现的问题,提供一种变压器实现 EMCCD 信号驱动的系统。

[0005] 一种变压器实现 EMCCD 信号驱动的系统,该系统包括控制器、模数转换电路、MOSFET、集成驱动器、第一可调电压器、第二可调电压器、幅值计算电路、交流分量提取电路、直流分量提取电路、分压采样电路、直流电平嵌位电路、高频变压器、可调电感和可调电阻;

[0006] 所述控制器的输出端分别与第一可调电压器的输入端、第二可调电压器的输入端和集成驱动器的输入端连接;所述控制器向集成驱动器输入时序驱动信号,控制器分别向第一可调电压器和第二可调电压器输出对应的数字参数值;

[0007] 集成驱动器的输出端与 MOSFET 的栅极连接,集成驱动器输出的驱动信号作为 MOSFET 的驱动信号;所述 MOSFET 的漏极与高频变压器初级线圈的一端连接,高频变压器初级线圈作为 MOSFET 的负载,所述第一可调电压器的输出端与高频变压器初级线圈的另一端连接,第一可调电压器输出的电压作为高频变压器初级线圈的供电电压,所述高频变压器次级线圈的一端与直流电平嵌位电路的输入端连接,高频变压器次级线圈的另一端与可调电感的一端连接,可调电感的另一端与可调电阻的一端连接,可调电阻的另一端与 EMCCD 的管脚连接,所述高频变压器、可调电感、可调电阻和 EMCCD 的管脚的等效电容组成 RLC 的串联谐振电路,所述第二可调电压器输出电压经直流电平嵌位电路向 RLC 谐振电路偏置电流;

[0008] 所述分压采样电路的输入端与 EMCCD 的管脚连接,分压采样电路的输出端分别与交流分量提取电路的输入端、直流分量提取电路的输入端连接,所述交流分量提取电路的输出端与幅值计算电路的输入端连接,幅值计算电路的输出端与模数转换电路的输入端连接,所述直流分量提取电路的输出端与模数转换电路的输入端连接,所述模数转换电路的输出端与控制器的输入端连接;所述分压采样电路采集与 EMCCD 的管脚信号成比例关系的低压信号,所述低压信号分别经交流分量提取电路和直流分量提取电路后获得交流电平信号和直流电平信号,所述交流电平信号经幅值计算电路后传送至模数转换电路,所述模数转换电路将直流电平信号和交流电平信号的幅度电平信号数字量化后传送至控制器,所述控制器根据输入的数字信号获得当前输出信号的最高和最低电平值,进行闭环控制。

[0009] 本发明的有益效果:

[0010] 一、本发明所述的高速高压驱动信号主要采用 EMCCD 管脚的等效电容和外部变压器的电感组成 RLC 串联谐振电路来获得,大大降低了对驱动器件的要求,同时也大大降低了该电路的功耗;

[0011] 二、本发明所述的系统中输出信号的幅度调节通过改变第一可调电压器中数字电位器的电阻值从而改变第一可调电压器的输出电压进而改变了高频变压器的初级线圈电压,实现了输出信号幅度的数字控制;

[0012] 三、本发明通过第二可调电压器接收到的数字参数值,改变第二可调电压器内数字电位器的电阻值,从而改变 DC-DC 升压电路中的输出电压值,并经直流电平嵌位电路向 RLC 谐振电路提供直流偏置,使每次更改输出信号幅度值后输出信号的高低电平仍在正常的工作范围内;

[0013] 四、本发明采用模拟方法处理输出信号,可实时监测该高速高压驱动信号的最高最低电平值,实现输出信号电平的闭环控制,同时保证该脚电压始终处于正常的工作范围。

附图说明

[0014] 图 1 为本发明所述的一种变压器实现 EMCCD 信号驱动的原理图;

[0015] 图 2 为本发明所述的一种变压器实现 EMCCD 信号驱动的系统框图。

具体实施方式

[0016] 具体实施方式一、结合图 1 和图 2 说明本实施方式,一种变压器实现 EMCCD 信号驱动的系统,该系统包括控制器、模数转换电路、MOSFET、集成驱动器、第一可调电压器、第二可调电压器、幅值计算电路、交流分量提取电路、直流分量提取电路、分压采样电路、直流电平嵌位电路、高频变压器、可调电感和可调电阻;所述控制器输出端与集成驱动器的输入端、第一可调电压器输入端、第二可调电压器的输入端连接,所述控制器向集成驱动器输入时序驱动信号,并根据当前的增益要求,分别向第一可调电压器和第二可调电压器输出对应的数字参数值;所述集成驱动器的输出与 MOSFET 的栅极相连,其输出的信号作为 MOSFET 的驱动信号;所述高频变压器初级线圈作为 MOSFET 的负载,其一端与 MOSFET 的漏极相连;第一可调电压器的输出端与高频变压器初级线圈的另一端连接,根据接收到的数字参数值输出对应的电压,此电压作为高频变压器的初级线圈的供电电压,这样可实现输出信号幅度的数字控制;高频变压器次级线圈的一端与直流电平嵌位电路连接,另一端和可调电感、

可调电阻及 EMCCD 管脚连接,组成 RLC 的串联谐振电路;所述第二可调电压器根据接收到的数字参数值输出对应的电压,并经直流电平嵌位电路向 RLC 谐振电路提供直流偏置;可调电感作用是保证 RLC 电路在特定的工作频率下电路处于谐振状态,可调电阻用于微调电路的品质因数 Q,同时可在电路谐振的调试过程中用于限流防止 EMCCD 管脚上的信号超出该器件的正常工作范围。所述分压采样电路采集与 EMCCD 的管脚信号成比例关系的低压信号,分别经交流分量提取电路和直流分量提取电路,获得直流电平和交流信号;直流电平信号可直接送入模数转换电路进行数字量化;交流信号在幅值计算电路中经平方、二倍放大和开方运算后得到正弦信号的幅度信息,然后也送入模数转换电路进行数字量化;所述模数转换电路把两路信号数字量化后,送入控制器中;控制器可根据输入的数字反馈信号计算出当前输出信号的最高最低电平值,进行闭环控制;

[0017] 本实施方式所述的控制器为 Xilinx 公司的 FPGA;所述的集成驱动器为 Intersil 公司的高速驱动器;所述 MOSFET 为仙童公司生产的型号 FDD5612 的 MOSFET。

[0018] 本实施方式所述的高频变压器为定制产品,可根据使用要求对具体参数进行调整;第二可调电压器主要包括 DC-DC 升压电源芯片和数字电位器,输出电压可数字调整;直流电平嵌位电路主要为高速开关二极管;第一可调电压器主要包括 DC-DC 电源芯片和数字电位器,输出电压可数字调整。

[0019] 本实施方式所述的可调电感为手工绕制的电感,可进行精细的电感量调整,直流电阻值很小;可调电阻为额定功耗较大的电阻;所述 EMCCD 为 E2V 公司的 EMCCD;所述的分压采样电路主要为电阻;交流分量提取电路为高通滤波器;直流分量提取电路为低通滤波器;所述幅值计算电路主要为模拟乘法器;所述的模数转换电路主要为双路的高速数模转换芯片。

[0020] 本发明所述的 CCD 驱动管脚的模型为一个电阻(阻值较小)和电容的串联;高频变压器次级线圈的模型为一个电阻、次级线圈的自感和初级线圈互感的串联,在本发明中要求高频变压器模型中的电阻值很小;结合图 1, R1 为高频变压器的初级线圈的等效直流电阻, R2 为高频变压器的次级线圈和 CCD 驱动管脚的等效电阻之和; C1 为 EMCCD 驱动管脚的等效电容,容值为 C,其两端电压值为 U_0 ;输入的驱动信号幅度为 U_s ,角频率为 ω (频率为 f);高频变压器的初级线圈自感为 L_1 ,次级线圈自感为 L_2 ,互感为 M;

[0021] 电容的容抗 $X_C = \frac{1}{\omega C} = \frac{1}{2\pi fC}$,

[0022] 当要求其两端的正弦信号幅度为 50V,频率为 20MHz 时,容值为 100pF 时,则电流幅度为 $I = \frac{U}{X_C} = 2\pi fU_0C = 2\pi \times 20 \times 10^6 \times 50 \times 100 \times 10^{-12} = 0.2\pi$ (A);

[0023] 当采用传统的驱动工作方式时,驱动器输出的峰值功耗 $P = U_0I = 10\pi$ (W);现今的集成高速驱动器的最大工作电压在 20V 左右,不能满足 50V 左右的要求;采用两分立的高速大功率 MOSFET 能满足驱动要求,但可选的 MOSFET 种类有限且购买困难,整个电路的功耗大,加重了 EMCCD 低温环境下工作的负担。

[0024] 结合图 1,根据戴维南定理,当电容 C1 断开时,其两端的电压为:

[0025] $U_\infty = \frac{j\omega M U_s}{R_1 + j\omega L_1}$

[0026] 电路的等效内阻抗为：

$$[0027] \quad Z_o = j\omega L_2 + \frac{\omega^2 M^2}{R_1 + j\omega L_1} + R_2$$

[0028] 高频变压器次级线圈回路的总阻抗为：

$$[0029] \quad \text{当 } Z_G = j\omega L_2 + \frac{\omega^2 M^2}{R_1 + j\omega L_1} + \frac{1}{j\omega C_1} + R_2 \text{ 的虚部为 } 0 \text{ 时,}$$

[0030] 则高频变压器次级线圈端处于谐振状态, 设 R_{2a} 为高频变压器次级线圈端处于谐振状态时的等效电阻值, 则电容 C_1 上的信号幅度为：

$$[0031] \quad U_o = \frac{MU_s}{(R_1 + j\omega L_1)R_{2a}C}$$

$$[0032] \quad \text{电路的品质因数 } Q = \frac{U_o}{U_s} = \frac{M}{(R_1 + j\omega L_1)R_{2a}C};$$

[0033] 采用本发明所述的模拟方法处理 CCD 管脚上的高速正弦信号, 得到其最高和最低电平值的方法如下：

[0034] CCD 管脚上的驱动信号可以用直流和交流信号叠加来表示,

$$[0035] \quad A\sin(\omega t) + A_0$$

[0036] 当经过分压采样电路后得到的信号为

$$[0037] \quad kA\sin(\omega t) + kA_0 \quad (0 < k < 1)$$

[0038] 直流分量为 kA_0 , 交流分量为 $kA\sin(\omega t)$

[0039] 交流分量同时作为乘数和被乘数送入乘法器后

$$[0040] \quad [kA\sin(\omega t)]^2 = k^2 A^2 \sin^2(\omega t) = \frac{k^2 A^2 [1 - \cos(2\omega t)]}{2};$$

[0041] 滤除乘积结果的交流分量后再二倍放大得到的信号为 $k^2 A^2$ 经开方运算即可得到信号 kA , 所述 kA 除以比例因子 k 后即可得到正弦信号的幅度 A ; kA_0 除以比例因子 k 后即可得到正弦信号的直流电平值 A_0 ; 则可最终计算出输出信号的最高电平值为 $A_0 + A$, 最低电平值为 $A_0 - A$;

[0042] 本发明可实现对输出信号的数字控制, 大大降低了电路功耗和对高速大功率器件的依赖, 而且通过实时监测输出信号, 保证其高低电平值都在器件允许的工作范围内。

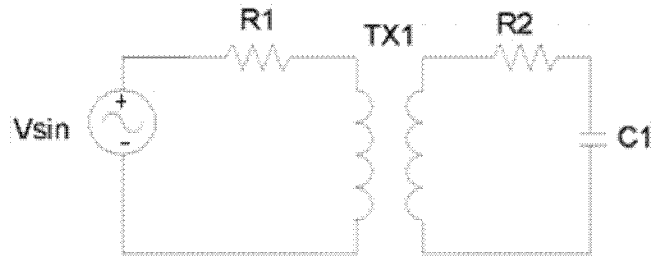


图 1

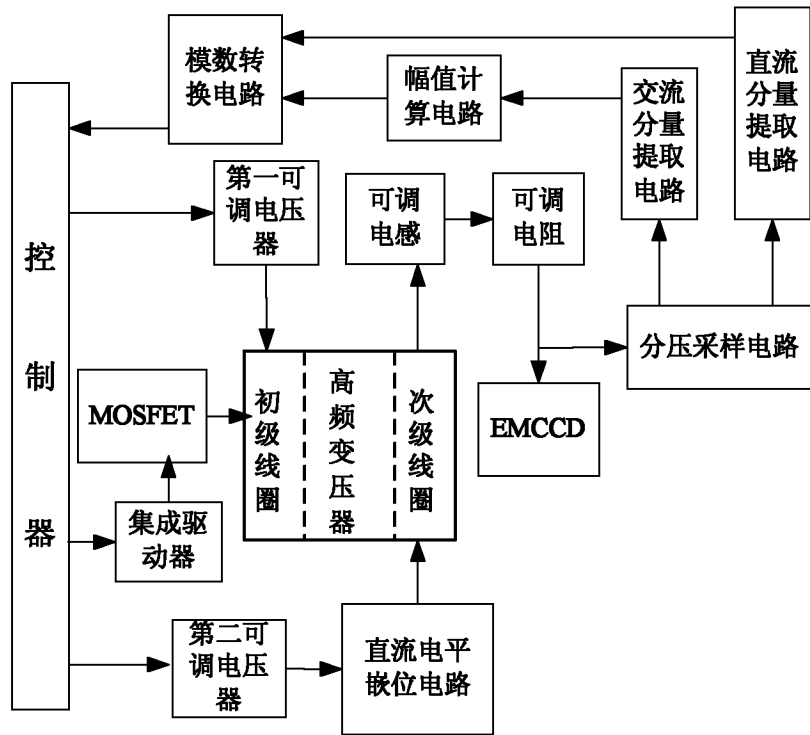


图 2