



(12) 发明专利

(10) 授权公告号 CN 102447849 B

(45) 授权公告日 2013. 08. 21

(21) 申请号 201110262451. 9

审查员 陈柳叶

(22) 申请日 2011. 09. 06

(73) 专利权人 中国科学院长春光学精密机械与物理研究所

地址 130033 吉林省长春市东南湖大路 3888 号

(72) 发明人 余达 徐东 臧佳 赵莹 孔德柱 刘金国 郭永飞

(74) 专利代理机构 长春菁华专利商标代理事务所 22210

代理人 陶尊新

(51) Int. Cl.

H04N 5/372(2011. 01)

H04N 5/357(2011. 01)

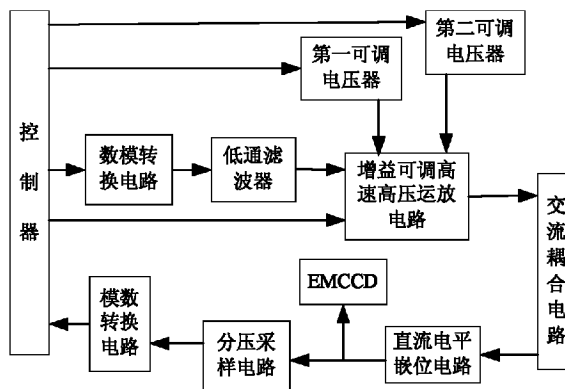
权利要求书1页 说明书4页 附图1页

(54) 发明名称

一种高压运放实现 EMCCD 信号驱动的系统

(57) 摘要

一种高压运放实现 EMCCD 信号驱动的系统, 涉及一种 CCD 的驱动技术, 它解决解决现有的驱动方法难以实现的问题, 本发明通过通过增益可调高速高压运放电路获得高速高压驱动信号, 可在工作频率高倍增电压高时的场合下应用; 直接采用数字信号控制, 电路稳定性高; 采用 DC-DC 电源供电, 保证电源的电压随输出信号的幅度变化而变化, 在输出信号幅度较低时可降低运放功耗; 低通滤波器把数模转换器产生的幅度可调方波转换为正弦波, 并经高速高压运算放大器放大从而产生高速高压的驱动信号, 通过两种途径的数字控制信号改变输出信号的幅度, 实现对输出信号的数字控制, 保证最终的高低电平值在器件允许的工作范围内。



1. 一种高压运放实现 EMCCD 信号驱动的系统,该系统包括控制器、数模转换电路、低通滤波器、增益可调高速高压运放电路、第一可调电压器、第二可调电压器、交流耦合电路、直流电平嵌位电路、分压采样电路和模数转换电路;其特征是,所述控制器的输出端分别与数模转换电路的输入端、第一可调电压器的输入端、第二可调电压器的输入端和增益可调高速高压运放电路的输入端连接,所述控制器向数模转换电路输出方波的幅度参数信号,控制器向第一可调电压器、第二可调电压器和增益可调高速高压运放电路输出对应的数字参数值;

所述数模转换电路的输出端与低通滤波器的输入端连接,低通滤波器的输出端与增益可调高速高压运放电路的输入端连接,所述第一可调电压器和第二可调电压器的输出端分别与增益可调高速高压运放电路的正、负电源端连接,为增益可调高速高压运放电路提供电压可随数字控制信号变化的供电电源,所述增益可调高速高压运放电路的输出端与交流耦合电路的输入端连接,交流耦合电路的输出端与直流电平嵌位电路的输入端连接;所述数模转换电路输出方波信号经低通滤波器后变为正弦波信号,所述低通滤波器输出的正弦波信号经增益可调高速高压运放电路放大为高幅值正弦波信号后,所述高幅值正弦波信号依次经交流耦合电路和直流电平嵌位电路嵌位后输出 EMCCD 低电平的电压信号;

所述直流电平嵌位电路的输出端分别与 EMCCD 的管脚和分压采样电路的输入端连接,所述分压采样电路的输出端与模数转换电路的输入端连接,所述模数转换电路的输出端与控制器的输入端连接;所述分压采样电路采集与 EMCCD 管脚信号成比例关系的低压信号传送至模数转换电路,所述模数转换电路将低压信号数字量化后传送至控制器;所述控制器根据输入的数字反馈信号计算当前的输出信号最高和最低电平值,实现闭环控制。

一种高压运放实现 EMCCD 信号驱动的系统

技术领域

[0001] 本发明涉及一种 CCD 的驱动技术,具体涉及一种 EMCCD 的高速高压驱动信号的实现系统。

背景技术

[0002] 对较暗目标进行成像时,如果 CCD 的读出放大器噪声比较大,常常会掩盖有用信号,尤其是在读出速度较高的情况下,读出噪声会随着读出速度的提高而增大。随着 CCD 制作工艺的不断发展,EMCCD 的问世使得微小的信号也能克服读出放大器的噪声,而且此类 CCD 在不需要任何附加结构的情况下,能够得到与 ICCD 差不多的图像质量;EMCCD 的基本结构与传统的帧转移 CCD 大致相同,但在读出寄存器和读出放大器之间加入了数百个增益寄存器,它的电极结构不同于转移寄存器,信号在这里得到了增益。在增益寄存器中,实现雪崩倍增所需的高压电场是在增益寄存器中由相邻电极间大电位差形成的,通常一个电极上约 20 ~ 50V 的高幅值信号而另一个电极保持低直流偏压,通过调节高幅值脉冲的高电平来改变两电极之间的电位差从而调控倍增因子。

[0003] 如何将模拟电子技术和计算机的数字化技术结合起来,为 EMCCD 的驱动提供新的技术手段是本发明所要解决的技术问题。

发明内容

[0004] 本发明为解决现有的驱动方法难以实现的问题,提供一种高压运放实现 EMCCD 信号驱动的系统。

[0005] 一种高压运放实现 EMCCD 信号驱动的系统,该系统包括控制器、数模转换电路、低通滤波器、增益可调高速高压运放电路、第一可调电压器、第二可调电压器、交流耦合电路、直流电平嵌位电路、分压采样电路和模数转换电路;

[0006] 所述控制器的输出端分别与数模转换电路的输入端、第一可调电压器的输入端、第二可调电压器的输入端和增益可调高速高压运放电路的输入端连接,所述控制器向数模转换电路输出方波的幅度参数信号,控制器向第一可调电压器、第二可调电压器和增益可调高速高压运放电路输出对应的数字参数值;

[0007] 所述数模转换电路的输出端与低通滤波器的输入端连接,低通滤波器的输出端与增益可调高速高压运放电路的输入端连接,所述第一可调电压器和第二可调电压器的输出端分别与增益可调高速高压运放电路的正、负电源端连接,为增益可调高速高压运放电路提供电压可随数字控制信号变化的供电电源,所述增益可调高速高压运放电路的输出端与交流耦合电路的输入端连接,交流耦合电路的输出端与直流电平嵌位电路的输入端连接;所述数模转换电路输出方波信号经低通滤波器后变为正弦波信号,所述低通滤波器输出的正弦波信号经增益可调高速高压运放电路放大为高幅值正弦波信号后,所述高幅值正弦波信号依次经交流耦合电路和直流电平嵌位电路嵌位后输出 EMCCD 低电平的电压信号;

[0008] 所述直流电平嵌位电路的输出端分别与 EMCCD 的管脚和分压采样电路的输入端

连接,所述分压采样电路的输出端与模数转换电路的输入端连接,所述模数转换电路的输出端与控制器的输入端连接;所述分压采样电路采集与 EMCCD 管脚信号成比例关系的低压信号传送至模数转换电路,所述模数转换电路将低压信号数字量化后传送至控制器。所述控制器根据输入的数字反馈信号计算当前的输出信号最高和最低电平值,实现闭环控制。

[0009] 本发明的有益效果:

[0010] 一、本发明通过增益可调高速高压运放电路获得高速高压驱动信号,可在工作频率高倍增电压高时的场合下应用;直接采用数字信号控制,电路稳定性高;增益可调高速高压运放电路为高速高压的运算放大器电路,所述的高速高压的运算放大器电路采用 DC-DC 电源供电,保证电源的电压随输出信号的幅度变化而变化,在输出信号幅度较低时可降低运放功耗;

[0011] 二、输出信号的幅度不仅可以通过控制数模转换电路输出的信号幅度来改变,而且可以通过改变增益可调高速高压运放电路中的数字电位器阻值,从而通过改变高速高压的运算放大器电路的放大倍数来实现;

[0012] 三、正弦波信号的获得不是通过传统的在一个周期内多点幅度参数描述的方法获得;而是采用直接产生方波信号后进行低通滤波只保留一次谐波来获得;

[0013] 四、直接采用高速的模数转换器对信号进行高频采样,可实时监测该高速高压驱动信号的最高和最低电平值,实现输出信号电平的闭环控制,同时保证该管脚的电压始终处于正常的工作范围。

附图说明

[0014] 图 1 为本发明所述的一种高压运放实现 EMCCD 信号驱动的原理图;

[0015] 图 2 为本发明所述的一种高压运放实现 EMCCD 信号驱动的系统框图。

具体实施方式

[0016] 结合图 1 和图 2 说明本实施方式,一种高压运放实现 EMCCD 信号驱动的系统,该系统包括控制器、数模转换电路、低通滤波器、增益可调高速高压运放电路、第一可调电压器、第二可调电压器、交流耦合电路、直流电平嵌位电路、分压采样电路和模数转换电路;所述控制器与数模转换电路、第一可调电压器、第二可调电压器和增益可调高速高压运放电路连接,所述控制器向数模转换电路输入方波的幅度参数信号,并根据当前的增益要求,分别向第一可调电压器和第二可调电压器输出对应的数字参数值以向增益可调高速高压运放电路提供电压适当的正负供电电源;所述控制器增益可调高速高压运放电路输出的数字参数值以改变增益可调高速高压运放电路中的数字电位器阻值,从而改变高速高压的运算放大器电路的增益;数模转换电路输出幅度受控制器控制的方波信号,经低通滤波器后变为正弦波信号;低通滤波器输出的正弦波信号经增益可调高速高压运放电路放大为高幅值正弦波信号;高速高压运放电路输出的信号经交流耦合电路去除直流成分后再经直流电平嵌位电路嵌位到 EMCCD 允许的最低电压;直流电平嵌位电路同时输出的信号至 EMCCD 管脚和分压采样电路;所述分压采样电路采集与 EMCCD 管脚信号成比例关系的低压信号,送入高速的模数转换电路,所述模数转换电路采用高频采样,采集出信号在每个周期的最高和最低电平值;模数转换电路把输入的低压信号数字量化后可同时得到其最大和最小值,然后

送入控制器中；控制器可根据输入的数字反馈信号计算出当前输出信号的最高和最低电平值，进行闭环控制；

[0017] 本实施方式所述的 EMCCD 驱动管脚的模型为一个电阻（阻值较小）和电容的串联；CCD 驱动管脚的等效电容容值为 C ，其两端电压值为 U_0 ，角频率为 ω （频率为 f ）；

[0018] 电容的容抗 $X_C = \frac{1}{\omega C} = \frac{1}{2\pi fC}$ ；

[0019] 当要求其两端的正弦信号幅度为 50V，频率为 20MHz 时，容值为 100pF 时，则电流幅度为 $I = \frac{U}{X_C} = 2\pi fU_0C = 2\pi \times 20 \times 10^6 \times 50 \times 100 \times 10^{-12} = 0.2\pi$ （A）；

[0020] 当采用传统的驱动工作方式时，驱动器输出的峰值功耗 $P = U_0I = 10\pi$ （W）；现今的集成高速驱动器的最大工作电压在 20V 左右，不能满足 50V 左右的要求；采用两分立的高速大功率 MOSFET 能满足驱动要求，但可选的 MOSFET 种类有限且购买困难。

[0021] 结合图 1，高速高压运算放大器输出的电压为

[0022]
$$VO = \frac{(R1 + R2)}{R2} \times VIN$$

[0023] 输出信号的幅度与输入信号呈线性关系，当电阻 $R1$ 或 $R2$ 中任意一个被数字电位器替换时，可实现运算放大器电路增益的数字控制，从而实现输出信号幅度的数字控制；

[0024] 对于数模转换器，其输出的电压 V_0 与输入的数字参数 D_i 的关系为：

[0025]
$$V_0 = V_{ref} \times \frac{D_i}{D}$$

[0026] 其中 D 为数模转换器的满档数字值， V_{ref} 为数模转换器的参考电压值，可通过改变输入的数字参数改变输出信号的幅度；

[0027] 对于任何周期信号 $f(t)$ ，周期为 T ，若满足狄里克雷条件，则可展开成如下的三角级数：

[0028]

$$f(t) = A_0 + \sum_{n=1}^{\infty} A_n \cos(n\omega_1 t + \varphi_n)$$

其中基波角频率 $\omega_1 = \frac{2\pi}{T}$ ；

[0029] A_n 为 n 次谐波分量的振幅； φ_n 为 n 次谐波分量的初位相； A_0 为周期信号的平均值，为周期信号 $f(t)$ 中所包含的直流分量；当 $n = 1$ 时 $A_1 \cos(\omega_1 t + \varphi_1)$ 称此为一次谐波，它的角频率与基波角频率相同；当 $n = 2$ 时即 $A_2 \cos(2\omega_1 t + \varphi_2)$ 称此为二次谐波，它的角频率与基波角频率的二倍，依次类推， $A_n \cos(n\omega_1 t + \varphi_n)$ 为 n 次谐波；

[0030] 对于已经去除直流分量的方波信号，当采用低通滤波器滤除其高频分量而只保留一次谐波分量，则得到的信号为 $A_1 \cos(\omega_1 t + \varphi_1)$ ；

[0031] 结合图 2 说明本实施方式，本实施方式所述的控制器为 Xilinx 公司的 FPGA；所述的数模转换电路主要为美国 ADI 公司的数模转换芯片 AD768；所述的低通滤波器为无源的 LC 低通滤波电路或者有源的低通滤波电路；

[0032] 本实施方式所述的增益可调高速高压运放电路主要为美国 NS 公司的运算放大器 LM7171 及用于控制运算放大器增益的数字电位器；第一可调电压器主要包括 DC-DC 电源芯片和数字电位器，输出电压可数字调整；第二可调电压器主要包括 DC-DC 电源芯片和数字

电位器,输出电压可数字调整;交流耦合电路主要为耐压高的磁片电容;直流电平嵌位电路主要为高速开关二极管和恒压电源,所述的 EMCCD 为 E2V 公司的 EMCCD;分压采样电路主要为电阻;模数转换电路主要为美国 ADI 公司的模数转换转换芯片 AD9461。

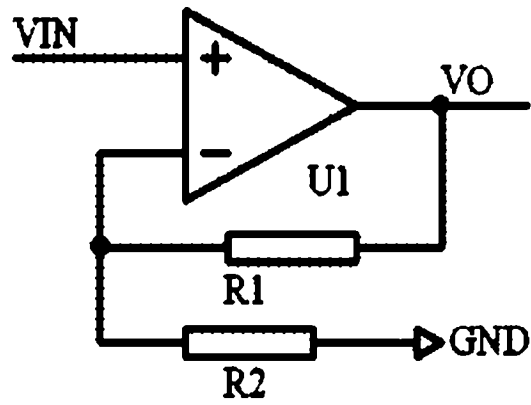


图 1

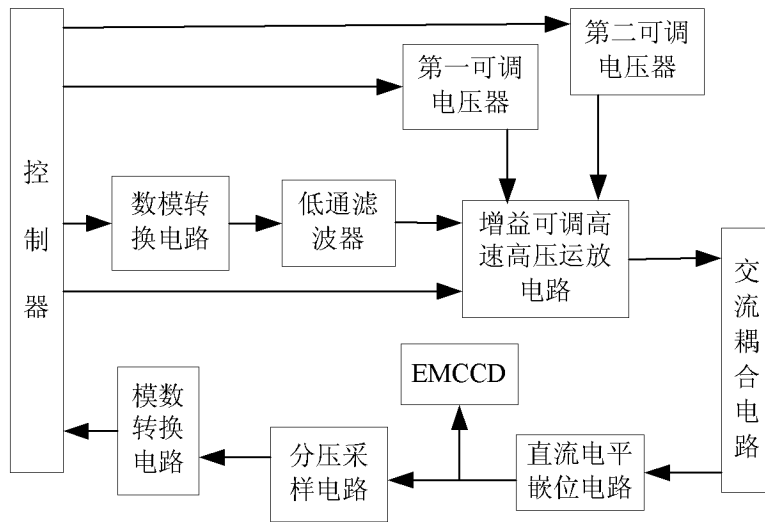


图 2