文章编号:1007-2780(2011)04-0523-04

基于 FPGA 的相机特殊时序调整系统设计

韩红霞, 王弟男, 孙 航
(中国科学院 长春光学精密机械与物理研究所,吉林 长春 130033,E-mail:971828@sina.com)

摘 要: 针对某型特殊时序的红外相机图像需要通过 CameraLink 图像采集卡进行采集并显示的工程需要,设计了基于 FPGA 的特殊时序调整及接口适配板卡。采用 SignaTap 测量红外相机的具体时序,在此基础上根据图像采集卡可以识别的时序对相机输出信号的时序进行调整。采用 FPGA 内部集成的 FIFO 模块实现像素时钟的改变和图像数据的存取。采用 Verilog 语音编程实现有效信号的提取和无效信号的屏蔽以及行、场同步信号的调整等,将特殊时序的相机信号调整为通用 CameraLink 图像采集卡可以识别的信号时序。试验结果证明,经过处理的图像信号可以由 CameraLink 采集卡正确采集并显示,显示图像正确、稳定。

关 键 词: 时序调整; FPGA; 图像显示
中图分类号: TP332 **文献标识码**: A **DOI**: 10.3788/YJYXS20112604.0523

Adjustment Design for Especial Sequence of Camera Video Based on FPGA

HAN Hong-xia, WANG Di-nan, SUN Hang
(*Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Sciences, Changchun* 130033, *China*, *E-mail*: 971828@*sina.com*)

Abstract: To meet the requirement of the especial sequence IR camera signal being captured by the general CameraLink imaging acquisition card, the sequence adjustment and interface transforming system based on FPGA was designed. The SignaTap tool was applied to measure the detailed sequence of the IR camera output and based on which the sequence adjustment system was designed according to the sequence requirement of the imaging acquisition card. The FIFO module in FPGA was applied to realize the pixel clock modification and the data saving and taking. The Verilog programming was applied to realize the pick-up of the valid signal, the cut-off of the invalid signal and the modification of the line valid and frame valid signal. The camera especial sequence adjustment system adjusted the especial sequence to the sequence that can be identified by the common CameraLink imaging acquisition card. The experiment shows that the processed image signal can be captured by the imaging acquisition card and the displayed image is correct and stable.

Key words: sequence adjustment; FPGA; image display

1 引 言

目前工程中应用的红外相机大多数时序比较特殊,一套红外成像系统会配一套针对特殊时序的专用图像采集系统,这样不但增加了项目开发成本,而且无法对相机信号进行操作。面对项目

收稿日期: 2011-01-28; **修订日期**: 2011-03-25
作者简介: 韩红霞(1978—),女,河北宣化人,博士,副研究员,主要从事相机信号传输及显示工作。

© 1994-2012 China Academic Journal Electronic Publishing House. All rights reserved. http://www.cnki.net

中要对特殊时序的图像信号进行长线或光纤传输以及图像处理、图像存储、图像显示等实际需求，设计了基于 FPGA 的相机特殊时序调整系统。该系统可以对相机的特殊时序进行调整，将时序调整为通用 CameraLink 采集卡可以采集的信号时序；还可以实现将 LVDS 接口的相机信号转换为 CameraLink 接口的相机信号。相机输出的特殊时序视频信号经转换后可以由通用 CameraLink 图像采集卡采集，在显示器屏幕上显示正确的捕获图像，为后续工程设计提供基础。由于工程中应用的红外相机时序多种多样，接口也不完全统一，因此时序调整及接口适配板卡的设计具有很重要的工程意义。

2 时序调整板卡硬件设计

为实现特殊时序相机时序的测量及成像时序调整，设计了基于 FPGA 的时序调整及接口适配板卡。为兼容不同接口的相机信号，系统扩展了 LVDS 接口。时序调整及接口适配板卡既可以接收 CameraLink 接口的相机信号也可以接收 LVDS 接口的相机信号，可以对任何无法由通用采集卡直接进行采集的特殊时序相机信号的时序进行测量，进而进行 Verilog 语言编程，调整相机时序，将特殊时序的相机输出信号转换为可由通用采集卡采集的数字视频信号。图 1 给出了时序调整及结构适配板硬件结构图。

基于 FPGA 的时序调整及接口转换板在硬件结构上主要包括 CameraLink 信号接收、LVDS 信号接收、FPGA 逻辑控制以及 CameraLink 信号发送等部分。核心组成部分为 FPGA，其内部集成了时钟信号处理，相机输出数字信号时序测量及调整，以及信号格式转换中信号对应关系分配。相机输出的 CameraLink 格式信号或 LVDS 格式信号经过接口转换芯片转换为 FPGA 接收的 TTL 信号，FPGA 内部编程实现时序测量及调整等功能，根据通用采集卡的格式要求对行/场同步信号、时钟信号以及图像数据进行调整，经调整后的信号转换为可以由通用采集卡采集的 CameraLink 信号格式，由 CameraLink 采集卡采集，图像信号在显示器上得以正确的显示。

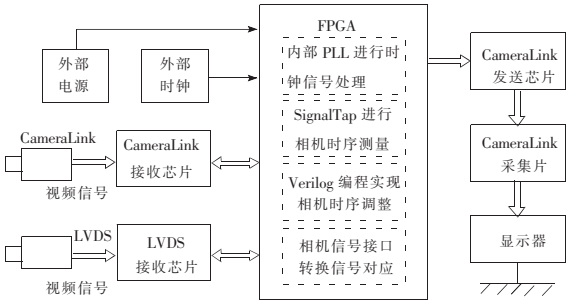

图 1 基于 FPGA 的时序调整及接口适配板卡硬件结构图

Fig. 1 Hardware structure diagram of the sequence modifying card based on FPGA

3 时序调整板卡软件设计

时序调整及接口适配板卡软件设计主要实现两部分功能，一是编程与 SignalTap 工具相结合实现相机时序的测量，二是根据实际情况编程实现时序的调整及接口转换的信号分配。时序调整板卡在硬件上对于 CameraLink 接口或 LVDS 接口的相机是通用的，只有程序是根据实际的时序进行编码的。本文以工程实践中应用的某型红外相机为例，给出其时序测量及调整过程。

3.1 相机时序测量

工程实践中应用的红外相机输出时序一般比较特殊，无法由通用采集卡直接进行采集，因此必须对其时序进行测量。用示波器测量只能看到帧频和粗略的行频，而行有效时间、场频下的行数等无法得到精确测量，用 FPGA 内部集成的 SignalTap 工具结合 FPGA 编程可以实现相机时序的精确测量。用 SignalTap 可以测量出每行包括的像素时钟个数，一场包括的行数由编程结合 SignalTap 工具测量得出，如图 2、图 3 所示。

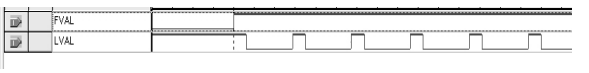

图 2 SignalTap 观测示意图

Fig. 2 Sketch map of the SignalTap observation

已知相机的靶面尺寸为 320×256。图 2 给出采用 SignalTap 工具观测到的 FVAL 和 LVAL 关系的视频截图，用 SignalTap 工具观测时由于可设置的采样深度有限，不能显示整个时序图。图 3 给出了测量得到的相机时序图，所得到的时序是由若干次 SignalTap 观测综合得到的结果。相机的像素时钟 CCDCLK 为 14.75 MHz 的连续时钟信号，场同步信号 FVAL 为 50 Hz 的频率信号，行同步信号连续，测量得到每个场同步

© 1994-2012 China Academic Journal Electronic Publishing House. All rights reserved. http://www.cnki.net

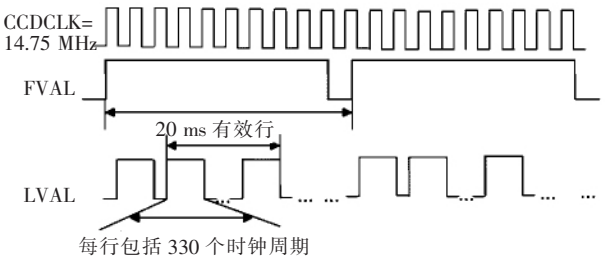

图 3　某型相机时序测量示意图

Fig. 3　Measured sequence of some camera

信号下第 100～355 行为有效行信号，每个有效行信号下前 10 个数据为无效数据，后 320 个数据为有效数据。场信号下的有效行信号以及行信号下的有效数据测量由编程结合 SignalTap 工具观测得到，SignalTap 工具观测到的有效的相机输出数据是变化的，无效的数据在一行之内不变化，而且无效行下的数据也是相同的。在详细测得相机原有时序的基础上，根据采集卡输入时序需求，编程可实现时序的调整。

3.2　相机时序调整

相机时序调整程序主要实现两部分功能：一是调整数据信号的时钟频率；二是提取有效的行信号及行信号下的有效数据。其中调整数据信号的时钟频率是由于相机输出的像素时钟 CCDCLK 为 14.75 MHz，而 CameraLink 采集卡可以接收的最低像素时钟为 20 MHz，程序用 FIFO 存取的方法实现像素时钟的改变。提取有效的行信号和行信号下有效的数据是由于采集卡的工作原理是在检测到场信号的基础上，从头显示行有效信号下的数据，而相机输出的数据在场有效下前 100 行都是无效数据，有效行下前 10 个数据均为无效数据，这样直接采集会把无效数据也显示出来，在实验结果中给出直接采集图像的效果，程序采用 Verilog 语言编程实现有效行信号和有效数据的提取。

利用 FIFO 存取的方法改变相机时钟频率程序框图如图 4 所示。FIFO 利用 FPGA 内部自带的功能模块构成，相机原有的输出时钟作为 FIFO 的写时钟 WR_CLK，相机输出的行信号作为 FIFO 的写有效 WREQ，相机的输出数据写入 FIFO 中；PLL 产生的时钟作为 FIFO 的读时钟 RD_CLK，FIFO 的读信号 RDEQ 由编程实现，在这种时序下读出的数据是改变了像素时钟的数据。时序必须保证 FIFO 写满的情况下不对其进行写操作，FIFO 读空的情况下不对其进行读操作。

在改变了相机时钟频率的基础上，对有效的行信号和有效的数据信号进行提取，这部分由 Verilog 语言编程实现。图 5 给出原有时序与调整时序的对比图。

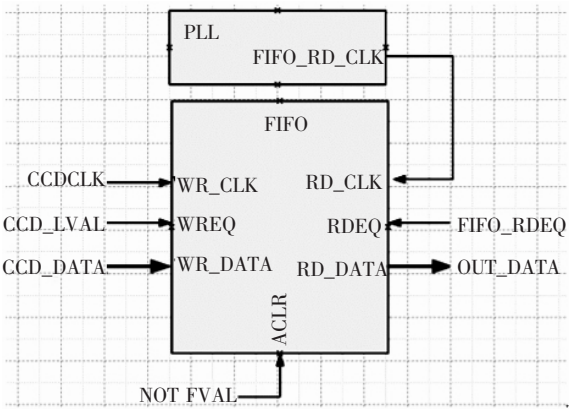

图 4　FIFO 存取方法改变相机时钟频率

Fig. 4　The way to change the clock frequency by FIFO write and read

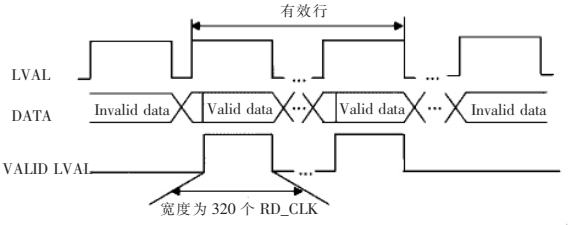

图 5　原有时序与调整时序对比图

Fig. 5　Contrast diagram of the original sequence and the modified sequence

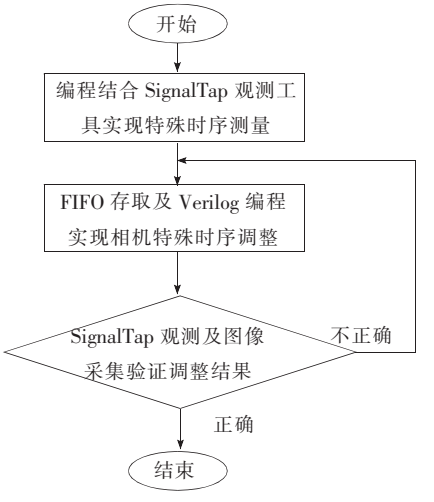

图 6　程序流程图

Fig. 6　Flow chart of the FPGA program

© 1994-2012 China Academic Journal Electronic Publishing House. All rights reserved.　http://www.cnki.net

如图 5 所示，时序调整程序将无效的行信号屏蔽掉，提取出有效的行信号，同时将有效行下前 10 个数据屏蔽掉，提取出有效的 320 个数据，场同步信号保持不变。图 6 给出了设计流程图。

经处理后的数据提供给通用图像采集卡即可得到正确的显示图像。

4 试验结果

试验分为 3 步：第一步，用 CameraLink 采集卡直接采集特殊时序红外相机的输出信号；第二步，采集只改变了像素时钟的图像；第三步，采集经过完整时序调整的相机数据。图 7、图 8 分别给出了试验结构图及采集图像结果。

如图 7 所示，试验中首先将相机输出与采集卡输入直连，然后将相机输出经过时序调整板卡与采集卡输入连接。

图 8 为试验结果图。直接用 CameraLink 采集卡采集相机的输出信号，得到图像(a)，屏幕上显示“clk not valid”即时钟无效。经过时序调整板卡调整后的信号再经图像采集卡采集得到图像(b)和(c)，(b)为只调整了时钟频率得到的图像，显示了无效的行以及行同步下部分无效数据；(c)为进行了完整的时序调整后采集到的图像，不仅改变了像素时钟，而且提取了有效行信号和有效数据，图像显示正确。

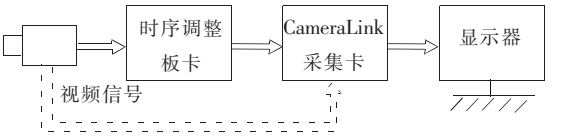

图 7 试验结构图

Fig. 7 Structure diagram of the experiment

试验结果证明，特殊时序红外相机的输出信号经过时序调整板卡处理后，可以由通用采集卡进行图像采集，图像显示正确、稳定。

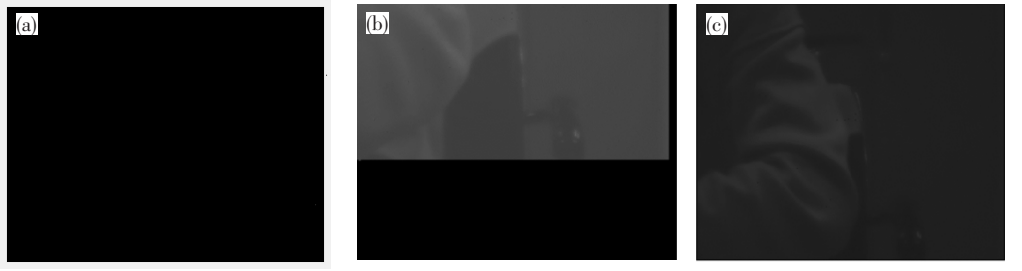

图 8 实验结果图

Fig. 8 Result of the experiment

5 结 论

设计了基于 FPGA 的特殊时序调整及接口适配板卡，利用 FPGA 编程改变相机时序，同时扩展了 LVDS 和 CameraLink 两路接口，可以对任何特殊时序的红外相机输出信号进行时序测量并根据具体情况进行时序调整。将图像直接利用通用图像采集卡进行采集并显示，解决了工程中购买一套特殊时序红外相机就要购买相应的图像采集卡的实际工程问题，增强了板卡的通用性，减少了开发成本，具有较强的工程实践意义。

参 考 文 献：

[1] 李娜，丁亚林，冷雪，等. 线阵 CCD 相机模拟器的分析与设计[J]. 液晶与显示，2009，24(6)：922-926.

[2] 贾建禄，王建立，郭爽，等. 基于 CameraLink 的高速图像采集处理器[J]. 液晶与显示，2010，25(6)：915-918.

[3] 董杰，董建婷. 空间面阵 CCD 相机时序电路设计[J]. 航天返回与遥感，2008，29(2)：53-60.

[4] 佟首峰，阮锦，刘金国，等. 智能型高速 CCD 相机时序电路的研制[J]. 光学技术，2000，26(6)：552-555.

[5] 夏宇闻. Verilog 数字系统设计教程[M]. 第 2 版. 北京：北京航空航天大学出版社，2009：26-128.

[6] 李宁，汪骏发. 基于 Camera Link 的高速数据采集系统[J]. 红外，2005，(7)：31-37.

[7] Lin Junting. *Optical-Electronic Technology and Application*[M]. Beijing: National Defence Industry Press, 1983.

[8] Levine P A, Saucer D J, Shallcross F V. High frame rate multi-port CCD imager and camera [J]. *SPIE*, 1992, 1952: 257-267.

© 1994-2012 China Academic Journal Electronic Publishing House. All rights reserved. http://www.cnki.net