

基于 FPGA 的 Camera Link 视频信号转换与控制系统设计

Design of Camera Link Video Signal Conversion and Control System Based on FPGA

(中科院长春光学精密机械与物理研究所) 徐大鹏

XU Da-peng

摘要: 为了增加 Camera Link 格式的视频信号传输距离和实现在相机工作中曝光时间的实时自动控制, 设计了基于 FPGA 的视频转换与控制系统。将 Camera Link 格式转换为 LVDS 格式, 这样可以增加传输通道的传输距离; 同时, 根据当前场景在 FPGA 的控制下自动实时调节图像传感器的曝光时间。经过系统传输后, 图像采集系统可以得到稳定和高质量的图像。

关键词: Camera Link; LVDS; FPGA; 视频信号转换

中图分类号: TP711

文献标识码: A

Abstract: In order to increase the transmission distance of digital video based on Camera Link standard and control of exposure time in-time automatically in operation, the video conversion and control system based on FPGA has been designed. The Camera Link format has been transformed into LVDS format, which can increase the distance of transmission channel; in the same time, exposure time of image sensor is adjusted automatically under the control of FPGA according to the current sense. Via the system transmission, the high quality image can be obtained by image acquisition system stably.

Key words: Camera Link; LVDS; FPGA; video conversion system

1 引言

Camera Link 是一种由 Channel Link 发展而来的数字相机接口协议, 是由一些数字相机生产厂商联合推出的相机接口协议, 旨在简化及统一相机与图像采集卡等外围设备的连接。目前 Camera Link 已经成为科学和工业级相机的主流接口和传输方式, 但是该方式传输视频信号的传输距离一般只有几米, 无法进行更长距离的数据传输, 限制了其在工程设备上的应用, 因此必须将 Camera Link 接口的数字视频进行格式转换以达到增加传输距离的目的。另外, 在工程应用中, 相机的曝光时间需要根据外部场景的照度的变化而变化, 在实时性要求较高的光电设备中, 需要对相机进行自动的设置和控制来获取高质量的视频图像, 以满足工程需要。

2 LVDS 电平标准及 Camera Link 接口协议

2.1 LVDS 电平标准简介

低电压差分信号 (Low-Voltage Differential Signaling, LVDS) 是一种高性能的数据传输标准, 具有低功耗、噪声抑制, 可以实现高数据率的稳定传输, 已经成为 ANSI/TIA/EIA-644-A 标准。LVDS 接口技术的核心是采用低电压摆幅的高速差分信号的形式传输数据, LVDS 技术可以实现点对点或一点对多点的连接, 具有低功耗、低串扰和低辐射等优点。LVDS 信号的电气标准是采用 1.2V 偏置的 350mV 摆幅的差分信号。LVDS 采用电流环信号传输技术, 电流环的方向决定其逻辑电平, 差分线对的一条线驱动大约 3.5mA 的电流, 电流通过差分线对的另一条线返回。LVDS 接收器的匹配阻抗约为 100Ω, 产生 ±350mV 的电压, 接收器测量电压降的极性, 正电压对应逻辑电平“1”, 负电压对应逻辑电平“0”。LVDS 信号的发送和接收器都不依赖特定的供电

电压。LVDS 技术工作原理如图 1 所示。

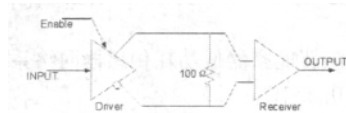


图 1 LVDS 技术工作原理

2.2 Camera Link 接口协议简介

Camera Link (像机链路) 是一种通道链路标准, 是 BLASLER、DALSA 等数字摄像机生产厂商联合推出的数字视频传送标准, 是在通道链路 (Channel Link) 传输标准的基础上传输视频图像数据。Channel Link 传输标准提供了一个基于 LVDS 物理层电气标准的传输通道和传输格式。数字摄像机厂商规定了数字视频通过 Channel Link 通道传输具体数据位的意义, 对传输电缆和连接器也有详细的定义, 这样很多由数字摄像机输出的数字视频可以直接用带有 Camera Link 接口的采集卡采集, 方便数字相机的应用。

Camera Link 接口包括 Base、Medium 和 Full 三种配置, Base 型最多涵盖 28 位视频数据信息; Medium 型最多涵盖 56 位视频数据信息; Full 型最多涵盖 84 位视频数据信息。目前应用最多的是 Base 型 Camera Link 接口, 图 1 给出其接口协议框图。

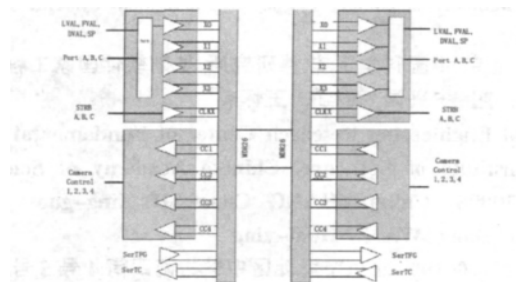


图 2 Base 型 Camera Link 接口

其中相机控制信号 Camera Control 1-4 (CC1-CC4) 是通用

徐大鹏: 助研

的相机控制信号,由相机厂商定义。作为相机的控制输入,大多数厂商将 CC1 信号作为相机的外触发信号输入,用于控制相机与应用系统同步工作。SerTC/ SerTFG 表示相机与上位机串口通讯信号,可以设置相机的工作模式等参数。

3 视频转换系统总体设计

Camera Link 视频信号转换控制系统可以实现对 Camera Link 接口的数字相机的视频格式转换与分配、同步曝光及调光控制等功能。系统的结构框图如图 3 所示。

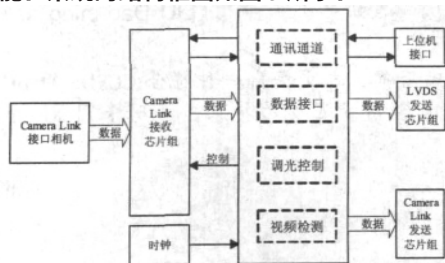


图 3 Camera Link 视频信号转换与控制系统结构框图

Camera Link 视频信号转换系统包括 Camera Link 信号接收芯片组、FPGA、LVDS 发送芯片组、Camera Link 发送芯片组以及外部时钟。Camera Link 信号接收芯片组将 Camera Link 格式信号转换为 LVTTTL/LVCOMS 格式信号,输入到 FPGA 中,采用的 NS 公司专用芯片为 DS90CR286 以及用于通讯功能的 DS90LV047/48。FPGA 内部可以实现数据接口时序调整、通讯通道控制、调光控制、视频检测等功能。LVDS 发送功能芯片组将 FPGA 输出的 LVTTTL/LVCOMS 电平信号转换为 LVDS 电平标准的信号,以达到增加传输距离的目的,采用多片 DS90LV047 芯片。Camera Link 发送芯片组将 FPGA 输出的 LVTTTL/LVCOMS 格式的视频信号再次转换为 Camera Link 接口信号,采用的芯片为 DS90CR285,通过 Camera Link 标准接口直接输出到采集卡来获取相机输出的图像,目的在于检测输入到转换系统的原始信号的正确性。外部时钟提供通过 FPGA 的全局时钟输入,提供 FPGA 的本地时钟源。

4 FPGA 程序实现

FPGA 程序主要实现通讯管理、数据接口、调光控制以及视频分配等功能。另外,根据不同相机的时序特点完成适合后续图像采集系统需要的视频格式。通讯管理开通与上位机通讯的通道,可以实现对相机工作模式设置;视频分配可以提供多路和多种接口形式的视频输出接口以适应不同采集系统的需要。下面主要介绍数据接口和自动调光控制功能。

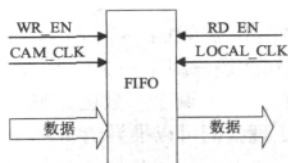


图 4 数据接口示意图

4.1 数据接口模块

数据接口主要功能是实现图像数据的时钟域转换,将输入图像从相机输出的时钟域转换成 FPGA 本地时钟域。这样做可以避免时钟在传输过程中抖动和外界干扰等因素带来的影响,本地时钟可以更好地利用 FPGA 的时钟管理器全局时钟资源,避免时钟管理器的锁相环失锁。利用 FPGA 时钟管理器可以使

得时钟到达 FPGA 内部各个逻辑单元延迟最小,另外可以方便地对时钟进行相位管理,使得时钟的上升沿对应数据总线稳定的位置,避免数据传输的亚稳态的发生。

相机输出的视频时钟域与 FPGA 本地时钟域构成异步时钟域,异步输入和跨时钟域的数据输出需要与本级系统时钟同步。先进先出(First In First Out, FIFO)功能单元的读写操作可以在不同的时钟域中进行,FIFO 具有一定的存储容量,能起到一定的数据缓冲作用,能够很好地解决不同时钟域系统速率匹配的问题。利用 FPGA 内部的 RAM 资源生成 FIFO 形式的接口数据缓冲单元,如图 4 所示,利用相机的控制时序控制图像数据伴随时钟(CAM_CLK)写入 FIFO 中,在本地时钟域下,以固定的行周期将图像数据读出,实现图像数据的时钟域转换。RD_EN 作为本地时钟域下的行有效信号(LVAL),利用 LVAL 信号产生新的本地时钟域下的帧有效信号(LOCAL_FVAL)。这样将相机输出时钟域下的视频数据转换为 FPGA 本地时钟域下的视频数据。

4.2 调光控制模块

在不同的照度下,不考虑镜头机械光圈影响的情况下,根据不同场景亮度,需要通过调整相机的曝光时间来得到适当亮度的图像,也就是需要对相机进行自动调光控制。自动调光控制一般通过调整外触发信号的脉冲宽度来调节,而外触发通道一般通过 Camera Control 1 (CC1)通道发送给相机。控制相机曝光量的初始值是允许最大曝光量的一半。图像输出后,根据图像最大灰度值来确定下一帧图像的曝光量。通过一定的步长逐步改变曝光时间(也就是改变外触发脉冲的宽度),使得相机的曝光时间收敛到合理值。图像帧的最大值求取通过直方图统计的方法实现。利用 FPGA 实现直方图的求取如图 5 所示。

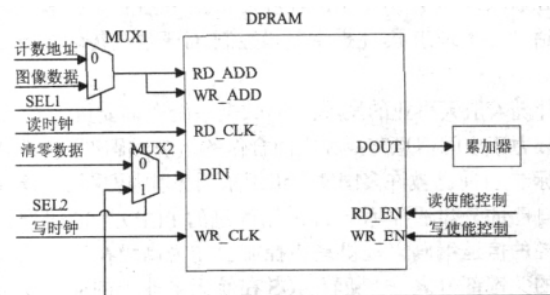


图 5 直方图统计示意图

利用 FPGA 内部的 RAM 资源实现双口 RAM(DPRAM)形式的存储模块,将图像数据作为 DPRAM 的地址来选择相应的个体存储单元,在读时钟和读使能信号控制下,将存储单元中的内容读出,然后经过累加器后,在写逻辑的控制下再次存入到该存储单元中,完成一个像素灰度值的统计过程。整个过程是对存储模块中同一个地址操作,所以,读写地址相同。由相机时序控制相应的读写使能和读写时钟,使对同一地址的读写分成两个节拍顺序进行。多路复用器 MUX1 和 MUX2 都在 SEL1 和 SEL2 信号控制下选通“1”通道。同理,对于每个有效的图像数据都重复以上过程得到存储在双口 RAM 中的整幅图像的灰度信息统计值。完成一帧图像的灰度值统计后,根据方案的需要输出符合条件的图像最大值信息,由递减计数器产生计顺序数地址作为存储模块的地址,在读使能和读时钟的控制下,查找满足条件的数值后,将其存入到图像最大值寄存器中。图像最大值输出后,需要将存储模块各个存储单元清零。多路复用器 MUX1 和 MUX2 选通“0”通道。由计数地址选择存储单元,将清零数据写

(下转第 82 页)

一点。图 4 中的(d),(e)分别含水印图像的锐化和边缘增强的实验结果,(f)为含水印图像的直方图均衡化的实验结果。从中可以看出,经过图像增强以后,图像的质量已下降很多,但我们仍可从中检测出水印图像,证实了该算法的抗图像增强攻击的能力。



图 2 JPEG 压缩与锐化及边缘增强

图 3 中的(a),(b),(c)为含水印图像经非线性滤波的实验结果。(a)图为高斯滤波(radius=1)的结果,(b)图为中值滤波的结果,(c)图为运动模糊(2×2 像素)的实验结果。我们可看出,经过这些攻击后,我们仍可从中恢复水印图像信息。说明该算法具有一定的抗非线性滤波能力。(d)图为经过马赛克攻击(block=2×2)后从中恢复的水印信息。(e),(f)图为含水印图像经过裁剪后从中恢复的水印图像(原图为 256×256)。



图 3 滤波与剪切

从攻击实验结果可以看出,本文提出的数字水印算法对常见的信号处理操作具有较强的鲁棒性。但其对图像旋转操作的抵抗较差。从以上实验结果显示了我们的具有自适应的二维水印算法具有较好的透明性、强壮性,水印检测结果准确算法复杂度低等特点。

本文作者创新点:设计了一种基于小波的数字水印算法,其原理主要是对嵌入的水印信号的预处理和后处理,引入 m 序列扩频提高水印的鲁棒性,引入二维混沌映射对水印图像进行置乱。

作者对本文版权全权负责,无抄袭

参考文献

- [1]Hui Xiang,et al. Digital Watermarking Systems with Chaotic Sequences. In: Proceeding of SPIE on Security and Watermarking of Multimedia Contents, San Jose, 1999, 3657:449~457
 - [2]I. Ravmmod B,Christine I.Podilchuk,and Edward J. Delp Perceptual watermarks for digital Image and video [J]. Proceedings of the IEEE,July 1999,87(7):1108~1126.
 - [3]丁燕,刘榴娜,郭宏.小波变换在图像压缩中的应用研究.光学技术,1999,1:64~66.
 - [4]张华熊,仇佩亮.置乱技术在数字水印中的应用.电路与系统学报,2001,6(3):32~35.
 - [5]秦前清,杨宗凯.实用小波分析[M].西安电子科技大学出版社,1994.
 - [6]黄达人,刘九芬,黄继武.小波变换域图像水印嵌入对策和算法[J].软件学报,2002,13(7):1290~1296.
 - [7]潘蓉,高有行.基于小波变换的图像水印嵌入方法[J].中国图像图形学报,2002,7(7):667~671.
 - [8]陈薇娜,秦拯等.基于混沌与小波变换的数字水印算法[J].微计算机信息,2009,10-3:60~61
 - [9]易开祥等.自适应二维数字水印系统[J].中国图像图形学报:A 辑,2001,5:445~448
 - [10]吴向君等.签章域的防伪数字水印. [J].北京电子科技学报,2005,2:27~30
- 作者简介:谭慧(1982-),女(汉族),湖南株洲人,株洲职业技术学院

教师,湖南大学在读研究生。研究方向:数字水印。

Biography: TAN Hui,female (Han Nationa), born in 1982, who comes from Changsha City,HuNan Provice, postgraduate student, research direction:Digital Watermarking.

(410082 湖南大学计算机与通信学院) 谭 慧

(412001 株洲职业技术学院) 谭 慧

(School of Computer and Communication HNU 410082, China) TAN Hui

(Journal of Zhuzhou Professionnal Technology College 412001, China) TAN Hui

通讯地址:(410082 湖南大学计算机与通信学院) 谭 慧

(收稿日期:2010.11.20)(修稿日期:2011.02.20)

(上接第 87 页)

入相应的地址单元中,实现对全部存储单元清零处理,为了统计下一帧图像直方图做好准备。考虑噪声干扰因素的影响,将数量大于 20 个像素点的最大灰度值作为一帧图像的最大值,这样可以避免图像噪声对最大值求取的影响,可以得到稳定的图像最大值,进而得到稳定的调光参数。

5 结论

基于 FPGA 的 Camera Link 视频信号转换与控制系统可以实现对 Camera Link 接口的相机的信号格式转换、分配、控制等功能,可以适合大多数的图像采集系统接口格式需要。同时,并行 LVDS 数字视频输出格式延长了数字视频信号传输距离,可以满足大部分工程应用的需要。实时调光控制可以获得曝光适度的高质量的视频图像。

本文无抄袭,作者全权负责版权事宜

参考文献

- [1]石美红等.基于 FPGA 的线阵 CCD 图像采集控制的实现[J].微计算机信息,2009,25-12:172~174
- [2] 金龙旭,吕增明,熊经武. CCD 摄像机全自动调光系统[J]. 2002 年第 10 卷 第 6 期:588~591
- [3]谭斌,雷宏. 基于 FPGA 的数据记录器数据源的研究与实现[J]. 电子测量技术,2006,29 (6) :126~128.
- [4]陈伟,宋燕星. 基于 LVDS 技术的高速数字图像传输系统[J]. 电子测量技术,2008 年第 11 期:171~174.

作者简介:徐大鹏(1976-),男(汉族),长春光学精密机械与物理研究所,助研,主要从事图像处理、信号转换方面的研究。

Biography: XU Da-peng, (1976-), male (the Han nationality), Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Sciences, engineer, now engaged in the field of image-processor and signal-transmission.

(中科院长春光学精密机械与物理研究所) 徐大鹏

通讯地址:(130033 长春市东南湖大路 3888 号 中科院长春光机所图像室) 徐大鹏

(收稿日期:2010.11.20)(修稿日期:2011.02.20)

《PLC 技术应用 200 例》将出版,
每册定价 55 元(含邮费),汇至

地址:北京市海淀区中关村南大街乙 12 号天作 1 号楼 B 座 812 室 微计算机信息 邮编:100081
电话:010-62132436 010-82168297(T/F)