

# 基于 DSP 的网络通信转换系统设计

刘岩俊<sup>1</sup>, 闫海霞<sup>2</sup>, 张磊<sup>1</sup>

(1. 中国科学院长春光学精密机械与物理研究所, 吉林 长春 130033;

2. 吉林大学 电子学院, 吉林 长春 130012)

**摘要:** 为了实现以太网数据与 RS422 串行通信接口之间的转换, 设计了采用 TMS320F2812 DSP 和以太网控制器芯片 AX88180 实现的嵌入式系统, 给出了系统的总体方案、硬件结构、数据交互方法以及软件实现方法。在网络通信速度为 1 Gb/s、串行通信速度为 230.4 kb/s 的实验环境下进行测试, 测试结果表明, 该方案设计简单, 运行稳定可靠, 具有一定的使用价值。

**关键词:** DSP; 控制; 以太网; 串行通信

中图分类号: TN919

文献标识码: A

文章编号: 0258-7998(2011)03-0072-03

## Application of CRC during HDLC protocol

Liu Yanjun<sup>1</sup>, Yan Haixia<sup>2</sup>, Zhang Lei<sup>1</sup>

(1. Changchun Institute of Optics, Fine Mechanics and Physics, the Chinese Academy of Sciences, Changchun 130033, China;

2. Electronic Department, Jilin University, Changchun 130012, China)

**Abstract:** In order to realize the data conversion between the Ethernet and RS422 UART, an embedded system based on TMS320F2812 DSP and Ethernet controller chip AX88180 is designed. The design, hardware structure, data alternation method, software flow chart are presented. The system is tested by 1 Gb/s Ethernet and 230.4 kb/s environment, experiments results show that the method is feasible, the simple design and stable correct results make this method very ascendant in practical application.

**Key words:** DSP; control; Ethernet; UART

以太网接口和 RS422 串行通信接口作为目前应用最广泛的两种通信接口, 被应用到各个领域。传统的使用计算机的网络接口和串口转换卡的方式, 需要以计算机作为主要运算部件, 在很多工业场合不方便使用<sup>[1-3]</sup>。数字信号处理器(DSP)芯片作为一种特殊的嵌入式微处理器系统, 是专门为实现各种数字信号处理算法而设计的, 嵌入式网络可以有效地用于不方便使用计算机的应用场合, 而嵌入式网络开发的应用前景十分广阔, 已经成为研究的热点<sup>[4-5]</sup>。

根据实际项目的使用要求, 本文使用 TI 公司的 TMS320F2812 DSP 芯片与 Xilinx 的 FPGA 芯片 XC3S400 以及 ASIX 公司的 AX88180 芯片完成了基于网卡通信控制系统。

### 1 方案设计

系统以 TI 公司的 TMS320F2812 DSP 为中央处理器, 该芯片是用于测控领域的 16 位定点 DSP, 处理速度达到 150 MHz, 其主要特点是采用哈佛总线结构, 具有快速中

断响应和处理能力, 具有 4 M 线性程序地址与 4 M 线性数据地址, 16 位的数据总线, 以及 1 M 寻址空间的地址总线; 三个外部芯片选择信号<sup>[6,7]</sup>。DSP 负责通信数据信息的处理, 接收网络接口数据包, 将其转换成串行通信数据包, 并且将接收到的串行通信数据返回给网络接口。网络接口控制芯片对收到的网络数据进行处理, 将以太网传输的数据格式转换成数据, 与 DSP 处理器进行交互。采用 Xilinx 公司的 Spartan 系列的 Spartan3-SC3S400 芯片作为外部微处理器, 该芯片有 400 K 门, 8 M 逻辑单元, 32×28 个 CLB(Configurable Logic Block)内部资源。可获得的 LUT 门为 7168; 可以使用的逻辑区为 3584<sup>[8]</sup>。FPGA 完成以太网接口芯片 AX88180 的控制和 UART 实现, 采用 DS90LV019 进行 TTL 信号与差分信号转换; DSP 与 FPGA 之间采用总线方式进行数据读写操作。系统功能框图如图 1 所示。

### 2 硬件电路设计

系统硬件设计分三部分: (1)中央处理器 TMS320F2812 《电子技术应用》2011 年第 37 卷 第 3 期

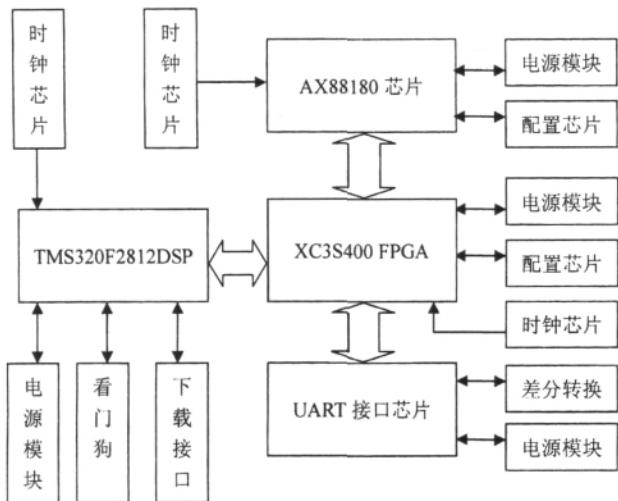


图1 系统功能框图

DSP与FPGA之间的接口部分,这部分负责系统的通信转换控制;(2)网络控制芯片与FPGA之间的接口,这部分负责以太网数据与总线数据之间的转换;(3)UART接口,这部分负责串行通信数据串并转换。

### 2.1 DSP+FPGA 硬件电路

TMS320F2812作为中央处理器;FPGA作为外部接口XINTF与DSP连接,连接内容包括:地址总线Address(18~0)、数据总线(15~0)、片选信号(XZCS0AND1)、DSP读使能(XRD)、DSP写使能(XWE)、外部保持请求(XHOLD)、外部保持应答(XHOLDA)、外部准备后信号(XREADY)、中断控制信号XINT。DSP与FPGA连接原理框图如图2所示。

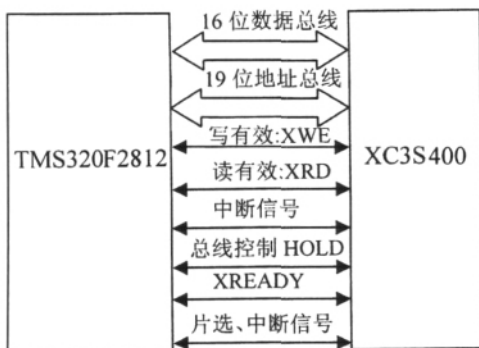


图2 DSP与FPGA连接原理框图

DSP处理器与FPGA处理器之间采用XINTF总线接口进行数据交互,FPGA作为DSP的一个外部扩展区,DSP处理器需要通过读、写、片选三个控制信号,以及地址总线、数据总线以访问外部SRAM的方式进行读写控制,控制信号通过DSP的外部I/O进行。实现方法如下:首先在FPGA内部构建一个基于分布式块区域异步IP核的SRAM,该SRAM的数据宽度是16位,深度是1024,具有读写控制信号WE,读时钟RCLK和写时钟WCLK。读时钟RCLK

《电子技术应用》2011年第37卷第3期

由DSP的读信号XRD赋值,写时钟WCLK由DSP的写信号XWE赋值,读写控制信号WE由DSP的外部扩展IO赋值,当DSP需要写外部SRAM时,IO设置为低;当DSP需要读外部SRAM时,IO设置为高。

### 2.2 网络接口

网络控制器选择ASIX公司的AX88180芯片,AX88180芯片是台湾ASIX公司推出的全球第一款Non-PCI接口的千兆以太网网络控制芯片。

通过FPGA芯片需要配置其控制信号,网络接口芯片控制原理图如图3所示。

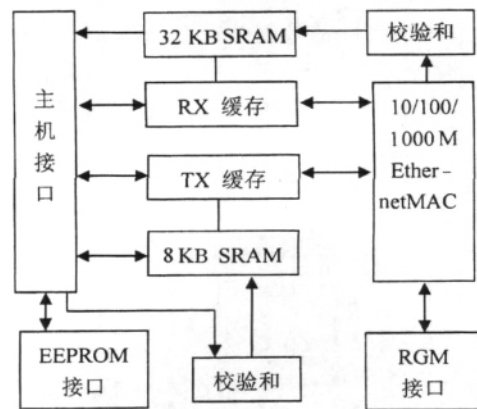


图3 网络接口芯片

### 2.3 UART 接口

UART接口芯片采用DS90LV019芯片,该芯片电压是3.3V,接口是RS422/RS485接口与TTL电平转换,电路原理图如图4所示。

### 3 软件设计

系统软件由两部分组成,DSP软件和FPGA软件,其中DSP软件负责系统的控制工作。FPGA负责系统底层工作,包括网络接口芯片的驱动及数据转换和UART接口的实现。

#### 3.1 DSP 软件设计

DSP作为系统的核心处理器,系统地控制全部工作过程。DSP首先完成上电初始化,并进行参数设置,完成中断源XINT设置、GPIO设置,然后进入主循环程序,进行系统需要的运算处理。处理过程中,DSP以中断方式

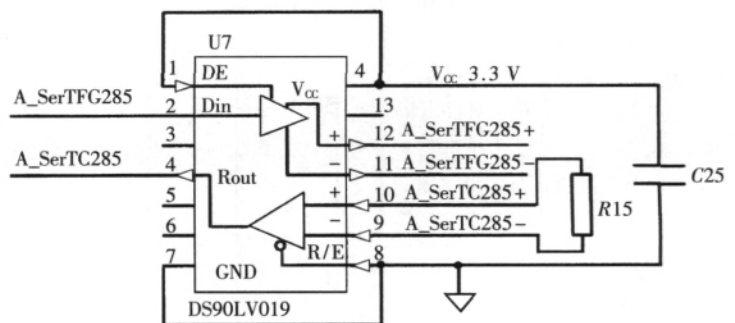


图4 422接口与FPGA连接原理框图

接收 FPGA 提供的中断信号,该中断信号表示网络接口芯片 AX88180 已经接收到完整的一帧 UDP 数据包,接收到中断信号后,DSP 设置 FPGA 内部的网络接口 SRAM 为读操作,读取接收到的网络通信数据。进行数据判断与处理之后,DSP 需要通过 FPGA 内部的发送 SRAM 向控制端返回数据,DSP 先把需要发送的数据写到 FPGA 内的发送 SRAM,这时 SRAM 的操作信号由 DSP 产生,数据写好以后,DSP 需要产生一个低电压有效的宽度为  $1\mu\text{s}$  的脉冲信号,作为网络发送数据的起始信号。发送 SRAM 与接收 SRAM 是 FPGA 内部建立的两个独立的 SRAM,这两个 SRAM 可以并行操作。需要注意的是,网络接收的数据格式与 SRAM 内顺序保存的数据格式不同,需要 DSP 进行数据格式转换。

DSP 处理器接收到数据包以后,需要将接收到的网络数据写给 UART 接口 SRAM,然后由 UART 接口完成数据发送。UART 接口接收过程与网络接口接收过程是一致的。

DSP 接收网络数据包流程图如图 5 所示。

### 3.2 FPGA 软件设计

#### 3.2.1 网络接口芯片

网络接口操作是由 FPGA 使用 VHDL 语言实现的,所以接收和发送两个进程可以并行操作。图 6 是网络接口发送流程图。

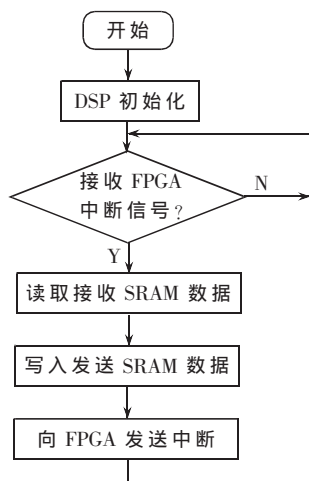


图 5 DSP 软件流程图

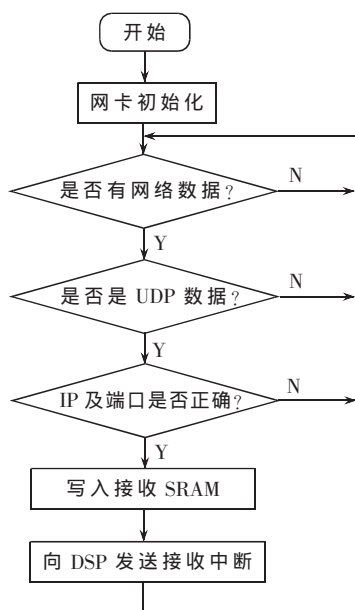


图 6 网络接口流程图

当网络上有数据时,AX88180 对数据包进行分析,如果 UDP 数据包的目的地址、源地址、端口号都正确,进入数据接收进程,按网络格式把数据保存到 FPGA 的接收 SRAM 内,这时,接收 SRAM 的控制信号是由 FPGA 产生的,包括写信号、写时钟。数据接收完成后,产生中断信号,并且把 SRAM 的控制信号交给 DSP。

数据发送进程如下:当接收到 DSP 产生的发送脉冲后,FPGA 操作 SRAM,并且读出数据,封装目的 IP 地址、源 IP 地址、端口号等固定格式,产生 UDP 数据包,通过网络发送。

#### 3.2.2 UART 接口

UART 接口与网络接口一样,都采用 DSP 的外接总线接口 XINTF 实现,通过两个 SRAM 与 DSP 处理器进行数据交互。篇幅原因,这里不再重复。不同的是,UART 这里没有采用专用的接口芯片,而是由 FPGA 使用 VHDL 语言实现,这样对于程序控制更简单。

### 4 实验结果

本文提出的硬件设计已经通过实验验证,系统在网络通信速度为  $1\text{Gb/s}$ 、串行通信速度为  $230.4\text{kb/s}$ 、8 位数据位环境中运行稳定可靠。

本文设计了采用 TMS320F2812DSP 和以太网控制器芯片 AX88180 实现的嵌入式系统,设计了系统的硬件电路、以太网接口和 UART 接口及软件程序。实验表明,该电路实现简单、工作稳定,具有一定的实用价值。

#### 参考文献

- [1] 刘岩俊,闫海霞. HDLC 通讯协议中 CRC 的应用[J]. 电子测量技术,2010,33(3):21-23.
- [2] 周益,周清根,乔鹏,等. 基于 FPGA+DSP 微小型捷联惯导系统的设计[J]. 电子测量技术,2008,31(2):119-122.
- [3] 刘岩俊,闫海霞,何昕. 基于 FPGA 的 HDLC 协议实现[J]. 电子器件,2009,32(3):707-710.
- [4] 徐义忠,孙苓生. 基于 FPGA 的测量数据存储交换技术[J]. 电子技术应用,2008,34(1):62-64.
- [5] 王海涛,段哲民. 多路数据采集与网络远程传输系统实现[J]. 计算机测量与控制,2008,16(3):421-423.
- [6] 姜培培,裘燕青,傅志辉,等. 基于 DSP 和 FPGA 的多路型光纤光谱仪系统[J]. 光学精密工程,2006,14(6):944-948.
- [7] 万山明. TMS320F281x DSP 原理及应用实例[M]. 北京:北京航空航天大学出版社,2008.
- [8] Xilinx Inc. Xilinx Spartan-3 Generation FPGA User Guide [S]. 2008.

(收稿日期:2010-08-09)

#### 作者简介:

刘岩俊,男,1978 年生,工学博士,副研究员,主要研究方向:光电测量,数字图像处理。