

基于 FAS466 的高速 CCD 相机数字视频实时存储系统设计

盛翠霞^{1,2}, 张涛¹, 陈俊江¹, 姚清华^{1,2}, 袁红艳^{1,2}

(1. 中国科学院 长春光学精密机械与物理研究所, 吉林 长春 130033;

2. 中国科学院 研究生院, 北京 100039)

摘要: 为了满足高帧频、大面阵 CCD 相机数字视频实时存储要求, 设计出基于 SCSI 协议处理器 (FAS466), 脱离计算机平台的图像数据直接存储系统。该系统采用 FPGA 芯片编程实现 DMA 控制功能, 从而协调 SCSI 协议处理器实现数据的传输。此外, 系统采用双硬盘交替存储方案以提高存储速度, 实现存储流量达 70MBps。本文介绍了该设备的系统结构和软硬件设计方法。

关键词: FAS466 协议处理器 微处理器 DMA 控制器 FPGA FIFO

由于高帧频、大面阵 CCD 数字相机的图像数据量非常巨大, 存储流量超过 50MBps。而且图像输出速率也比较高, 所以高速图像数据的实时记录是一个不易解决的问题。高帧频、大面阵 CCD 相机的数字视频存储的一般方案是基于高性能计算机体系结构, 把 PCI 总线的视频采集卡与高性能 IDE 硬盘系统或基于 PCI-SCSI 桥的 SCSI 存储硬盘系统结合起来完成任务。这种方案实现起来比较容易, 但存在总线瓶颈问题, 一次存储占用两次 PCI 总线, 而且还受到操作系统和文件系统的限制, 因而在实际应用中存储速度很难突破 40MBps^[1]。针对这一问题, 本文设计出脱离计算机平台的图像数据存储方式, 采用 FPGA 芯片控制时序, 运用 VHDL 语言编程实现微处理器和 DMA 控制功能, 从而协调 SCSI 协议处理器实现数据的传输。FPGA 的运用比单独使用 DMA 控制器减少了电路板的体积, 降低了成本, 提高了存储的速率。

1 系统的硬件结构设计

实现 SCSI 协议和硬盘存储, 通常需要有微处理器、DMA 控制器、SCSI 协议控制器、数据缓冲器等硬件支持和相应的软件控制模块。而本系统 DMA 控制通过对 FPGA 编程来实现。图像数据存储系统结构图如图 1 所示。

1.1 微处理器

微处理器负责各个模块进行协调和控制。本系统所设计的专用高速硬盘存储设备实现数据的持续高速存储, 要求处理数据的速度高, 因此采用 DSP 微处理器。微处理器主要功能如下:

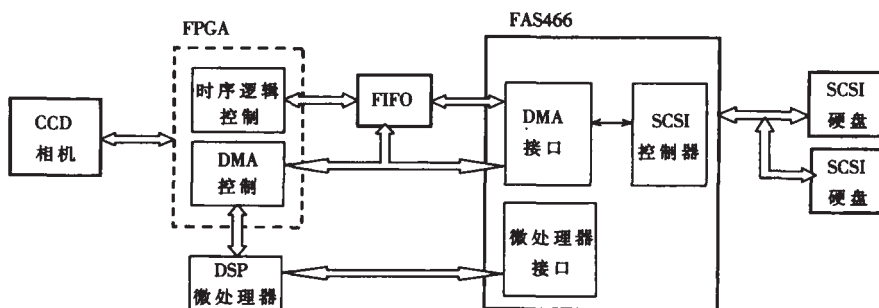


图 1 图像数据存储系统结构图

(1) 完成与外接数据的传输起始、结束控制。

(2) 对 FPGA 进行复位、开始操作。

(3) 对 FAS466 的初始化操作, 对传输的异常情况进行中断处理。

(4) 对协议控制芯片内部寄存器的读写控制, 从而控制 SCSI 总线的命令传输和状态监控。对 SCSI 的命令信息进行解释、执行、管理; 对来自 SCSI 总线的信息状态进行翻译、执行、管理。

1.2 DMA 控制器

DMA 控制器控制数据发送或接收源的数据缓冲器与 SCSI 协议控制器内部缓冲器之间的数据传送, 这样通过与协议控制器的 DMA 接口相协调以控制数据源与 SCSI 总线间的数据传送。本设计采用 FPGA 器件, 利用 VHDL 语言编程实现 DMA 控制器功能, 而不采用专用的 DMA 控制器, 主要考虑以下一些因素: 本设计的数据传输速率达到 50MBps, 而一般的专用 DMA 控制器难以胜任; 专用的 DMA 控制器与 SCSI 协议控制芯片之间的连接需要大量的逻辑转换电路和外围连线, 使设计难度加大; 使用 FPGA 器件, 除了完成 DMA 控制功能之外, 还

可以把电路中的逻辑转换、系统复位等模块设计进去,减小了设备的体积,方便了以后对系统的升级和改进。

1.3 SCSI 协议处理器(FAS466)

SCSI 协议处理器是 SCSI 总线操作的执行部件,各公司都有专门的 SCSI 集成电路芯片作为协议控制器,如 Qlogic 公司的 FAS368M、FAS466 等。FAS466(Fast Architecture SCSI Processor)处理器是 Qlogic 公司 1999 年上市的一种高性能 SCSI 引擎,它源于 Qlogic 公司的 TEC450/452 三重嵌入式控制的铝系列,可提供 Fast40 的同步传输速率^[2],它的同步数据宽总线传输速率可达 80MBps;支持先进的 SCSI 自动配置模式的 1 层和 2 层协议;内部嵌有微控制器,能够通过编程方式灵活地协调 SCSI 作业队列,可以工作在启动或目标模式并支持单端或低电压差分模式的 SCSI 连接。

FAS466 区别于其他 SCSI 协议处理器的最大特点是:它采用微处理器和 DMA 接口结构,而常见的 SCSI 协议控制器采用 PCI 接口总线结构。这是本设计采用 FAS466 的一个主要原因。采用微处理器和 DMA 接口结构,可以通过 DSP 对传输进行控制,脱离微机平台,减少传输带宽限制,使数据存储系统具有非常好的灵活性和可移植性。FAS466 由 SCSI 控制器、微控制器、DMA 接口和微处理器接口四个模块组成。外部微处理器通过微处理器接口对 FAS466 进行控制,协议控制器接受微处理器的操作指令,如总裁、选择、失连、复位总线等。SCSI 控制器提供灵活、有效的底层 SCSI 协议控制,微控制器则负责控制数据从 DMA 接口到 SCSI 硬盘的传输以及各个模块之间的协调。FAS466 的内部结构如图 2 所示。

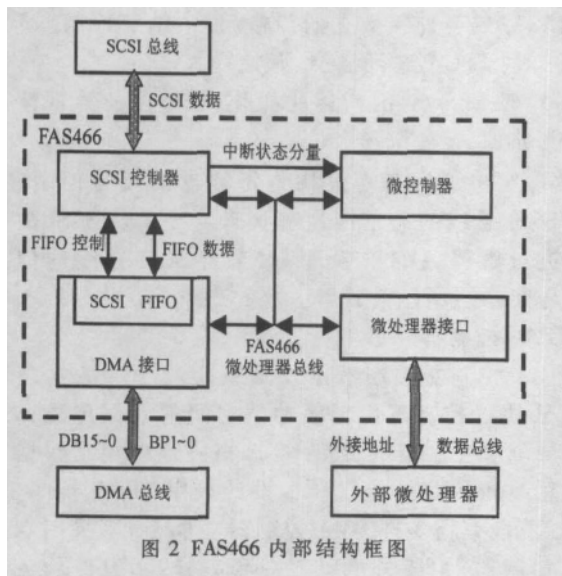


图 2 FAS466 内部结构框图

1.4 数据缓存器

在设备的输入接口部分,需要有数据缓存单元。数据缓存的目的是为 SCSI 的高速 DMA 传输做好准备,使两边数据传输速度匹配。数据的流向一般是一个口进,

一个口出,不对信号进行任何处理。普通的存储器在写入的同时不能读取,双口随机存储器 RAM 虽然也可完成这个任务,但是由于它需要复杂的地址译码电路,所以不采用。采用 FIFO 芯片,可以去掉复杂的缓存器译码电路,大大简化了系统设计。缓存单元在结构上相当于先进先出(First In First Out, FIFO)队列,即先到的数据先被存储。本设计中 FIFO 选用 IDT 公司的 IDT72V2113 芯片。

2 系统的软件设计

软件设计是本系统设计的重点和难点,它负责对相关硬件的控制和协调,最终实现 SCSI 协议、硬盘的控制和 DMA 传输等。软件设计分为 SCSI 控制软件和 DMA 控制器的 FPGA 实现两部分。下面分别进行讨论。

2.1 SCSI 控制软件

一般来说,要完成一次数据交换必须完成 SCSI 总线的仲裁、选择、消息、命令、数据和状态等阶段。这些阶段,微处理器通过对 FAS466 寄存器的读写控制来实现。FAS466 的寄存器主要有:

(1)命令寄存器:DSP 通过向命令寄存器写入相应指令,控制 FAS466 完成初始化、复位、总线分配与复位以及 SCSI 总线各个阶段的转变等功能。

(2)FIFO 寄存器:这是一个 128 字节的双端口 RAM,SCSI 硬盘和 FAS466 之间的数据交换都通过该 FIFO16 字(深)的 FIFO 寄存器来完成。

(3)传输计数寄存器:是一个减法计数器,用于保存一次 DMA 数据传输的字节数。

(4)中断寄存器:DSP 通过 FAS466 中断寄存器了解 SCSI 命令的执行情况,从而决定程序的执行流向。

SCSI 控制软件流程如图 3 所示。首先初始化 SCSI 控制器,然后 SCSI 控制器与 SCSI 硬盘建立同步传输协议,在硬盘准备好的情况下才可以发送各种 SCSI 命令,如读、写等,同时处理好各种意外情况的发生。

2.2 DMA 控制器的 FPGA 实现设计

FAS466 外部 DMA 控制器由 FPGA 实现。FAS466 通过 DREQ 信号有效请求数据传输,当 DMA 控制器检测到 DREQ 有效并且外部 FIFO 非空时,使 DACK 有效并通知 FAS466 开始 DMA 传输。DMA 控制器的状态机如图 4 所示。

FPGA 除了实现 FAS466 的外部 DMA 控制器之外,还实现 FAS466 与外部微处理器的部分逻辑和其他逻辑控制。FPGA 内部逻辑功能模块如图 5 所示。

本文在 FAST-40 SCSI 协议基础上,对实时高速数字视频 SCSI 存储系统的软硬件进行了设计。利用 FAS466 作为 SCSI 控制器实现启动器功能,控制两块 SCSI 硬盘实现直接存储,充分利用 SCSI 总线的带宽,从而大幅度提高了系统的效率。初步建立了较完善实用的直接存储的结构体系,实现存储流量达 70MBps。为解

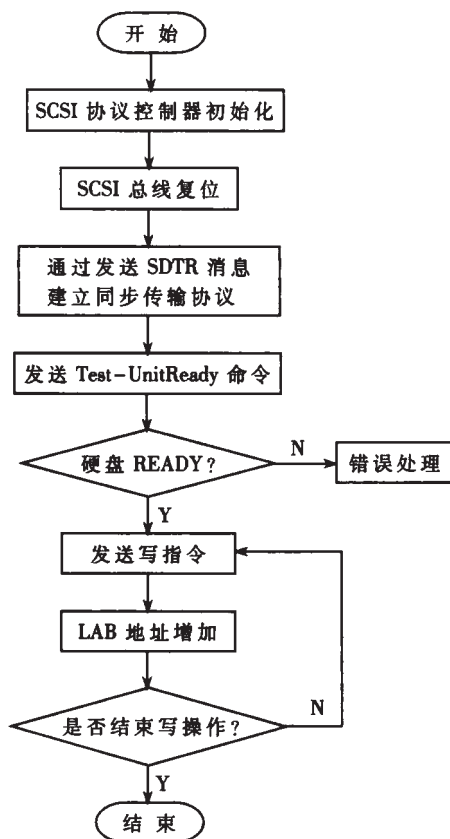


图3 SCSI控制软件流程图

决大面阵、高帧频 CCD 数据实时存储奠定了良好的基础。该项技术的解决,将会大力促进在科学研究、军事技术、尤其在航天、航空侦察及高速数据记录领域的应用发展。

参考文献

1 黄进.基于 SCSI 实时高速数字视频直接存储技术的研究

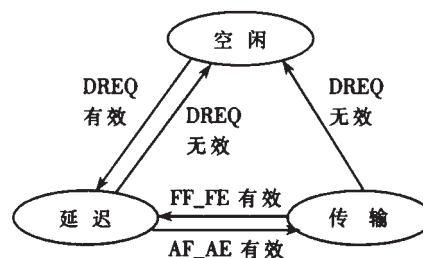


图4 DMA控制器状态机

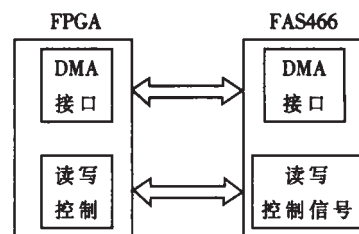


图5 FPGA内部逻辑功能模块

[D].长春:中科院长春光机所,2005

2 赵忠文,曾 彦.一种专用高速硬盘存储设备的设计与实现[J].电子技术应用,2002;28(8):18~20

3 达选福,张伯珩,边川平.高速 CCD 图像数据存储技术[J].光子学报,2003;32(11):1393~1395

4 栾志超,欧阳益民.用 FPGA 的直写硬盘图像记录技术[J].光电工程,2003;30(6):47~49

5 欧阳兴华.计算机系统接口——SCSI [M].北京:电子工业出版社,1994

6 王忠宝,李变侠,曹剑中.SCSI 处理器 FAS466 的通用软件解决方案及应用[J].国外电子元器件,2005;27(9):26~29

(收稿日期:2006-01-06)

(上接第108页)

写 Flash,过程较繁琐,而且浪费时间。为了克服上述缺点,此处为 EM8620 编写了一个 BootLoader 程序,通过以太网将 μ CLinux 下载到内存中运行。内核调试稳定后再烧写到 Flash,如此可以有效地简化整个调试过程,提高工作效率。

2.3.2 应用程序调试

应用程序的开发和调试采用两种方式,一种是对功能和消耗资源较少的程序,采用 Telnet 方式通过以太网连接到机顶盒上直接开发调试。由于 μ CLinux 支持多用户工作模式,因此多个不同的开发人员可同时登录到系统内进行各自调试而互不影响。但是作为一个嵌入式处理器,EM8620 的运算能力毕竟有限,如果任务过多会影响调试速度。为此,对于消耗资源较大的应用程序需采用交叉编译的方法,即程序的调试和编译在速度较快的 PC

机上完成,然后利用 GNU 工具交叉编译为基于 μ CLinux 的目标代码,再通过以太网传送到机顶盒中运行。

当前,IPTV 的发展正如火如荼,各地电视和电信运营商都在加大力度进行 IPTV 建设,未来几年对于 IPTV 机顶盒的需求将迅速扩大。本文实现的这种基于 EM8620 的 IPTV 机顶盒,具有丰富的功能接口,并可支持高清及标清多种视频格式解码,符合未来 IPTV 业务发展的技术要求,是一个可长期有效的解决方案。

参考文献

1 Digital Media Processor for HDTV Consumer Appliances. Sigma Designs, June 2005

2 陈 帅. μ CLinux 嵌入系统中外部硬件设备的快速调试方法.电子技术应用,2004;30(12)

(收稿日期:2006-01-29)