

基于大面阵摄像机的多处理器跟踪系统的设计

李桂菊, 赵 建

(中国科学院长春光学精密机械与物理研究所, 吉林 长春 130031)

摘要: 为了解决高帧频大面阵数字摄像机数据量大, 跟踪器实时性很难满足的问题, 设计了基于双数字信号处理器 TMS320C6203B 的电视跟踪平台, 合理组织双数字信号处理器的图像数据, 即其中一个数字信号处理器用于全视场捕获目标, 使运算量减少了数倍; 另一个数字信号处理器根据捕获到目标大小和位置确定跟踪区域, 在跟踪区域内进行全分辨率跟踪, 既实现了快速目标捕获, 同时又保证了跟踪精度。此系统在保证实时性的前提下, 实现了对帧频为 74 Hz, 面阵为 1280×1024 的数字摄像机多达 5 个目标的跟踪。

关键词: 电视跟踪; 高帧频大面阵数字摄像机; 数字信号处理器

中图分类号: TN957.3 **文献标识码:** A **文章编号:** 1007-2276(2007)增(探测与制导)-0216-03

Designed of multi-dsp tracking system by bigger planar camera

LI Gui-ju, ZHAO Jian

(Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Sciences, Changchun 130031, China)

Abstract: Big planar and high frame rate digital camera has the issue of very large data volume, so it is difficult to tracking at real time, to resolve this issue, the TV tracking platform was designed which is based on two DSP TMS320C6203B, i.e., one is used to capture the target at coarse resolution, so that the calculation is reduced; the other is to tracking the area based on the size and position of captured target so that it can track the target at full resolution. The design is able to both capture target real time and ensure the precision of the measurement. This system can track up to five targets at real time using digital camera which has frame frequency of 74Hz, pixel of 1280×1024 .

Key words: TV tracking; Big planar and high frame rate digital camera; Digital signal processor

0 引言

摄像机作为电视跟踪器中视觉系统的关键部件, 它的性能好坏直接影响系统能否达到性能指标, 过去一直使用模拟输出的摄像机, 随着技术的发展, 对摄像机的性能也提出了越来越高的要求。全数字式摄像机由于其优越的性能和灵活方便的应用方式在近年来已越来越受到重视^[1]。

一般数字摄像机具有逐行、大面阵的特点, 大面

阵摄像机是指每帧图像像素数大于 $1K \times 1K$, 这就使得图像数据量比模拟摄像机大很多, CCIR 制的模拟摄像机一般采用隔行扫描, 场频为 25 Hz, 若每场量化为 288 行乘 640 个像素, 运算量小于 9.2 MB/s; Basler 公司的 A501k 的面阵为 1280×1024 , 帧频 74 Hz, 数据量达到 93 M Bytes/s, 是模拟摄像机的 10 倍^[2]。要实时进行全视场搜索并跟踪多个目标, 必须借助高速数字信号处理器来提高硬件的处理能力。文中采用两片 TI 公司 TMS320C6203B 数字信号处理器的实时数字图

收稿日期: 2007-07-04

作者简介: 李桂菊(1964-), 女, 吉林人, 研究员, 硕士研究生, 主要从事数字图像处理系统的研究。Email: lgjciom@yahoo.com

像处理系统^[3],着重介绍了双数字信号处理器图像数据的组织,其中一个数字信号处理器用于全视场分辨率捕获目标,另一个根据捕获目标大小和位置确定跟踪区域并进行区域内全分辨率跟踪,这样设计充分发挥了双数字信号处理器的性能,即保证了对视场内目标的实时快速捕获,又保证了跟踪精度。

1 全数字摄像机结构原理及特点

全数字摄像机所用的感光元件与传统的模拟摄像机一样,使用 CCD 或 CMOS,它在结构上与普通模拟摄像机的主要区别在图像信号的输出方式,模拟摄像机以电压的高低来表示像素的灰度值,经长线传输的模拟数据由于外部的干扰及信号的损耗,降低了图像质量;而全数字摄像机在摄像机内部将图像信号进行模数转换,成为数字信号,再通过接口以某种通讯协议将数字信号传输出去^[1]。

数字摄像机相对于传统的模拟摄像机有以下特点:(1)图像质量好。数字信号在传输过程中是无损的,而模拟摄像机一般在图像采集卡上进行模数转换,图像经过传输尤其是长距离传输后,信号质量有所降低;(2)抗干扰能力强;(3)保密性好,采用数字传输方式电磁辐射少,采用光纤传输时无电磁辐射;(4)控制灵活,可以通过向摄像机发设置命令改变其工作状态,如改变曝光时间,设置部分扫描来提高摄像机工作频率等。

BASLER A501k 是 BASLER 公司生产的高帧频大面阵数字逐行扫描 COMS 相机,分辨率为 1280×1024 ,最大分辨率时最高帧率是每秒 74 帧,适当减少面阵大小,还可以继续提高帧频。数据输出采用 8 位双通道,最高数据带宽为每秒 100 Mbyte^[2]。输出采用 Camera Link 接口,适合于电视跟踪。

FPGA 中, FPGA 对图像数据进行预处理器,预处理后的数字图像存入图像存储器由 DSP 读取, DSP1 通过 FPGA1 读取图像存储器 1 中的指定区域的图像数据,对目标进行跟踪处理给出目标在视场中的位置,并将结果通过通讯接口单元,转换成 RS422 和 RS232 格式实现与上位机的数据交换^[3]。 DSP2 通过 FPGA2 读取图像存储器 2 中的图像数据,进行全视场捕获给出目标在视场中的位置,两个 DSP 数据交换可通过 FPGA 组成的 FIFO 进行通讯。 DSP2 在对传来的目标

图像数据作进一步的处理之后,通过高速的

D/A, 转化成为模拟的视频信号,用于输出显示。逻辑控制 CPLD 控制各个模块间的同步^[4]。

该系统的主要特点是:(1) 双片 TMS320C6203B DSP 处理器,处理能力可达 $2 \times 2400 \text{ MIPS} = 4800 \text{ MIPS}$ ^[5];

(2) 每片 TMS320C6203B DSP 带 4 Banks $\times 512 \text{ K} \times 32 \text{ Bit}$ 的 SDRAM,时钟主频 166 MHz;(3) FPGA 组成的 FIFO,用于两片 C6203B DSP 之间的数据交换;(4) 应用 CPLD 完成逻辑控制,便于系统升级与二次开发;(5) 外部与同步串行设备接口;(6) 具有 JTAG 端口,支持多处理器仿真器调试;(7) 低电平逻辑数字电路设计,降低功耗;(8) 全面采用小型表贴封装器件,减小 PCB 尺寸,增强系统可靠性^[6-7]。

2 双 DSP 的图像数据组织

系统中输入的是高速数据流,由图 1 可见,两片 DSP 的硬件结构完全对称,如何有效使数据调度最优化,是保证实时处理的重点,同时也是系统应用开发的难点。利用 FPGA 对输入图像数据预处理,减少图像的存储和 DSP 读取数据的时间开销,本文将 DSP2 用于全视场捕获目标, DSP1 用于跟踪窗口内目标。

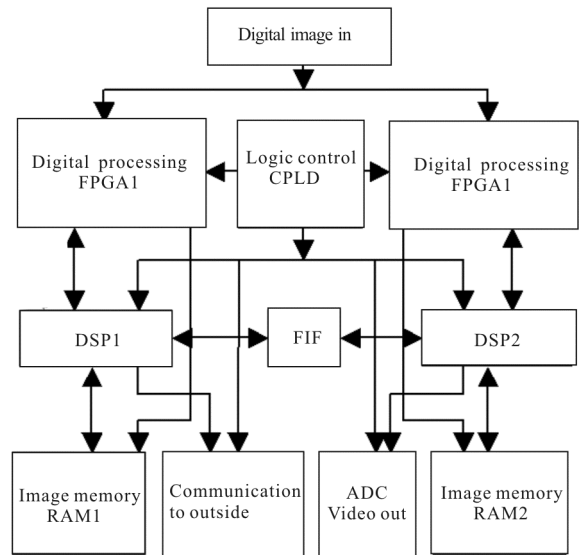


图 1 双 DSP 图像处理系统硬件原理框图

Fig.1 Hardware block diagram of two DSP signal image processing system

2.1 Dsp1 的数据组织

DSP1 采集图像数据采用二维传输方式, DSP1 可以通过参数设置外部图像存储器中数据读取的起

始位置和长度,采集整幅图像的任意部分数据。可以只读取目标窗口内的图像,这样处理后可以按照需要控制数据传输方式,节省处理时间。

DSP1 的工作流程如下: (1) 上电初始化,设所有跟踪窗口的计算完成标志为 0; (2) 等待场逆程的到来;

(3) 场逆程到来后,计算跟踪目标数,若跟踪目标数没有达到最大跟踪目标数,则设没有目标的跟踪窗口的计算完成标志为 1; 读取数字信号处理器 DSP2 捕获目标情况,若数字信号处理器 DSP2 捕获到新的目标,把捕到的目标作为新的跟踪目标,当前跟踪目标数加 1;

(4) 判断目标 n 是否存在,若目标 n 不存在,则转步骤 h ; 若目标 n 存在 ($n=1, 2, \dots$, 当前跟踪目标数) 则设置跟踪窗口 n 计算标志等于 1, 计算目标 n 的所在跟踪窗口上下左右位置; (5) 若当前图像扫描行号大于跟踪窗口 n 的下边并且跟踪窗口 n 的计算标志等于 1, 则读取跟踪窗口 n 的图像,设置跟踪窗口 n 的计算标志等于 0; (6) 对跟踪窗口 n 进行图像滤波处理并提取目标; (7) 计算跟踪窗口 n 目标在视场中的位置,窗口 n 计算完成标志置 1; (8) 若所有跟踪窗口计算完成标志之和等于最大跟踪目标数,表示所有目标都算完,输出所有目标位置,所有跟踪窗口计算完成标志都清 0; 若所有跟踪窗口计算完成标志之和小于最大跟踪目标数,则返回步骤 (5); (9) 返回步骤 (2)。

2.2 Dsp2 的数据组织

DSP2 通过 FPGA2 抽行抽列读取图像存储器中的图像数据, TMS320C6203B 的片内数据 RAM 为 512 Kbyte, 对于 1280×1024 像素的图像抽行抽列后可以整幅图像都存到内存中, DSP2 在整幅图像内捕获目标,同时计算整幅图像的信息: 直方图、均值、最大值、最小值等供调光及目标提取用。

DSP2 的工作流程如下: (1) TMS320C6203B 上电初始化; (2) 等待场逆程的到来; (3) 场逆程到来后,读取数字信号处理器 DSP1 当前跟踪的目标数量及每个目标的位置; (4) 读取抽行抽列后的整幅图像; (5) 对图像滤波处理,计算整幅图像的信息并提取目标; (6) 捕获第一数字信号处理器 DSP1 跟踪目标之外的目标; (7) 将捕获目标情况及捕到的目标位置送给数字信号处理器 DSP1。 (8) 返回步骤 (2)。

2.3 双 DSP 的数据通讯

对于一个真正高效的多处理器并行系统要考虑这些处理器如何协同工作来有效地完成大量的实时计算,本系统通过在 FPGA 中开辟 2 K 空间,以 FIFO 方

式实现两 DSP 之间的数据通讯。FIFO 是一种先进先出的存储器,自身的访问时间一般为几十纳秒,每个 FPGA 内开辟一个 FIFO 区,负责存储要发送的数据^[8]。DSP 发送方可以实时将数据送往 FIFO, DSP 接收方在需要时读取这些数据。利用 FIFO 设计可以有效的提高数据传输效率,为数据高速处理打下了基础。

DSP1 需送给 DSP2 的信息有当前跟踪的目标数,及每个目标的位置及大小。

DSP2 需送给 DSP1 的信息有本场所捕到的目标位置及整幅图像信息。如最大值,最小值,平均值等。

双 DSP 之间通信,是保证数字图像处理系统的性能的关键。实验表明该 FIFO 通讯方式安全可靠。

3 结束语

应用两片高性能数字信号处理器 TMS320C6203, 结合可编程逻辑器件 CPLD 和 FPGA, 使用 Basler 公司生产的 A501 K 数字相机, DSP2 全视场捕获目标最长时间为 8.8 ms, 跟踪五个目标的时间最多为 9.3 ms。实现了大数据量的目标快速捕获与多目标的实时跟踪。经实验证明系统运算速度高,稳定性好,实时性强,为电视捕获跟踪瞄准系统提供了新的高速并行处理平台,并以应用到实际工程中。

参考文献:

- [1] WANG Li-rong, SHEN Xuan-guo, WANG Yan-jie. Study of a high frame digital camera real-time display system[J]. 2007, 12(1): 82-84.
- [2] BASLER. A500k Series User's Manual[Z]. BASLER Vision Technologies. 2002.
- [3] REN Jun, TU Xiao-yu, FU Yi-ping, et al. Design and Application of a RealTime Recognition System by Used of Digital Signal Processing[J]. Opto-Electronic Engineering, 2004, 31(2): 66-69.
- [4] LU Jian-feng. Design of real-time FFT processing system using double digital signal processor. Opto-Electronic Engineering[J]. 2005, 32(11): 93-96.
- [5] TMA320C6203B Fixed-Point Digital Signal Processors[Z]. Texas Instruments Incorporated, 1999.
- [6] LI Fang-hui, WANG Fei, HE Pei-kun. TMS320C6000 DSPs theory and aplication[M]. Beijing: Publishing House of Electronics Industry, 2003.
- [7] WANG Nian-XH. DSP Base and Application system design[M]. Bering: BUAA Press, 2001.
- [8] DAI Yi-min, LIANG Xiao-wen, YUAN Xiao-ping, et al. Modern electronic system design based on DSP[M]. Beijing: Publishing House of Electronics Industry, 2002.