

基于 SOPC 高密度固态存储系统的研究与实现

Based on SOPC high-density solid-state storage system research and realization

(1.中国科学院长春光学精密机械与物理研究所;2.中国科学院研究生院(北京))李敏杰^{1,2} 李云飞^{1,2} 郭永飞¹

LI MINJIE LI YUNFEI GUO YONGFEI

摘要:针对磁盘及磁盘阵列无法适应冲击、振动等恶劣环境下的高速海量数据存储的需要,选用高密度 FLASH 卡——SanDisk 的 Ultra II CompactFlash (CF) 卡组成阵列,采用 Altera 公司的软核嵌入式处理器 Nios,应用 SOPC 技术由单一可编程逻辑器件 (FPGA) 取代“处理器+FPGA”的系统结构,就扩展容量、提高存储速度等关键技术进行研究,提出解决措施,并给出系统实现方案。

关键词:CompactFlash; Nios; SOPC; 固态存储

中图分类号:TP33

文献标识码:A

Abstract:On account of the hard disk and hard disk array are not suitable to the use of high-speed mass storage under shock, vibration and extreme temperature conditions, based on the research of key technique of high-density solid-state storage system with SanDisk Ultra II CompactFlash (CF) card array, a concrete realization scheme of the system is proposed, which introduces SOPC technique with Altera soft core embedded processor Nios.

Key words: CompactFlash; Nios; SOPC; Solid State Storage

1 引言

星载 CCD 相机成像系统中,迫切需要一种容量大、存取速率高、体积小、重量轻、耗电省、可靠性高的数据存储设备。早期星上海量数据存储主要使用磁带机,直至八十年代末和九十年代初各航天大国才开始研究使用磁盘、磁光盘和固态记录器。磁盘和磁光盘比磁带机使用灵活方便,可以以文件方式随机存取,记录密度也比较高,曾一度为许多航天大国所注意,但是由于其与磁带机一样有高速转动部件,影响可靠性。随着电子技术的发展,半导体存储器密度的提高,以 DRAM、FLASH 为存储介质的固态存储器,其存储密度高、无转动部件、可靠性高、体积小、重量轻,较早期的磁记录设备更适于应用在航空航天领域,因而逐渐成为空间飞行器的数据存储的主流方案。

由于 DRAM 需要复杂的刷新电路,功耗大,掉电数据丢失,不是最佳选择。FLASH 具有容量密度高、存储非易失性、功耗小等优势特点,适合空间应用,鉴于 FLASH 的写入速度慢,存在无效块和位差错等问题,本文选用对此已有较好解决措施的高密度 FLASH 卡——SanDisk 的 Ultra II CompactFlash (简称 CF 卡) 卡作为存储体,组成阵列,采用 Altera 公司的软核嵌入式处理器 Nios,应用 SOPC 技术由单一可编程逻辑器件 (FPGA) 取代“处理器+FPGA”的系统结构,针对扩展容量、提高存储速度等关键技术进行研究,提出解决措施,并给出系统实现方案。

2 CF 卡的工作原理及其构成大容量存储器的关键问题

SanDisk Ultra II CompactFlash 卡 (简称 CF 卡) 是 SanDisk 公司生产的一种高速闪存卡,完全符合 CFA 标准,其内部结构如图 1 所示。SanDisk CF 卡包括两个基本组成部分:片内的芯

李敏杰:博士研究生

资金资助:中科院科研资助项目 (X04Q01Z)

片控制器和片内的存储模块,片内的存储模块以 NAND FLASH Memory (闪存存储器) 为载体存储数字信息,片内的芯片控制器管理与主机的接口协议、数据存储、纠错、故障处理及诊断、电源管理和时钟控制。SanDisk CF 卡对外 ATA 的接口,采用了有效的数据保护及纠错编码技术,对无效块进行了映射,并采用动态 Wear-Leveling 算法,解决了 NAND FLASH 存在的位差错、坏块、磨损均匀化等问题。SanDisk Ultra II CF 卡连续写入速度为 9MB/s,连续读速度为 11.5MB/s;数据总线为 8 位、16 位可选;最大容量为 4Gbytes。

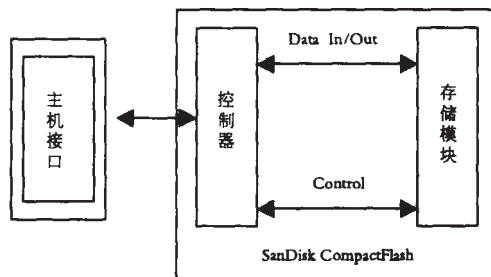


图 1 SanDisk CF 卡内部框图

2.1 扩展容量

CF 卡的单卡容量为 4GB,为实现海量数据存储必须扩展容量。对于如何构成超大容量数据存储系统并对其进行有效管理,采用模块化处理,将整个存储区间分成若干个独立的存储模块,每个可以自行管理。如对于实现 64GB 的存储系统,可以采用 16 块 CF 卡组成阵列构成系统存储区,每 4 块组成一个存储模块,使用同一地址,可以自行管理存储、纠错、容错、坏块映射、磨损均匀化等,四个存储模块组成系统存储区间。

2.2 提高存储速度

SanDisk Ultra II CF 卡的连续写入速度为 9MB/s,这样的写入速度对于要求高速的应用场合来讲是难以满足的,因此必须

采取一定的技术措施。

2.2.1 并行总线技术

并行总线技术亦称拓宽总线技术,即通过拓宽数据总线的宽度实现数据宏观上的并行操作。比如,由四块 8 位数据总线的 CF 卡组成一个 32 位宽的存储模块,它们共用相同的控制信号,包括片选信号、读写信号、地址信号等。存储模块总是被看作一个整体而进行相同的操作,只是数据加载的时候是不同的数据。这样,数据量将是使用一块 CF 卡时的 4 倍,所以理论上速度也将是非并行时的 4 倍。

2.2.2 并行分路技术

时分多路复用通信,是指各路信号在同一信道上有不同时间间隙进行通信,具体说,就是把时间分成一些均匀的时间间隙,将各路信号的传输时间分配在不同的时间间隙,以达到互相分开,互不干扰的目的。借鉴时分多路复用通信技术,可以将输入存储系统的高速数据流看作是以传输一个字所需的时间为一个时间片,不同的时间片传输不同数据的时分多路数据复用。存储操作时可以将输入的数据流以时间片为单位进行分路,每一个时间片上的数据字分至各路接口逻辑,由各路接口逻辑将数据字沿时间轴扩展,达到对 CF 卡进行写操作的时序要求。并行分路原理见图 2 所示,可以看出在每个时间片上各路都在并行存储,所以在每路存储一个字所需时间小于 4 个时间片的情况下,分 4 路并行分路存储可以实现的速度是每路存储速度的 4 倍。

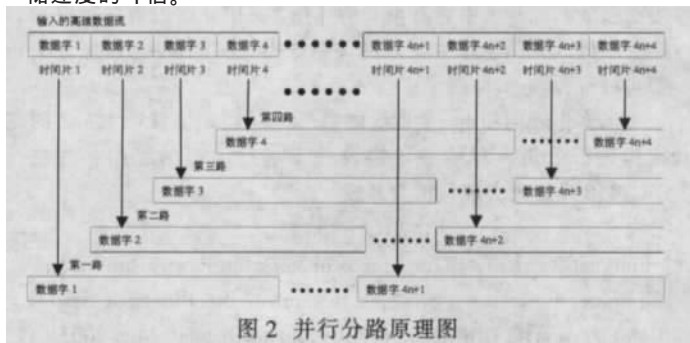


图2 并行分路原理图

2.3 控制模块的实现

通常存储系统的控制模块采用“处理器+FPGA”的系统结构,此结构中处理器与FPGA之间通过电路板上的连线联接,不仅影响可靠性,而且处理器与FPGA之间的传输速度受到很大的限制。本文采用Altera公司的软核嵌入式处理器Nios,与其它控制逻辑和接口逻辑一起集成于一片高速FPGA中,这样不仅提高了系统的可靠性和集成性,而且处理器与其它逻辑之间通过内部互连逻辑联接,传输速度大大提高。

3 SOPC 技术及 Nios 处理器简介

SOPC (System On Programmable Chip) 即可编程的片上系统,或者说是基于大规模FPGA的单片系统。SOPC技术的目标就是试图将尽可能大而完整的电子系统,包括嵌入式处理器系统、接口系统、硬件协处理器或加速器系统、DSP系统、数字通信系统、存储电路以及普通数字系统等,在单一FPGA中实现,具有设计灵活、可裁减、可扩充、可升级、并具备软硬件在系统可编程的功能,使得所设计的电路系统在其规模、可靠性、体积、功耗、功能、性能指标、上市周期、开发成本、产品维护及其硬件升级等多方面实现最优化。

Nios 嵌入式处理器是FPGA生产厂商Altera推出的软核

CPU,是一种面向用户的,可以灵活定制的通用RISC(精简指令集架构)嵌入式CPU。Nios以软核的方式提供给用户,并专为在Altera的FPGA上实现作了优化,用于SOPC集成,最后在FPGA上实现。Nios处理器采用16位指令集,16/32位数据通道,5级流水线技术,平均一个时钟周期处理一条指令,性能高达50MIPS。

4 基于 SOPC 高密度固态存储系统实现方案

4.1 系统目标

实现存储速度 60MB/s;

实现存储容量 32GB;

实现数据回放;

4.2 系统组成

根据系统目标要求,结合关键技术的解决方案,系统由控制模块和存储区两部分组成,系统组成如图3所示。

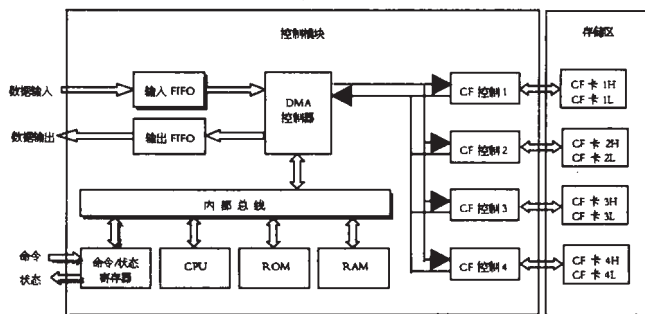


图3 系统组成框图

存储区

存储区由四个存储模块组成,每个存储模块由两块CF卡组成。CF卡选用16位数据总线,两块卡并行接在存储模块32位数据总线的高16位和低16位上,共用相同的地址和控制信号。因两块卡并行存取,每个存储模块的写入速度可实现18MB/s。存储区最大容量为32GB。

控制模块

控制模块主要由两部分组成。第一部分为接口部分,与系统外部的接口——输入FIFO、输出FIFO、命令/状态寄存器,其功能是完成外部数据的接收和发送、接收外部命令以及向外部发送状态参数;与存储区的接口——CF控制1...CF控制4,其功能是完成对各路存储模块的读写操作。第二部分为控制部分,其功能是初始化存储区及接口部分、向各存储模块发送各种命令及发送和接收数据。CPU是整个系统的核心,负责协调控制各个模块的工作。在系统启动以后,CPU的主要工作有:系统初始化;对数据进行编码变换处理;将数据写入CF卡。系统初始化工作主要进行通用寄存器设置、定时器设置、中断设置、CF卡初始化。CPU对外部数据按一定格式进行编码,编码后的数据暂存于外部RAM中的缓冲区中。CPU在主程序中循环查询缓冲区数据长度,当数据量大于等于512bytes时,就将512bytes的数据写入CF卡的一个扇区(512bytes/ Sector)。

4.3 系统工作原理

存储过程:

系统完成初始化,各存储模块完成自检后处于待命状态。CPU接到外部的存储命令后,向各存储模块发出写命令,并给出存储地址,通知DMA控制器准备存储。外部输入的高速数据进入输入FIFO缓存,并将数据由8位转换成32位,实现降速,

由输入的 60MHz 降至 15MHz。DMA 控制器在各存储模块准备好接收数据后, 将经缓存的数据以字为单位顺序分配给 CF 控制 1...CF 控制 4, 由各路 CF 控制实现对各路存储模块的写操作, 从而实现四路并行同时存储, 每路存储模块可实现 18MB/s (4.5MHz) 的存储, 四路并行同时存储可实现 72MB/s, 对于 60MB/s 的输入数据可以实现存储功能。

回放过程:

CPU 接到外部的回放命令后, 查找地址索引表, 向各存储模块发出读命令, 并给出地址, 通知 DMA 控制器准备回放。DMA 控制器在各存储模块准备好后, 按存储的顺序依次向 CF 控制 1...CF 控制 4 加载读控制信号, 由各路 CF 控制实现对各路存储模块的读操作, DMA 控制器依次从各路 CF 控制的读数据线上取出数据, 合路输出给输出 FIFO, 由输出 FIFO 将数据由 32 位转换为 8 位输出, 实现回放功能。

5 结束语

本文的创新是通过利用 SanDisk Ultra II CF 卡组成阵列构成存储系统的关键技术的研究, 提出采用 SOPC 技术实现存储系统的具体方案, 本方案集成度高、全固态、非易失、可靠性高, 可以满足冲击、振动等恶劣环境下的高速海量数据存储的需要。

参考文献:

- [1]郭彦丰,杨志家.基于 SoPC 的基金会现场总线 SoC 原型设计与验证[J].微计算机信息,2005,9-2.
- [2]李鸿强,苗长云.自动语音记录系统 AVRS 的 SOPC 设计与实现[J].微计算机信息,2005,10-2.
- [3]CompactFlash Association. CF+ and CompactFlash Specification Revision 3.0. 2004.
- [4]Altera Corporation. Nios Hardware Development Tutorial. 2004.
- [5]Altera Corporation. Nios Software Development Tutorial. 2003.
- [6]彭澄廉.挑战 SOC--基于 NIOS 的 SOPC 设计与实践. 北京:清华大学出版社,2004.
- [7]潘松,黄继业,曾毓. SOPC 技术实用教程. 北京:清华大学出版社,2005.

作者简介:李敏杰(1972-),女,汉族,吉林长春人,中国科学院长春光学精密机械与物理研究所 2004 级春季在读博士研究生,主要研究方向为光电成像中的计算机应用技术,E-mail:liyf@ciomp.ac.cn;李云飞(1971-),男,汉族,吉林榆树人,中国科学院长春光学精密机械与物理研究所 2004 级秋季在读博士研究生,主要研究方向为光电成像中的计算机应用技术;郭永飞(1961-),男,汉族,吉林长春人,现为中国科学院长春光学精密机械与物理研究所博士生导师,研究员,主要研究方向为光电成像中的计算机应用技术。

Biography:Li Mingjie (1972-),Female,Han nationality,born in Changchun,Jilin Province,the doctorate student of the Changchun Institute of Optics,Fine Mechanics and Physics of CAS,working at the applications of computer in photoelectricity imaging.

(130033 吉林长春中国科学院长春光学精密机械与物理研究所)李敏杰 李云飞 郭永飞

(100039 北京市中国科学院研究生院)李敏杰 李云飞

(Changchun Institute of Optics,Fine Mechanics and Physics,The Chinese Academy of Sciences,Changchun 130033,China) Li Minjie Li Yunfei Guo Yongfei

(Graduate School of the Chinese Academy of Sciences,Beijing 100039,China)Li Minjie Li Yunfei

通讯地址:(130033 长春经济技术开发区东南湖大路 16 号长春光学精密机械与物理研究所空间部)李云飞

(收稿日期:2006.12.17)(修稿日期:2007.1.15)

(上接第 222 页)

通过读入一个配置文件来判断 HCI 传输层使用的硬件类型和硬件的配置状况。HCI 可以通过 USB 传输层来实现,USB 传输层模块以动态链接库(.so)方式体现。

在 Linux 操作系统下,蓝牙系统向用户提供若干个虚拟串口 ttyBx, ttyBx 和实际串口的操作是一样的。可以通过对虚拟串口的读写来与其它蓝牙设备进行数据通信。

开发板上应用程序是用户进行访问服务或是提供服务的程序,如局域网访问服务,或以服务器运行等。对于局域网访问的应用,可使用开发板上的 ftp 等;开发板作为服务器,可以用开发板上的 httpd 提供 web 服务,也可使用自行编写的 TCP 的 Server 端程序。

5 结束语

本文在对蓝牙协议栈 BlueZ 分析的基础上,将 BlueZ 成功移植到 S3C2410 开发板上,建立了嵌入式蓝牙应用开发平台,并提出了用 BlueZ 开发蓝牙应用程序的基本思路。BlueZ 的移植在蓝牙系统开发中具有重要的作用。文中介绍的方法已成功应用于嵌入式信息家电蓝牙网关系统中。实践证明,以上方法切实可行,具有实际意义。

本文作者创新点:在系统的底层上对蓝牙协议栈 BlueZ 的结构进行分析,总结在该协议栈下进行编程的思路,并在 S3C2410 开发板实现移植及开发。

参考文献:

- [1]Internet Reference :BlueZ protocol stack, <http://www.bluez.org>.
- [2]Internet Reference :SIG.Specification of the Bluetooth System (Core) Version 1.2 [EB/OL].<http://www.bluetooth.com/>. Nov. 2003.
- [3]Samsung Electronic Corporation.S3C2410x Data Sheet.2003.
- [4]David Kammer 著,李静等译.蓝牙应用开发指南-近程互连解决方案[M].北京:科学出版社,2003.

[5]马洪连,丁男,林晓惠.基于 S3C2410 的烟气采样控制系统的设计与实现[J].微计算机信息,2006,4:107-109.

作者简介:欧阳鑫(1971.5-),男,汉族,硕士,讲师,研究方向为嵌入式应用,E-mail:kmoyx@kmbc.com;于红岩(1979.5-),女,汉族,在读硕士研究生,研究方向为嵌入式技术与计算机控制;吕杨(1949.11-),教授,研究方向为嵌入式技术与计算机控制。

Biography:Ou Yangxin (1971.5-),Male,Han nation,Graduate Student,Teacher,main research field,embedded technology application.

(650051 昆明理工大学信息工程与自动化学院)欧阳鑫 于红岩 吕杨

(College of Information Engineering and Automation,Kunming University of Science and Technology,Kunming 650051, China)Ou Yangxin Yu Hongyan Lv Yang

通讯地址:(650051 昆明市昆明理工大学信息工程与自动化学院)欧阳鑫

(收稿日期:2006.12.17)(修稿日期:2007.1.15)