

MicroBlaze 在图像高速双向 USB 传输中的应用

Application of MicroBlaze in image high-speed bidirectional USB transfer

(1.长春理工大学;2.中国科学院长春光学精密机械与物理研究所) 曹 秒¹ 安志勇¹ 姚清华²

CAO Miao AN Zhi-yong YAO Qing-hua

摘要: 在空间飞行器的遥感过程中,测获的海量数据在实时压缩、硬盘存储的基础上,还要与 PC 机进行通信。为了解决数据压缩板在通用串行接口高速数据传输中双重角色(主机/外设)的矛盾,本文采用具有 OTG 功能的 USB 芯片 ISP1761 实现了协议转换、主从自动切换控制以及上/下行高速数据传输。针对 ISP1761 支持微处理器接口的高速性能,采用 Xilinx 公司的 Virtex4 系列 FPGA 芯片,通过其内嵌的 MicroBlaze 软核处理器完成芯片初始化以及 DMA 数据传输控制,实现了对 JPEG2000 压缩后图像的 45.8Mbps 上/下行有效数据传输。

关键词: FPGA; MicroBlaze; USB; OTG; 数据传输

中图分类号: TP336

文献标识码: A

Abstract: During the remote sensing of Spacecraft, the data Obtained are compressed and stored in hard disk at real time, and up-loaded to the Personal Computer simultaneously. In order to settle the contradiction of duplicative roles (host/peripheral) of data compression board in the USB transfer, ISP1761, which is USB OTG chip, is introduced to realize protocol transform, control host/Peripheral switchover, dominate up/down high speed data transfer. According to the capability in ISP1761, Virtex4 FPGA chip, which contain MicroBlaze, is adopted to fulfill initialization and DMA data transfer. High speed (45.8Mbps) JPEG2000 compression data transfer is achieved.

Key words: FPGA; MicroBlaze; USB; OTG; Data transfer

1 绪言

在空间飞行器的遥感测绘过程中,由于受到有限信道带宽的限制,数据的压缩处理显得尤为重要。随着图像传感技术的进步以及对图像质量要求的提高,对不同设备中通用标准接口之间的数据传输也有了更高的要求。通用串行接口(USB)的热插拔、高速特性使其成为各个系统数据高速连接的通用标准。选择 USB 接口进行数据传输的前提下,对各种设备的小型化、低功耗要求,需要脱离体积较大的 PC 机来实现系统的嵌入式操作。为了解决图像压缩调试中压缩板传输数据的双重角色矛盾——直接硬盘存储中图像压缩板为主机(Host),高速 USB 硬盘为外设;电脑调试中 PC 机为主机,图像压缩板为外设(Peripheral)。本文采用具有 USB OTG(On-the-Go)技术的协议芯片 ISP1761 来完成同一端口的双重操作,并且实现了自动切换。

2 OTG 技术及 ISP1761 特性分析

USB OTG 在兼容所有 USB2.0 特性的前提下,结合了对嵌入式应用的新特性,其中包括低功耗、更小的 USB 接头以及在同一个 USB 端口上实现了双重角色(OTG)的功能——作为主机和外设的功能。OTG 适用于没有 PC 机(主设备)的情况下,实现从设备相互之间的对等连接。

USB2.0 协议本身支持高达 480Mbps 的高速(high speed)数据传输,并且与 USB1.1 规范后向兼容,而后者仅支持全速(full speed)12Mbps 和低速(low speed)1.5Mbps。在具有 OTG 技术的 USB 协议芯片之中,Philips 公司生产的芯片 ISP1761 不但在同一接口具有了主机/外设双重功能(OTG),而且实现主机/外设的高速传输(high speed 支持 480Mbps)。

ISP1761 采用低功耗设计,正常工作时 $I_{cc} < 100\text{mA}$,便于嵌

曹 秒: 硕士

入式应用。

在接口形式上,ISP1761 是单片高速 USB OTG 控制器,配备了一个 OTG 接口和两个主机控制器接口,OTG 接口可以通过控制线在主机/外设角色间随时转换,使得本系统可以随时连接 PC 机和 USB 高速硬盘进行数据传输调试。

在数据传输上,集成 PLL 锁相环,可以获得稳定的传输采样;内部 FIFO 进行数据缓冲;支持 DMA 传输方式,支持 HNP (Host Negotiation Protocol 主机通信协议)和 SRP (Session Request Protocol)对话请求协议技术,采用请求/应答机制进行快速数据交换。

在控制方面,采用通用处理器接口,可以方便地连接到各种 CPU 单元。特别是支持 RISC 处理器接口,能够和 Xilinx FPGA 软核 MicroBlaze 直接相连,实现高速控制。

3 MicroBlaze 系统结构及其 ISP1761 连接方法

MicroBlaze 嵌入式软核是一个被 Xilinx 公司优化过的可以嵌入在 FPGA 中的 RISC 处理器软核, MicroBlaze 采用的数据总线和指令总线是分开的,总线接口有 LMB 和 IBM 的 OPB 两种,其中 LMB 为有效的块 RAM 传输提供简单的同步协议,而 OPB 接口提供片上、片外设备和外设存储器之间的连接。MicroBlaze 还提供 Xilinx CacheLink (XCL) 的接口, XCL 为 Caches 和特定的外部存储器控制器提供一个快速的从设备方向仲裁流接口, MicroBlaze 也支持高达 8 个快速单一连接端口(FSL), FSL 提供一个快速的非仲裁流通信机制,而每一个又可分主接口和从接口。

MicroBlaze 软核处理器与 ISP1761 连接操作示意图如图 1 所示。

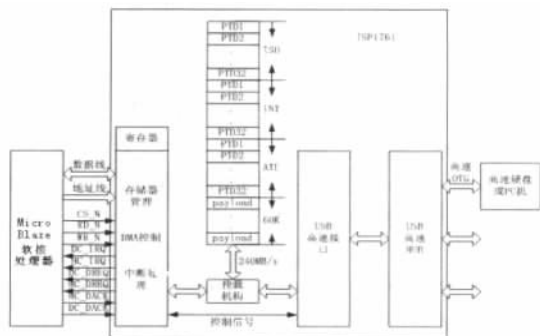


图1 MicroBlaze 软核处理器与 ISP1761 连接操作示意图

内部可寻址的主机控制器缓冲存储器(即内部 RAM)大小为 63kB,包括传输描述和有效载荷 PTD (Philips Transfer Descriptor) 和 payload 两部分,PTD 区域和 payload 区域都被分成三个部分,ISO(Isochronous)、INT(Interrupt)、ATL(Acknowledged Transfer List),可以进行如图 2 所示的分区管理。无论是与 MicroBlaze 还是与 USB 硬盘进行数据传输都需要访问 1761 内部 RAM,即数据必须通过 PIO 模式或 DMA 模式传输到 PTD 区域和 payload 区域才能进行协议转换等操作,具体区域需要由 ISP1761 内部的仲裁机构来裁定。

因为 ISP1761 的初始化主要是对内部寄存器赋值,因此采用 PIO 模式。通过 CS_N、WR_N、RD_N 来访问寄存器和存储器。当 USB 接口进行高速数据传输时,则采用 DMA 方式。通过 DACK、WR_N、RD_N 来访问。ISP1761 的 DMA 传输长度支持 1、4、8、16 个字,在 DMA 传输开始的时候,DREQ 有效。DMA 访问时序如图 2 所示。

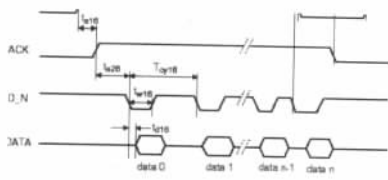


图2 ISP1761 DMA 传输时序

4 调试系统硬件实现以及工作过

4.1 调试系统硬件组成

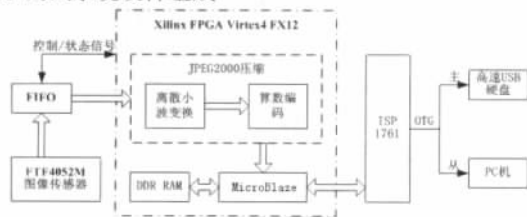


图3 系统总体硬件框图

本系统所实现的是测绘图像数据压缩以及 USB 接口的数据传输。如图 3 所示,由图像传感器获取的图像数据经过 FIFO 缓存后,经由 FPGA 进行 JPEG2000 标准下的图像压缩,压缩程序由 Verilog HDL 硬件描述语言实现,压缩后的数据流在 MicroBlaze 软核处理器的控制下,暂存到 DDR RAM 中,进行连续相关图像比较及其处理,最后将图像数据存储到高速 USB 硬盘中。但在调试的过程中,需要对压缩算法进行验证和评估,即将需要存储到高速 USB 硬盘的数据流直接连接输入到 PC 机中,在 PC 机中进行数据显示、处理和识别等方面的评估,因此调试中要频繁的将同一个 USB OTG 高速接口在高速 USB 硬盘

和 PC 机 USB 接口中调换。

设计中 CCD 传感器采用 2200 万像素(4008×5344)的超大分辨率全帧 CCD 图像传感器 FTF4052M。FIFO 采用 IDT 公司的 IDT72V2113,容量为 512K×9bit。FPGA 采用 Xilinx 公司的 Virtex4 FX12,它集成 PowerPC405 硬核处理器和 MicroBlaze 软核处理器,可以通过 IP 核方便的连接 SRAM 和 DDR SDRAM 进行数据暂存或高速缓冲存储,DDR RAM 采用 HYB25D256160BT,软核也可以针对 ISP1761 的预留 MicroBlaze 接口直接对其进行高速控制,其中 JPEG2000 压缩部分为自己编制已做成用户自定义 IP 核,直接添加到 MicroBlaze 软核处理器中。

4.2 MicroBlaze 软件配置流程

系统采用 ISE EDK (Embedded Development Kit) 中的 BaseSystem Builder Wizard 来快速构建基于 MicroBlaze 软核处理系统。在 XPS (Xilinx Platform Studio) 平台下进行硬核配置。首先定义内部所用各种存储器 (BRAM、DDR RAM) 以及应用总线 (LMB、OPB) 和接口,之后添加 JPEG2000 的 IP 核,对用户 IP 核进行各种导入操作,包括总线形式选择、主从配置、分配地址空间、添加端口信号、将端口信号连接到 FPGA 管脚上,并且定义成外部管脚。软件工程设计主要包括:软件工作环境设置,对设备驱动进行调整,添加应用软件,自己编写的应用 C 固件程序添加到软件工程之中,最后产生位流文件。

4.3 OTG 芯片控制流程

OTG 引脚可以分别连接到 PC 机和高速 USB 硬盘,而 OTG 的主机/外设作用选择取决于 ISP1761 中的 ID 引脚,引脚值由连接到 USB mini-AB 插座上的插头类型决定。如果 ID 为低 (mini-A 插头),为主机 A-device。如果 ID 为高 (mini-B 插头),为外围设备 B-device,这样就实现了智能主从选择,方便随时改变硬件进行压缩调试。

ISP1761 引脚 VBUS 开/关之间的时间(session)是交换数据过程。主机和外设都可以开始一个数据传输过程,在一个传输过程里面主机的作用能够通过 HNP 在 A、B 设备中随时改变。如果主机开始一个数据传输,通过使能电荷泵来有效 VBUS。外设检测到 VBUS 有效后,通过使能 DP 线上的上拉电阻来确定自己外设地位。主机检测到远程上拉电阻则确定了自己的主机地位。主机就可以和外设进行通信。结束通信则通过无效 VBUS 来实现。

如果外设开始一个数据传输,必须通过数据线脉冲或者 VBUS 脉冲来初始化 SRP。当主机检测到 SRP 事件,则有效 VBUS (只有主机才能有效 VBUS),这时就确定了自己的地位。SRP 初始化过程如表 1 所示。主机对两件 SRP 事件有反应,数据线脉冲或 VBUS 脉冲。当用数据线脉冲时,ISP1761 能够检测 DP 脉冲。这意味着仅为外围设备必须通过 DP 来初始化数据线脉冲。

当主机通过 OTG 描述符而检测到支持 HNP 的外设时,主机就会通过使用 SetFeature (b_hnp_enable) 命令使能 HNP hand-off,之后进入悬空状态。外设信号就会通过无效自己的上拉电阻来获得主机地位。而主机则认可了自己的外设地位。此时,外设就作为主机来进行各种通信,直到外设结束通信,两者又返回各自状态。HNP 是对话时用来在默认主机(A-device)和默认外设(B-device)之间传输主机控制。如果 B-device 想利用总线,就给 A-device 给发送断开信号。这样,A-device 就获得外

设地位, B-device 则获得主机地位。

表 1 ISP1761 中 SRP 初始化过程:

1	检测初始条件 (读 B_SESS_END 和 B_SE0_SRP, OTG 状态寄存器位 7/8) ;
2	开始数据脉冲 (DP_PULLUP 置 1, OTG 控制寄存器位 0) ;
3	等待 10ms;
4	停止数据脉冲 (DP_PULLUP 清 0, OTG 控制寄存器位 0) ;
5	开始 V _{bus} 脉冲 (VBUS_CHRG 置 1, OTG 控制寄存器位 6) ;
6	等待 20ms;
7	停止 V _{bus} 脉冲 (VBUS_CHRG 清 0, OTG 控制寄存器位 6) ;
8	V _{bus} 充电 30ms (VBUS_DISCHRG 置 1, OTG 控制寄存器位 5) ;

5 结束语

通过将压缩后的协议转换前图像、读出高速 USB 硬盘中的图像、连接到主机 USB 接口采集的图像三者对比后达到完全一致,验证了通过单片协议芯片 ISP1761 实现了 USB OTG 标准下的高速数据传输,实现了同一压缩板端口的上/下行数据调试。CCD 传感器数据量为 100Mbps 的情况下,采用 JPEG2000 标准对图像数据进行无损压缩,实测压缩率约为 2.1 :1,因此通过 USB 接口实现了约 45.8Mbps 的上/下行(OTG)有效数据传输,远远超过 USB 低速、全速的传输速度,实现了真正意义上的高速(high speed)数据传输。

本文作者创新点:通过 FPGA 内嵌的 MicroBlaze 软核处理器及其 ISP1761 实现了主从自动切换控制以及上/下行高速 USB 数据传输。

参考文献

- [1]ISP1761Hi-Speed Universal Serial Bus On-The-Go controller. www.nxp.com
- [2]ISP1761 Hi-Speed USB Host/On-The-Go Demo Board for BSQUARE DevIDP PXA255。www.nxp.com
- [3]张洪波,江海河,贾先德,USB OTG 技术在数据采集系统的应用,《微计算机信息》2006,4,132-134
- [4]魏春风,基于 USB 接口的 OTG 应用技术开发,《世界电子元器件》2005,11,52-55

作者简介:曹 秒(1975—)女(汉族)硕士 长春理工大学光电测控研究所,主要从事光电检测与信息处理方面的教学与研究

Biography: CAO Miao (1975—), woman (the Han nationality), master, Changchun University of Science and Technology Institute of photoelectricity measure & control, major for photoelectricity measure and information disposal.

(130022 吉林长春 长春理工大学) 曹 秒 安志勇

(130033 吉林长春 中国科学院长春光学精密机械与物理研究所) 姚清华

(Changchun University of Science and Technology, Changchun 130022) CAO Miao AN Zhi-yong

(Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Sciences, Changchun 130033) YAO Qing-hua
通讯地址:(130022 长春市卫星路 7186 号 长春理工大学科技大厦 A903) 曹 秒

(收稿日期:2009.04.03)(修稿日期:2009.05.05)

(上接第 251 页)

- [5]Martinez AM, Benavente R. The AR face database. Technical Report #24, 1998. http://rv11.ecn.purdue.edu/~aleix/aleix_face_DB.html

作者简介:于微波(1970—)女 汉族 山东海阳人,长春工业大学副教授,工学硕士 主要从事电子技术与计算机控制方向的研究。

Biography: YU Wei-bo(1970—), female(han ethnic), Haiyang of Shandong province, Changchun University of technology, master, Electronic technology and computer control.

(130012 吉林 长春 长春工业大学电气与电子工程学院)

于微波 陈晓娟 韩 禹 柳青蕴

通信地址:(130012 吉林省长春市延安大街 17 号 长春工业大学研究生 4 班 53 号信箱) 陈晓娟

(收稿日期:2009.04.03)(修稿日期:2009.05.05)

(上接第 267 页)

的智能载波模块,通过数字示波器的实际测试及实验室内的现场调试,本设计能够可靠的通过低压电力线传送数据,传输距离 1000m 左右,传送距离远,抗干扰能力强,可以广泛的运用于电力线抄表、路灯控制、楼宇自动化等多种场合。

本文作者创新点:本文核心的调制解调电路部分,不是选用电力线载波芯片作为信号的调制解调核心,而是完全由作者自主研发与设计,由数字模拟器件组成。调制解调技术不是采用常用的 FSK、SSC、OFDM 等技术,而是采用相位脉冲调制法,使得信号在电力线上的抗干扰性大大增强。

参考文献

- [1]Dr John Newbury. Communication Requirements and Standards for Low Voltage Mains Signaling [J].IEEE Transaction on Power Delivery.1998,13(1):46-53
- [2]肖韵,汪道辉,石银安.低压电力线载波集中抄表系统集中器设计[J].微计算机信息,2007,5-1:168-170
- [3]宋佳,王祁,王翥.一种有效的用于低压电力线载波通信的技术[J].网络与通信,2007,8(24):101-103
- [4]敬双,王翥.基于电力线载波通信的家庭自动化实用系统设计[J].中国科学技术学报,2007,9(4):18-22
- [5]周立功.LPC900 系列 Flash 单片机应用技术(上册)[M].北京:北京航空航天大学出版社,2004.1

作者简介:王波,男,汉,1983 年 1 月出生 哈尔滨工业大学(威海)信息学院在读硕士研究生,主要研究方向为电力线载波技术;王翥,男,汉,1963 年 6 月出生,1985 年于沈阳工业大学获得学士学位,1987 年于沈阳工业大学获得硕士学位,现为哈尔滨工业大学(威海)信息学院教授,硕士生导师,主要研究方向为汽车电子、测试计量技术与仪器、智能测控技术。

Biography: WANG Bo, male, han, born in Jan,1983, Now he is working on a Master's degree in the School of Information Science and Engineering, Harbin Institute of Technology At Weihai. His main research field is power line carrier.

(264209 威海 哈尔滨工业大学信息科学与工程学院) 王 波
王 翥 宋 佳 孙嘉宁

(School of Information Science and Engineering, Harbin Institute of Technology At Weihai, Weihai 264209, China)
WANG Bo WANG Zhu SONG Jia SUN Jia-ning
通讯地址:(264209 山东省威海市哈尔滨工业大学信息科学与工程学院) 王 波

(收稿日期:2009.04.03)(修稿日期:2009.05.05)

欢迎投稿 欢迎订阅