

图像处理系统中 SDRAM 控制器的 FPGA 实现

The Implementation of SDRAM Controller Based on FPGA in a Digital Image Processing System

(1.中国科学院长春光学精密机械与物理研究所;2.中国科学院研究生院) 庞双德^{1,2} 刘艳滢¹
PANG Shuang-de LIU Yan-ying

摘要: 简要介绍了 SDRAM 工作原理并认真研究了 Altera 提供的 SDRAM 控制器,根据实际系统使用需要加以修改简化,设计了对修改后控制器进行操作的状态机。采用全页突发读写模式,每次读/写后自动刷新,省掉了传统设计中的刷新计数控制逻辑。整个设计采用 VHDL 实现,已在实际系统中成功使用。
关键词: SDRAM 控制器; FPGA; 状态机; 高速缓存
中图分类号: TP274+.2 **文献标识码:** A

Abstract: Principles of SDRAM are introduced in this paper. After careful studying of the SDRAM Controller issued by Altera, the article modified and simplified it and designed a FSM to control it for the sake of the practical use. Full-page burst read/write mode is adopted and the SDRAM is refreshed at the end of each read/write operation which omits the refreshing logic in traditional design. The design is implemented with VHDL and has been successfully used in our digital image system.
Key words: SDRAM Controller; FPGA; finite state machine; cache

1 引言

在实时视频图像处理系统中,由于要对视频图像进行实时处理,而视频数据流的数据量大,实时性要求高,所以需要高速大容量的存储器作为图像数据的缓存。SDRAM(Synchronous Dynamic RAM, 同步动态随机存取存储器)相比于 SRAM(Static RAM, 静态随机存取存储器)等存储器具有容量大、速度快、体积小、价格低等优点,因此成为图像处理系统中常用的数据存储单元。但 SDRAM 的控制逻辑比较复杂,对时序要求也十分严格,所以需要设计专门的 SDRAM 控制器以完成和 SDRAM 芯片的接口。本文在对 Altera 提供的 SDRAM 控制器 IP 核适当修改的基础上实现了对图 1 的图像处理系统中 SDRAM 的有效控制。

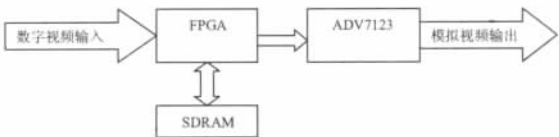


图 1

在以上系统中, Camera Link 接口的相机送出的高速 LVDS 视频信号经 Channel Link 接收芯片 DS90CR288 接收转化为 TTL 电平后送给 FPGA,再由通过 FPGA 实现的 SDRAM 控制器将有效像素数据写入 SDRAM。另外,通过 SDRAM 将有效像素数据读入 FPGA 并实现对图像的处理算法后送视频编码芯片 ADV7123 进行 D/A 转换,显示。

2 SDRAM 的工作特性

本系统中用到的是 Hynix 公司的 HY57V283220-7 型号的 SDRAM 芯片,其容量为 128Mbit(4 Banks x 1M x 32Bit),下面将以它为例简要介绍 SDRAM 的主要工作特性。

2.1 主要管脚信号

SDRAM 芯片的主要管脚信号有控制信号、地址信号、数据信号,且以上信号的输入或输出均与工作时钟同步。

控制信号主要有:片选信号(/CS)、时钟使能信号(CKE)、输入输出使能信号(DQM0~DQM3)、读写控制命令字(/CAS、/RAS、/WE)。通过/CAS、/RAS、/WE 的各种逻辑组合,可产生各种控制命令(见表 1)。

地址信号有:页地址选择信号(BA0、BA1)、行、列地址选择信号(A0~A12)。通过分时复用决定地址是行地址还是列地址。在读写操作中,在地址线上依次给出页地址、行地址、列地址,最终确定存储单元地址。

数据信号(DQ0~DQ31)、双向数据信号,且有效与否受输入输出使能信号(DQM0~DQM3)控制。

2.2 主要操作命令

要正确地对 SDRAM 进行操作,需要输入多种命令,包括模式寄存器设置、预充电、行激活、列读写、自动刷新、突发终止、空操作等命令。具体见下表。

命令名	/CS	/RAS	/CAS	/WE	DQM	地址线	DQs
命令禁止(NOP)	H	X	X	X	X	X	X
无操作(NOP)	L	H	H	H	X	X	X
激活	L	L	H	H	X	Bank/行	X
读取	L	H	L	H	L/H	Bank/列	X
写入	L	H	L	L	L/H	Bank/列	有效
突发传输终止	L	H	H	L	X	X	活动
预充电	L	L	H	L	X	相应编码	X
自动刷新	L	L	L	H	X	X	X
模式寄存器设置	L	L	L	L	X	操作码	X

表 1 SDRAM 基本控制命令表

注: H 表示高电平, L 表示低电平, X 表示电平为任意。

2.3 模式寄存器的设置

不同于其他的存储器,在 SDRAM 芯片内部还有一个逻辑

庞双德: 硕士研究生

控制单元,并且有一个模式寄存器为其提供控制参数。每次上电后都要先对这个控制逻辑核心进行初始化。初始化过程中关键的阶段就是模式寄存器的设置。通过模式寄存器设置命令对模式寄存器进行编程,这组信息将会一直保存在模式寄存器中,直到他再次被编程或器件掉电为止。他规定了 SDRAM 的操作模式包括:突发长度(Burst Length)、突发类型(Burst Type)、CAS 潜伏期(CAS Latency)、运行模式(Operate Mode)及写突发模式(Write Burst)。具体格式如表 2 所示。

BA1 BA0 A11 A10 A9 A8 A7	A6 A5 A4	A3	A2 A1 A0
运行模式	CAS潜伏期	BT	突发长度

表 2 工作模式寄存器

具体设置值及其意义请参见有关资料和所使用 SDRAM 的芯片资料,这里不再详述。

3 SDRAM 控制器的实现

3.1 Altera 发布的 SDRAM 控制器简介

Altera 公司提供了对 SDRAM 进行控制的控制器,简化了对 SDRAM 的控制。此设计的框图如图 2 所示。

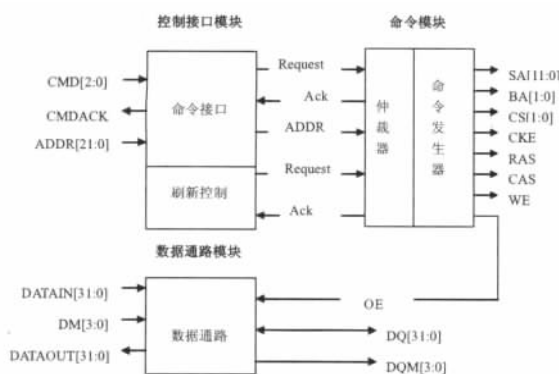


图 2 Altera 的 SDRAM 控制器结构框图

从图 2 中可以看出,SDRAM 控制器由 4 个模块组成:SDRAM 控制器模块,控制接口模块,命令模块和数据通道模块。SDRAM 控制器模块是顶层模块,例化 3 个低等级模块,将其连成一个整体。控制接口模块从外部接收命令和相关的存储地址,同时对命令解码后传送给命令模块,命令模块从控制接口模块接收命令和地址,生成合适的命令给 SDRAM 器件,数据通路模块处理读写命令时的数据传输操作。可以看出,通过使用 Altera 的控制器,屏蔽了大部分复杂的时序,大大简化了对 SDRAM 的控制。详细的介绍请参看 Altera 发布的有关文档。

该控制器属通用控制器,功能全面,支持突发长度为 1 2 4 8 的突发读写模式且读写后控制器内部自动预充电,内部自动刷新,也支持全页突发读写模式但是读写后不自动预充电,不支持内部自动刷新,需要通过 CMD[2:0]发送预充电命令和刷新命令。由于在本文所涉及的系统中,SDRAM 用于图像的缓存,希望每次读写能够针对一行进行,所以采用全页突发模式,根据需要简化了控制器的逻辑,节约了资源。

3.2 本系统对 SDRAM 控制的具体实现

要想实现对 SDRAM 的高速读写仅仅有控制器是不够的。控制器的功能是简化接口,它并不直接提供对 SDRAM 进行读写的功能。要真正实现对 SDRAM 的读写,关键的技术在于如何设计合理高效的状态机。下文将对本文所设计的状态机做详细介绍。

本文的设计包括四个状态机。一个主状态机,一个初始化状态机,一个读状态机,一个写状态机。1)系统上电复位后首先进入初始化状态机:先后发出的命令有 nop1->precharge->precharge_nop->refresh1->refresh1_nop->refresh2->refresh2_nop->load_mode->load_mode_nop->load_reg2->load_reg2_nop->load_reg1->load_reg1_nop->nop2(注:以上带有 nop 的命令均指 nop 命令,下同),初始化完成后该状态机的状态就一直停留在 nop2,它是一个独立的状态机,不需要特别的控制信号。2)主状态机用来控制读写状态机的转换(如图 3)。其中 read 和 write 各代表一个状态机。写状态机的工作过程如下:

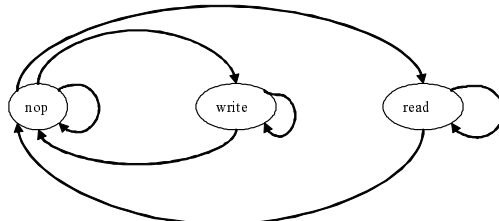


图 3 读写主状态机

首先在 FPGA 里开一个容量大小为一行的 FIFO,当 FIFO 为读空的时候相机输出的每行有效像素数据进入 FIFO,当该行数据全部进入 FIFO 且相机进入消隐后,开始执行读状态机,读空 FIFO 里的数据存入 SDRAM 里指定的位置,且读空后发送一个突发停止命令,发送一个预充电命令,最后发送一个刷新命令以保持 SDRAM 的数据。需要注意的是,这里的 precharge1 经控制器解码后给 SDRAM 的是突发停止命令,precharge2 解码后得到的才是预充电命令。该状态机先后发出的命令有 nop1->write->write_nop->precharge1->precharge1_nop->precharge2->precharge2_nop->refresh->refresh_nop->nop2。读状态机与写状态机的操作类似,这里不再赘述。

4 结论

本设计针对系统的具体使用需要对 Altera 提供的 SDRAM 控制器进行简化修改,采用全页突发读写模式,每次读写完后进行自动刷新,因此不需要设计专门的刷新计数器来控制刷新命令,进一步简化了设计,速度上能够达到实际应用要求。在 StratixII 系列 FPGA EP2S15F672C5 上已经成功得以实现,经 SDRAM 的缓存能够正确显示从相机出来的图像,完成了上述图像处理板的关键设计,为整个项目的顺利完成创造了一定的经济效益。

本文创新点:采用全页突发读写模式,加快了读写速度,状态转移简单可行,不需要专门的刷新控制逻辑。

参考文献

- [1]沈东,王峰,余松煜.HDTV SOC 系统中 SDRAM 控制器的设计[J].微计算机信息.2006,22,5-2:p109-112.
- [2]樊京,张宏伟.使用 FPGA 操作 SDRAM 的 RTL 级代码实现[J].仪表技术.2006,3:p52-57.
- [3]SDR SDRAM 控制器白皮书[EB/OL].http://www.altera.com/literature/wp/sdr_sdram.pdf.2002

作者简介:庞双德(1982-),女,中科院长春光学精密机械与物理研究所硕士研究生,研究方向为基于 FPGA 的数字图像处理技术的研究;刘艳滢(1965-),女,硕士生导师,中科院长春光学精密机械与物理研究所研究员,主要从事数字图像处理系统的研制开发。

(下转第 95 页)

的单片机网络控制系统;

2、系统网络拓扑结构采用总线型;

3、网络接口电路采用端口转发的形式;

4、使用开发工具 Keil 7.0 的汇编器汇编 8051 程序,并对 AT89S52 内存的使用详细规划。此系统设计解决了 8 位单片机多机通信的问题。

项目经济效益:20 万元。此系统设计了一个基于网络控制和管理的控制系统,能实现对环境温度、照明线路等的监控,能以独立或者网络远程的控制方式对各客户机进行控制。效益显著。

参考文献

[1](美)Christa Anderson,Mark Minasi.Mastering Local Area Networks [M].出版社 Sybex,1999.

[2]江晓安,董秀峰.模拟电子技术[M].西安电子科技大学出版社,2008.

[3]张永瑞,杨林耀,张雅兰.电路分析基础[M].西安电子科技大学出版社,2005.

[4]Barry B.Brey.Programming the 80286,80386,80486,and Pentium-Based Personal Computer[M].电子工业出版社,1998.

[5]汤子瀛,哲风屏,汤小丹.计算机操作系统[M].西安电子科技大学出版社,2005.

[6]江晓安,董秀峰,杨颂华.数字电子技术[M].西安电子科技大学出版社,2002.

[7]周明德.微型计算机系统原理及应用[M].清华大学出版社,2007.

[8]林雪梅等.单片机多机通信协议的设计[J].微计算机信息,2006.2-2:24-26

[9]张鲁国.智能卡操作系统中存储管理设计[J].微计算机信息,2005.8-3:18-19

[10]彭佳文等.一种单片机多机通信系统的设计[J].微计算机信息,2008.1-2:131-133

作者简介:赵虹(1971.12),女,汉,湖南长沙人,中南大学湘雅二医院高级工程师,硕士,研究方向:单片机、计算机网络、数据挖掘。

Biography: ZHAO Hong (1971.12-), Female, Han, engineer, master. direction of research is Single-chip Microcomputers, networks and data mining

(410011 湖南长沙 中南大学 湘雅二医院信息中心) 赵虹

(410128 湖南长沙 湖南农业大学 信息科学技术学院) 曹晓兰

(410205 湖南长沙 湖南长沙威胜电子有限公司) 姚志成

(Information Department, The Second Xiang Ya Hospital of Central South University, ChangSha 410011, China) ZHAO Hong (College of Information Science Technology, HNAU, Changsha 410128, China) CAO Xiao-lan

(Hunan Changsha Weisheng Electronics Co., Ltd., ChangSha, 410205, China) YAO Zhi-cheng

通讯地址:(410011 湖南长沙 中南大学湘雅二医院信息中心)

赵虹

(收稿日期:2009.04.03)(修稿日期:2009.05.05)

(上接第 165 页)

Biography: PANG Shuang-de (1982-), female, postgraduate student of Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Sciences. Major in digital image processing based on FPGA.

(130033 吉林长春 中国科学院长春光学精密机械与物理研究

所) 庞双德 刘艳滢

(100049 北京 中国科学院研究生院) 庞双德

(Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Sciences, Jilin Changchun 130033, China) PANG Shuang-de LIU Yan-ying

(Graduate School of Chinese Academy of Sciences 100049, China) PANG Shuang-de

通讯地址:(130033 长春市经济技术开发区营口路 20 号 长春光机所研究生公寓 D 座 617) 庞双德

(收稿日期:2009.04.03)(修稿日期:2009.05.05)

(上接第 167 页)

5 MATLAB 仿真结果

为了验证本文去噪算法的有效性,对大小为 1024×1024 的含噪图像在 matlab 中进行了仿真(采用 5/3 提升小波,收缩阈值 $T=3\sigma$),如图 5 所示,其中(a)为原始含噪图像(b)为去噪后图像。可以看出经去噪后,图像质量有了一定的改善。

本文作者创新点:实现了一种快速的提升小波的 FPGA 实现方法。

参考文献

[1]永学,陈丽霞,钟正斌.提升小波变换在信号去噪中的应用[J].石油仪器,2007,21(1):80-82.

[2]孟军,魏同立.一种新型基于提升算法的二维离散小波变换结构的实现[J].电路与系统学报,2003,8(6):139-142.

[3]刘军伟,饶妮妮.提升小波变换的 FPGA 设计与实现[J].微计算机信息,2005,11-2:132-134

[3]孙延奎.小波分析及其应用[M].北京:机械工业出版社,2005.

[4]陈武凡.小波分析及其在图像处理中的应用[M].北京:科学出版社,2002.

作者简介:李娜(1983-),女,中科院长春光机所硕士研究生。主要研究方向:数字图像处理;刘艳滢(1965-),女,中科院长春光机所研究员,硕士生导师,研究方向:数字图像处理。

Biography: LI Na (1983-), female, study in Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Sciences. The profession is the study of The Digital Image Processing.

(130033 吉林长春 中国科学院 长春光学精密机械与物理研究所) 李娜 刘艳滢

(100039 北京 中国科学院研究生院) 李娜

(Changchun Institute of Optics, Fine Mechanics and Physics, the Chinese Academy of Sciences, Changchun 130033, China) LI Na LIU Yan-ying

(Graduate School of the Chinese Academy of Sciences, Beijing 100039, China) LI Na

通讯地址:(130033 长春市经济技术开发区东南湖大路 16 号 中国科学院长春光学精密机械与物理研究所 图像室) 李娜

(收稿日期:2009.04.03)(修稿日期:2009.05.05)

《PLC 技术应用 200 例》将出版,
每册定价 55 元(含邮费),汇至

地址:北京海淀区皂君庙 14 号院鑫雅苑 6 号楼 601 室
微计算机信息 邮编:100081
电话:010-62132436 010-62192616(T/F)