

一种 TDI CCD 的高速驱动电路的设计研究

Research on High Speed Driving Circuit for a TDI CCD

(中国科学院长春光学精密机械与物理研究所) 郑亮亮 金光

ZHENG Liang-liang JIN Guang

摘要: 本文简要介绍了 TDI(时间延时积分) CCD 的工作原理,研制了针对某型 TDI CCD 的高速驱动电路,详细地叙述了 TDI CCD 器件的驱动电路设计,选用 FPGA 为驱动信号源,通过 VERILOG 语言对驱动时序进行硬件描述,利用 ISE 软件进行了相应的时序仿真,并针对高速驱动信号的完整性,采用 HYPERLYNX 软件对驱动电路系统进行了仿真,并最终给出了实际工作时的驱动时序波形,结果显示系统成功的驱动了 TDI CCD。

关键词: TDI CCD; 高速驱动; FPGA; 信号完整性

中图分类号: TN431.2; TN722.7 **文献标识码:** A

Abstract: The basic principle of TDI CCD is introduced simply in this paper. A high speed driving circuit for a TDI CCD is researched. The design of driving circuit is specified, in which FPGA is a driving source, and the driving clock is described by VERILOG. The simulation of driving clock is done by ISE. To achieve better signal integrity, the simulation of the driving circuit system is done by HYPERLYNX. The actual driving waveform is given in the end, shown that TDI CCD is driving successfully.

Key words: TDI CCD; high speed driving; FPGA; signal integrity

1 引言

CCD(Charge Coupled Device)器件是一种能将光信号转换为电荷信号,并最终输出模拟视频电压信号的装置,其具有灵敏度高、动态范围大、分辨率高、线性好、位置精度高、寿命长等优点,所以 CCD 相机在航拍、远海探测等领域中得到了广泛应用,而 TDI CCD 由于通过多次曝光可减少像元间响应的不均匀性和固定图形噪声的影响,所以具有更大的优势和更好的发展前景。

本文研究的目的是如何在较高频率条件下驱动 TDI CCD,并且驱动信号具有较好的信号完整性。

2 TDI CCD 器件工作原理

TDI CCD 器件的工作原理是对同一目标进行多次曝光,时间延时积分输出目标信号,输出信号的幅度是积分级数倍的像元积分电荷的累加,即相当于一个像元在积分级数倍周期内所收集到的信号电荷。在 TDI CCD 中,根据不同的运用背景,积分级数是可调的,如 16、32、48、64、96 等级数,以适应各种不同背景的需要。

TDI CCD 的工作原理如图 1 所示。

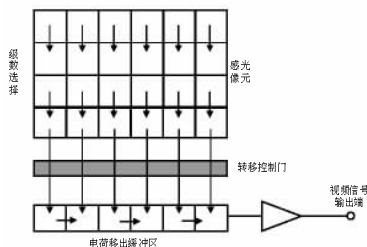


图 1 TDI CCD 工作原理示意图

3 TDI CCD 的驱动电路设计

CCD 相机的工作电路通常由时序产生电路、CCD 芯片驱动电路、预放单元和信号处理单元等部分组成。其中驱动时序电路是系统的关键部分之一,其直接影响着 CCD 的正常工作和产生图像的信噪比。

本系统的时序产生电路是由 XILINX 公司的 XCV600 型 FPGA 完成,利用 VERILOG 语言进行硬件编程,产生 CCD 芯片所需的各种时序驱动波形,从而使 CCD 像元中的信号电荷,按一定的规律转移到输出端,并在输出端进行放大,使电荷转换成相应的模拟视频电压信号。

3.1 驱动电路原理设计

驱动电路完成的功能是将 FPGA 输出的原始驱动信号进行功率放大,为 TDI CCD 器件提供合适的交流工作点,驱动的波形直接影响着 CCD 输出的视频信号的质量。

本系统使用的 TDI CCD 的驱动时序信号共需二十路,其中十路为 25KHz 的低频信号(如:行转移时钟 CI、级选时钟 CSS 和行转移门时钟 TCK 信号等),另外十路为 15MHz 高频信号(如行移出时钟 CR1-CR4 等)。

利用 ISE 软件对 VERILOG 描述的时序驱动器进行了仿真,获得的 FPGA 输出的时序驱动波形的仿真结果如图 2 所示,其中 RST 为高频复位信号,用于将转移后的残余电荷清零,CSS16 表示 CCD 的积分级数为 16 级,当信号为低电平,表示级数未被选中,当信号为 CI4 时,表示该级数为选中状态,即有 16 行像元曝光叠加,其余级选信号 CSS32、CSS48、CSS64 同理。

3.2 高速驱动电路的仿真

CCD 是属于容性的负载,所以如何在高频条件下设计出具有较好信号完整性的驱动电路板是一个难点。

随着 CCD 驱动频率的提高,驱动信号的反射将会相应的增加,相邻信号线的串扰也将会成比例的增加,通常高速电路

郑亮亮: 研究实习生

基金项目: 申请人:金光; 国家 863 计划项目; 项目名称: CCD 高速驱动研究(No.2007AA12Z113)

的功耗和热耗散也都较大,所以在设计高速 CCD 驱动时要对上述问题特别重视,因此需要对高速驱动电路板进行必要的电磁兼容性的分析和仿真,从而使驱动信号具有较好的信号完整性。

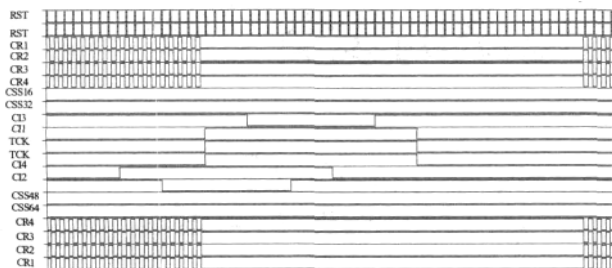


图 2 FPGA 仿真时序波形

信号完整性是指信号在信号线上的质量。信号具有良好的信号完整性是指信号在需要的时候,具有所需达到相应的电压电平和时间指标。影响信号完整性的主要因素如表 1 所示:

表 1 高速信号完整性的主要影响因素

延迟	源于信号在 PCB 板的导线上以有限的速度传输,信号从发送端发出到达接收端,其间存在一定的传输延迟。
反射噪声	当信号在高速 PCB 上沿传输线传输时遇到阻抗不匹配,将有一部分能量从阻抗不连续点沿传输线传回,造成反射现象。主要原因源于信号线网的阻抗失配、分岔、过孔、弯曲及其它阻抗不连续性。
串扰噪声	源于信号线网之间、信号系统和电源分布系统之间、过孔之间的电磁耦合。
EMC / EMI	当数字系统上电运行时,会向周围环境辐射电磁波,从而干扰周围电子设备的正常工作。产生原因:电路的工作频率太高以及布局布线的不合理等。

因此针对以上主要影响因素,在设计高速 PCB 时应该注意:严格控制关键走线的长度,对传输线进行阻抗匹配,高频信号线之间要留有较大的间隔,并加地线屏蔽等等。

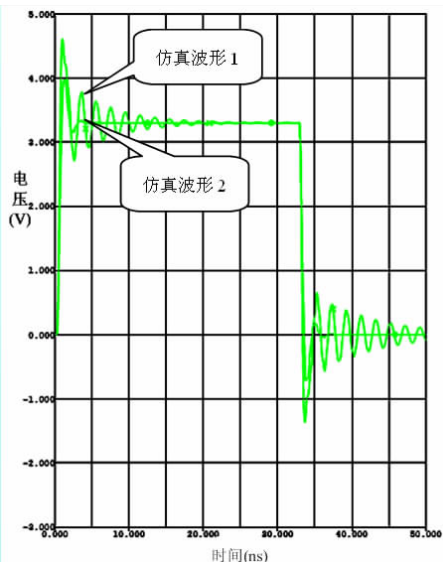


图 3 15MHz 驱动信号的阻抗不匹配与阻抗匹配仿真波形

利用高速电路仿真软件 HYPERLYNX 对所设计的高速驱动电路进行信号完整性分析,输入信号为 15MHz,占空比为 49% 的方波,在传输线的终端得到了如图 3 中的仿真波形 1,可以看出信号的完整性较差,在信号的边沿处存在一定的过冲,原因是信号在传输过程中存在着阻抗不匹配的问题。

利用添加终端电阻的方式进行阻抗匹配,此时在终端测得的仿真波形如图 3 中的仿真波形 2 所示,可以看出信号的过冲被明显的减小了,因为在传输线上的反射能量被电阻所吸收,此时传输线的阻抗是连续的,此时的信号具有较好的完整性。

3.3 驱动电路的实验

驱动电路板实物图如图 4 所示,左侧为驱动信号输入端口,上部为电源接口,右侧是驱动信号的输出口,用于向 CCD 提供各种驱动控制信号。

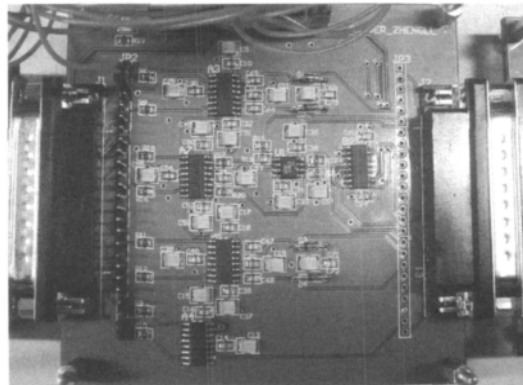


图 4 驱动电路板实物图

利用上述电路板进行实验,通过阻抗匹配得到的未带 CCD 负载的高频驱动波形,如图 5 左侧波形所示,可以看出有明显的过冲存在。

将 TDI CCD 负载加到驱动电路板上,测得的相应实际驱动波形如图 5 右侧波形所示,可以看出此时的信号完整性较好。由于 CCD 是容性负载,所以输入的驱动信号的过冲被明显的平滑,但同时信号的边沿也被拉长。

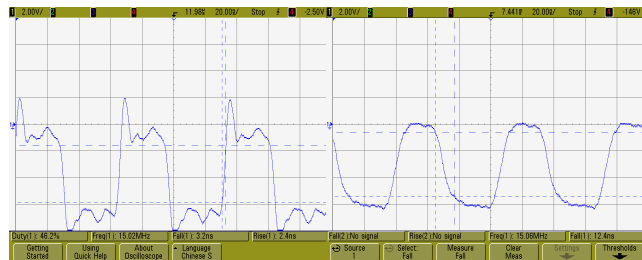


图 5 未带负载与带 CCD 负载后的驱动波形

4 结论

本文主要介绍了针对某型号 TDI CCD 的驱动电路设计,以 FPGA 为硬件驱动源,产生了满足要求的各路驱动信号,通过以 HYPERLYNX 电路仿真软件为指导,设计出了具有较好信号完整性的高速驱动电路板,并通过实验获得了较好的 CCD 驱动波形,成功地驱动了 TDI CCD。

本文创新点在于针对 CCD 的多种、多路驱动时序要求,采用了可以灵活在线编程的 FPGA 为驱动信号源,并针对 CCD 驱动信号的完整性要求,通过软件仿真为指导,结合高速电路仿真软件 HYPERLYNX,设计出了具有较高信号完整性的高频 CCD 驱动电路板。

参考文献

- [1]彭秀华,陈红兵,李仁豪等.4096×96 元可见光 TDI CCD 成像系统设计[J].半导体光电,2006,27(5):628-638
- [2]王岩,郭永飞等.基于 FPGA 的 TDI-CCD 时序电路的设计[J].微计算机信息,2007,3-2:192,198-199
- [3]吴伯春,龚清平.信号完整性分析技术[J].航空电子技术,2004,35(2):20-24
- [4]吕霆,祝亮.高速时钟电路的信号完整性设计[J].电子工艺技术,2004,25(1):39-41
- [5]周润景,袁伟亭.CADENCE 高速电路板设计与仿真[M].第 2

版.北京:电子工业出版社,2007:472-481

[6] Ross B. IBIS models for signal integrity applications [J]. EE Times,1996,18(9):38-43

作者简介:郑亮亮,男,1982年5月生,汉族,黑龙江省哈尔滨人,中国科学院长春光机所研究实习员,主要研究方向 CCD 相机成像系统;金光,男,1958年生,朝鲜族,吉林长春人,中国科学院长春光机所研究员,博士生导师,主要从事 CCD 相机系统研究工作。

Biography: ZHENG Liang-liang, male, born in May, 1982, HAN, Harbin city of Hei Longjiang province. He is a research intern in Changchun Institute of Optics, fine mechanics and physics, Chinese Academy of Sciences, Changchun, China. The main work is the image system of CCD camera.

(130033 长春 中国科学院长春光学精密机械与物理研究所) 郑亮亮 金光

(Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Science, Changchun 130033)

ZHENG Liang-liang JIN Guang

通讯地址:(130033 吉林省长春市东南湖大路 16 号新技术研究室) 郑亮亮

(收稿日期:2009.03.03)(修稿日期:2009.04.05)

(上接第 243 页)

频率有 40KHZ、50KHZ 和 80KHZ,其中 FM0 编码和曼彻斯特编码都用到 40KHZ 和 80KHZ,因为在这两种编码中,在 NRZ 编码数据 0 和 1 的中间时刻发生电平的跳变,50KHZ 主要针对 PIE 编码使用。与编码译码以及 CRC 模块一样,时钟分频模块也是由 Verilog HDL 语言编写,其中 40KHZ 的频率可以由 80KHZ 的频率经二分频得到。

5 结束语

本文较系统的介绍了依据 ISO/IEC18000-6 协议,将单片机与 FPGA 相结合,设计超高频 RFID 读写器基带模块的方法,设计结合了单片机数据处理能力和控制能力强, FPGA 数据采集方便,速度快,编写模块简单有效性能稳定的优点,使得设计的模块抗干扰能力强,简单可靠,对此类读写器基带模块的设计具有借鉴意义。本文未详细介绍读写器射频模块,对于射频模块和基带模块的结合有待进一步研究和探讨。

本文作者创新点:本文结合了单片机与 FPGA 的优点设计超高频读写器基带模块,设计的模块抗干扰能力强,简单可靠。

参考文献

- [1] [德] Klaus Finkenzeller. 射频识别 (RFID) 技术[M]. 第 3 版 吴晓峰 陈大才 译 北京:电子工业出版社,2005.
 - [2] ISO/IEC 18000-Part6: Parameters for Air Interface Communications at 860-960MHz
 - [3] 郎为民. 射频识别(RFID)技术原理与应用[M]. 北京:机械工业出版社,2006.
 - [4] 游战清,李苏剑等编著. 无线射频识别技术(RFID)理论与应用[M]. 北京:电子工业出版社,2004
 - [5] 张宏海,刘志峰,王建华,杨文通. RFID 系统中识读器的设计与研究[J]. 微计算机信息,2006,7-2: 238-240.
- 作者简介:周陈锋(1983—),男(汉族),浙江人,湖南大学电气工程专业硕士研究生,研究方向为 RFID 测试系统及读写器设

计;何怡刚(1966—),男(汉族),湖南人,湖南大学电气与信息工程学院教授,博士生导师,湖南大学电路系统测试技术研究所所长。研究方向为电路系统测试,RFID 测试等。

Biography: ZHOU Chen-feng (1983—), Male (the Han nationality), Zhejiang Prov., Hunan University, Major in Electrical engineering, Research area: RFID test system and interrogator design.

(410082 长沙湖南大学电气与信息工程学院) 周陈锋 何怡刚 侯周国 阳辉

(College of Electrical and Information Engineering, Hunan University, Changsha 410082, China) ZHOU Chen-feng

HE Yi-gang HOU Zhou-guo YANG Hui

通讯地址:(410082 中国湖南长沙 湖南大学电气与信息工程学院) 周陈锋

(收稿日期:2009.03.03)(修稿日期:2009.04.05)

(上接第 261 页)

本文作者的创新点:归纳整理了柔性臂的多种控制方法,指出了各种方法的问题所在。明确了今后的研究方向。

参考文献

- [1] 许东来,张绍立,余跃庆. 基于柔性机器人的集成控制融合实验研究探讨[J]. 微计算机信息,2006,12-2:170-175
 - [2] 余跃庆,周刚,方道星. 基于模糊 PID 融合的柔性臂振动压电主动控制研究[J]. 中国机械工程,2008,19(15):1836-1841
 - [3] Gamarra-Rosado V.O., Yuhara E.A.O., Dynamic modeling and simulation of a flexible robotic manipulator, Robotica,1999,17(5):523-528
 - [4] Gamarra-Rosado V.O., Yuhara E.A.O., Dynamic modeling and simulation of a flexible robotic manipulator, Robotica,1999,17(5):523-528
 - [5] Rong-Jong Wai, Rou-Yong Duan, Wen-Hung Wang, Li-Wei Liu. Implementation of artificial intelligent control in single-link flexible robot arm. 2003 IEEE Inter. Symp. on Comp. Intel. in Robotics and Automation, 2003, p:1270-1275
- 作者简介:刘淑英(1969—),女(汉),河北工业大学副教授,主要研究方向为机器人;导师:张明路(1964—),男(汉),博士,河北工业大学教授,主要研究方向为智能机器人。
- Biography:** LIU Shu-ying (1969—), female (han), assistant professor in Hebei university of technology, major in robot. (300130 天津 河北工业大学机械学院) 刘淑英 段萍 张明路 (Hebei University of Technology, Tianjin 300130, China)
- LIU Shu-ying DUAN Ping ZHANG Ming-lu
- 通讯地址:(300132 天津河北工业大学南院 551#) 刘淑英

(收稿日期:2009.03.03)(修稿日期:2009.04.05)

书 讯

《现场总线技术应用 200 例》
55 元 / 本 (免邮资) 汇至

《PLC 应用 200 例》
110 元 / 本 (免邮资) 汇至

地址:北京海淀区皂君庙 14 号院鑫雅苑 6 号楼 601 室
微计算机信息 邮编:100081
电话:010-62132436 010-62192616 (T/F)