

嵌入式视频图像系统压缩算法的实现与优化

Video Encoder Realizaion and Optim ization Based on Embedded System

张春光 吉林市人民广播电台(吉林吉林132000)

刘化彤 长春光学科技发展有限责任公司 (吉林长春130400)

摘要: 针对最新的嵌入视频编码器宏块Cache严重缺失,帧率低等问题,提出了运动估计算法的优化、像素插值优化以及利用Cache使用优化、SAD、EDMA进行数据搬移方法,提高了存储速度,并在TMS3206465DSP平台上实现了MPEG-4视频编码器。

关键词: 嵌入式系统;优化;视频压缩

引言

随着网络技术和多媒体技术的发展,视频通信的需求逐渐增加。同时最新的视频压缩标准不断推出。MPEG-4是国际运动图像像编码专家组在1998年11月制定^[1]的,它不同于其他标准。是个而向多媒体应用的压缩标

准。第1次提出了基于对象的压缩方法。使交互功能的实现成为可能。日前基于PC平台的MPEG-4视频编码器^[2]在互联网的远程教育和高清晰电影等方面已经有较多的应用。但在硬盘录像机、多媒体通信等视频业务的嵌入式系统应用更为广泛。以DSP为嵌入式图像处理核心的系统,具有开发周期短,编程灵活的特点,因此DSP图像处理系统成为了研究热点。

DSP 结构特点

TMS320C6455是TI公司推出的最新高速DSP芯片^[3]。具体结构见图1。最主要的特点是从结构^[4]上采用了VLIW超长指令字内核结构,具有1200MHz的CPU,每个周期可以同时执行8条32bit的指令。速度可达到9600MIPS。片内采用2级高速缓存结构。片外存储器有很强大的外部存储器接口EMIF。这些性能能满足视频图像处理的实时性要求,确立了它在高端多媒体应用中的地位。

Cache 优化

最大程度地发挥Cache效率是达到期望编码器性能的一个关键因素^[5]。Cache高速的存储访问速度可以减少CPU延迟周期,提高处理器的效率。TMS320C64xDSP有两级存储结构应用片内数据和程序存储。对于L1Cache能够以CPU的同样速度访问。L2Cache既可以作数据空间也可以作为程序空间使用。L2是片外空间与L1的桥梁。

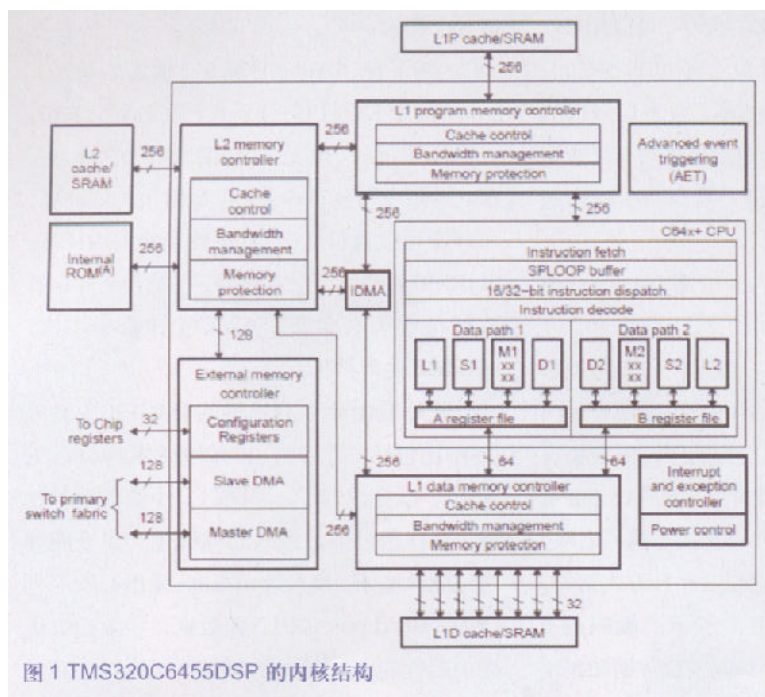


图1 TMS320C6455DSP 的内核结构

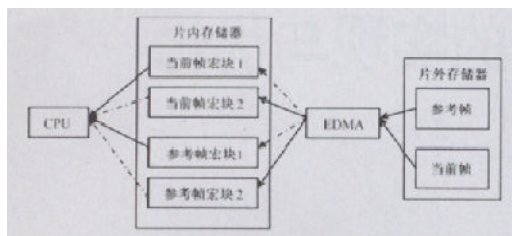


图2 乒乓缓冲存储器结构

MPEG-4 视频编码器是以宏块为单位进行编码处理,只有当前宏块处理完成所有的过程后,视频编码器才能传送一个宏

块。直接出现的缺点是:一个视频编码器整个代码大于L1P。每个宏块在L1P和L2之间的传送过程,导致严重的Cache缺失。而一个单独的宏块从片外存储空间到片内空间的搬移,也不能发挥EDMA(Extended Direct Memory Access)的优势。

为避免发生的Cache大量缺失,采取3种方法^[6]。

- 整个编码算法应该分成3个模块:宏块编码、运动估计、运动重建,这样使每个模块代码都适合L1P。每次循环以宏块组为单位,宏块组的大小由L1D大小决定。在宏块编码模块中,当宏块组被传送到片内,他们一起经过DCT Direct Cosine Transform、量化、熵编码,直到宏块组编码模块结束为止,L1D才刷新这组宏块。同时对应的程序包括DCT、量化、熵编码也被保存到L1P。

- 尽量减少数据类型的大小。可以用8位数据就不用16位数据,这样不但节省空间,而且能提高L1D的使用效率。因为L1D行的大小是固定的,在一行内如果采用8位数据比16位数据可多放一倍,从而减少程序中Cache缺失情况的发生。

- 采用乒乓缓存结构,提高Cache命中率,减少CPU等待时间。

在视频编码模块中,当前帧和参考帧数据放在片外存储器,在编码过程中需要依次对图像帧中的每个宏块进行操作。但宏块直接从片外内存读取,这就会发生CPU等待。可以设置两对片上缓存,一对存放当前帧宏块,一对存放参考帧宏块,它们以乒乓方式工作。乒乓缓冲工作模式如图2所示。编码前EDMA将片外的当前帧中编码宏块数据和在搜

索范围内的参考帧宏块数据搬移到片上内存。在用EDMA搬移数据到其中一块片内缓存的同时,处理器可以对另一块缓存中的数据进行处理。经过这样的修改,CPU一直从片上读取存储器数据大大减少了CPU阻塞情况的发生,提高了编码速度。

SAD和像素插值优化

SAD(Sum of Absolute Difference)是运动估计模块^[7]关键模块,而DM642提供了一套丰富的视频和图像专用指令可以高效实现运动估计算法。

LDNDW指令,可以一次读取64位无边界数据。这个指令可以从当前帧中和参考帧一次读取8个8位像素数据。因此可以提高当前帧和参考帧宏块数据的搬移速度。

SUBABS4指令,计算在两组8位数据包之间的4个绝对值之差。

DOPTPU4是个计算4对8位数据乘积求和的运算。两个DOPTPU4可在单周期内并行,所以可极大地提高SAD的计算速度。具体步骤如下:

- 两个LDNDW指令从当前帧和参考帧取8个像素;
- 两个SUBABS4计算8个像素的差值;
- 两个DOPTPU4计算8个像素乘积求和。

像素插值也是个计算量大的模块。AVG4指令可执行4个8位数值平均值计算。AVG2可以执行2个16位数据的平均计算。SHRMB右移第2个寄存器,把第1个寄存器的低位作为高字节。AVG4计算平均值,SHRMB处理结果。

此外笔者参考TI提供的IMGLIB支持库(库中还包括了许多常用的图像和视频处理的函数),以完成DCT、IDCT、中值滤波等功能,这些函数都是经过汇编优化。完全能够实现软件流水,执行效率很高。采用标准序列Coastguard.yuv编码5帧数据,主要函数优化前后性能比较,如表1所示。

栏目编辑 于寅虎

利用 EDMA 进行数据搬移，提高存储速度

TMS320C6455DSP 支持 EDMA 功能，是在没有 CPU 介入的情况下，访问存储器的一种工作方式。它可以直接通过 EDMA 通道，提前把外设或片外存储器中的数据直接搬移到片上内存。对 CPU 来说，所访问的数据总是在片内的，没有阻塞的情况发生，减少了 CPU 等待时间^[8]。

使用 TI 的 CSL(Chip Support Library)支持功能^[9,10]。它有专门的 DMA 模块，便于对 DMA 的各个存储器控制。主要使用 DAT 函数，进行 DMA 存储器间数据传送。其中使用 DAT copy()和DAT fill()。

就象常用的内存操作 memcpy、memset 一样，只需要在 API 接口指出源地址、目的地址、长度、维数属性等，而不需要再去考虑具体的寄存器。

下面的代码就是把 SDRAM 中的 90 帧 CIF 288 × 352 格式视频序列中的一帧利用 EDMA 在缓存中进行搬移。

```
DAT_open(DAT_CHANNY, DAT_
PRI_ LOW,DAT_OPEN_2D);
Copy2FrameBuf(Unit8*framebuf)
{
    if((tempbuf_rawbuf)>13685852)
    if (tempbuf!=NULL)
    free(tempbuf);
    return 1;
}
DAT.copy(tempbuf,framebuf,152064);
Tembuf+=152064;
return 0;
}
```

编码器的总体性能

采用 TMS320C6465DSP 为核心的评估板，对标准 300 帧标准测试序列 CIF(352 × 288)进行测试，优化前后性能结果比较，如

表 1 各个函数优化性能比较

函数名	时钟周期		性能提高倍数
	C函数	线性汇编函数	
sad_16x16	52775980	703680	74.99
transfer_8to16copy	1254180	226796	5.43
transfer_16to8copy	348683	8940	39
macro_mean	149901	24983	6
macro_dev	3620179	30168	97.5

表 2 MPEG-4 编码器的性能

序列	优化前帧率 (帧/秒)	信噪比 (分贝)	优化后帧率 (帧/秒)	信噪比 (分贝)
Newsgirl	8.7	34.5	47.3	39.6
Container	8.4	30.5	43.2	34.5
Forman	6.8	28.9	39.1	32.7

表 2 所示。

从表 2 数据可以看出，对于不同的视频序列帧率提高至少 5 倍以上，信噪比虽然有所降低，但是由于帧率的大幅度提高并达到实时要求而得到弥补，显示效果更好。

结语

论述了 TMS320C6455DSP 平台上进行视频编码算法优化的措施。主要考虑根据 DSP 自身特点和视频算法进行优化，通过实验可以验证达到 30 帧/秒以上的实时性要求。随着 IC 技术的发展和 DSP 价格的降低，基于 DSP 的视频编码器的商用价值越来越明显。

参考文献：

- [1] 钟玉琢. 基于对象的多媒体数据压缩编码国际标准 MPEG-4 及其样例模型[M]. 北京: 科学出版社, 2000
- [2] FRED HALSALL. 多媒体通信[M]. 北京: 人民邮电出版社, 2004
- [3] 周霖. DSP 信号处理技术的应用[M]. 北京: 国防工业出版社, 2004
- [4] 李芳慧, 王飞, 何佩琨等. TMS320C6000 系列 DSPs 的原理与应用[M]. 北京: 电子工业出版社, 2003
- [5] 王世刚, 祝宇宏, 王金芳等. MPEG-4 多路视频编码器硬件解决方案[J]. 吉林大学学报: 信息科学版, 2003, 21(5): 17-20
- [6] 王钢, 王世刚等. 基于 TMS320DM642 DSP 的 MPEG-4 视频编码器优化[J]. 吉林大学学报: 信息科学版, 2006, 6(11): 590-594
- [7] 周雅, 徐运欣, 方健等. 基于 TMS320DM642 的 MPEG-4 编码器设计与优化[J]. 电视技术, 2005(6): 36-39
- [8] 刘学勇, 王汇源, 杨大成. 基于 TMS320C6201 的 MPEG-4 视频编码器的实现[J]. 现代电子技术, 2004, 21: 64-68
- [9] 焦晓, 朱光喜, 赵娟等. 基于 DSP 的实时 MPEG-4 编码的软件优化设计[J]. 电视技术, 2003, 10: 27-30
- [10] 李朝晖, 李冬梅. 基于 TMS320C6201 的 MPEG-4 运动补偿快速算法[J]. 华北航天工业学报, 2002(6): 7-10