

基于达芬奇技术的数字视频系统设计与实现

Design and Implementation of Digital Video System Base on DaVinciTM

(1.中国科学院 长春光学精密机械与物理研究所;2.中国科学院研究生院 北京)张琦^{1,2} 苏宛新¹
ZHANG QI SU Wan-xin

摘要: 达芬奇技术是业界第一款集成了 DSP 处理器、软件、工具以及技术支持的综合型解决方案系列,非常适用于开发各种优化的数字视频终端设备。本文介绍了一种基于达芬奇技术的数字视频系统设计方案。详细阐述了该系统的总体架构、视频部分功能、电源设计和软件实现。

关键词: 达芬奇技术; TMS320DM6446; 数字视频; TVP5146

中图分类号: TP368.1

文献标识码: A

Abstract: DaVinci technology is the first integrated portfolio of DSP-based processors, software, tools, and support for developing a broad spectrum of optimized digital video end equipments. In this paper, an designed scheme of digital video system was introduced base on DaVinciTM. And the framework, digital video functions, design of power and software implementation is detailedly expatiated.

Key words: DaVinci technology; TMS320DM6446; digital video; TVP5146

引言

在数字视频创新已经成为数字信息产业热点的今天,数字视频系统的设计方法不断提高,数字视频系统的复杂度已经远远超过以往任何时候。达芬奇技术成功实现数字视频需要四大要素的最新进步,即:处理器、开发工具、软件以及系统专业技术。由于能够在集成这四种要素的平台中实现数字视频、音频、语音与话音技术,因此达芬奇技术可以为数字视频的当前革新打下基础。

本设计是在一块 60*60mm 的 PCB 板上来完成视频的采集、处理与显示。由摄像头采集的视频图像经由解码器转换成达芬奇处理器能够处理的格式,在 Codec Engine 中实现 H.264、MPEG-4 编解码,在 LCD 液晶屏上最高能达到 1280*720 分辨率下 30fps(帧/每秒)流畅显示。这样的数字视频系统能达到尺寸小、功能强、设计灵活、实用性广的优点。

1 系统的总体架构及工作原理

1.1 TMS320DM6446 器件总揽

达芬奇处理器 TMS320DM6446 是基于业界最高性能的 DSP 平台—TI TMS320C6000™ 由 ARM926EJ-S 内核、TMS320C64x+ DSP 内核、系统控制、视频处理子系统(VPSS)、电源管理、外部存储器接口、外围控制模块等功能模块组成。

TMS320DM6446 中的 ARM926EJ-S 内核具有 16KB 指令和 8KB 数据 Cache 及 16KB ROM 和 16KB RAM。TMS320C64x+ DSP 内核具有 32KB L1 程序 RAM/Cache、80KB L1 数据 RAM/Cache 及 64KB L2 RAM/Cache。具有 DDR2 内存控制器;64 通道增强型 DMA 控制器;串行端口(3 个 UART、I²C、SPI、音频串口);3 个 64 位通用定时器;10/100M 以太网;USB2.0 端口;3 个 PWM 端口;多达 71 个通用 I/O 口;支持 MMC/SD/CF 卡等。系统控制模块

提供了看门狗、中断控制器、电源管理控制器、复位控制器及 2 个片上振荡器。视频处理子系统(VPSS)有用于视频输入的视频前端输入(VPFF)接口由 CCD 控制器(CCDC),预处理器、柱状模块、自动曝光/白平衡/聚焦模块(H3A)和寄存器组成;和用于视频输出的视频后端输出(VPBE)接口由屏幕菜单式调节器(OSD)、视频编码器(VENC)和四路 10bit DACs 组成。

1.2 系统的硬件组成及工作原理

整个数字视频系统采用的是由达芬奇处理器(TMS320DM6446)、DDR2 SDRAM、NAND FLASH、视频解码器 TVP5146、电源管理芯片 TPS65023、LTC3412 加上外围接口芯片的方案。视频解码器把 CCD 摄像头传过来的模拟视频信号进行模/数转换,变成符合 ITU- BT.656 标准的数字视频信号,然后将数字视频信号传到达芬奇处理器的视频处理子系统的前端进行预处理经过 Codec Engine 编解码后送到视频处理子系统的后端,直接输出数字视频信号到显示终端上或是通过四路 54MHz 的 DACs 来提供 NTSC/PAL 制式的模拟视频输出。DM6446 上的 ARM 端主要做为控制器来控制视频解码芯片和外围接口芯片,DSP 端主要负责视频编解码工作。系统硬件框图如图 1 所示

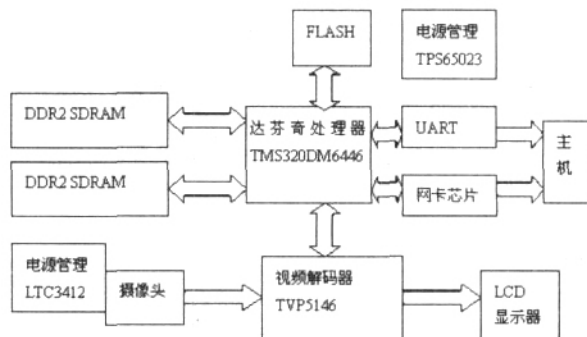


图 1 系统硬件框图

2 视频部分的硬件结构及其分析

2.1 视频采集与解码

本设计选用 TI 公司的视频解码芯片 TVP5146 完成从模拟到数字视频的转换。TVP5146 允许 10 路模拟视频输入,具有 4 路 10bit A/D 转换器;场同步信号 VS、行同步信号 HS、奇偶场信号 FID、时钟输出信号 DATACLK 等都由引脚直接引出,省去同步时钟电路的设计。

TVP5146 上的 Y[9:2]为输出的亮度视频信号,DATACLK 为行锁定系统的输出时钟,像素时钟频率为 27MHz,用来同步数据采集,HS 为行同步信号,VS 为场同步信号分别与达芬奇处理器 DM6446 视频端口对应的信号相连接。HS 的高电平表示一行有效采样点个数,VS 的高电平表示一场有效信号,对于 NTSC 制信号,单场为 243 行,奇偶场信号 FID 为“1”时,表示当前为奇数场,为“0”表示偶数场。视频解码芯片与 DM6446 的接口电路如图 2 所示。

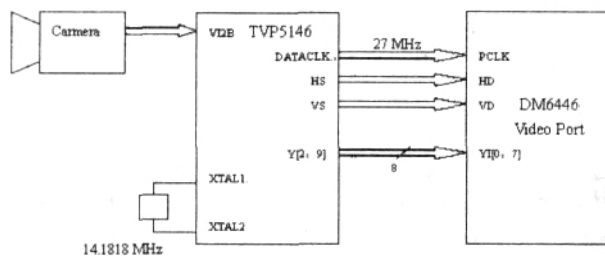


图2 视频前端模块接口

2.2 图像处理与显示

实时图像处理系统设计的难点是如何在有限的时间内完成大量图像数据的处理。只有图像处理系统的处理速度达到每秒 25 帧以上时才能达到实时的效果并且要想在显示终端上显示出高清晰的图像最重要的就是在 Codec Engine 中的视频编解码运算。而达芬奇处理器能通过多种复杂的视频编解码来实现高清视频输出,如 MPEG-4 编解码能显示 30fps 分辨率为 720p (1280*720);H.264 编解码能显示 30fps 分辨率为 D1 (720*480)等。TMS320DM6446 处理器视频处理子系统提供的在线视频显示处理器既能够显示两组独立的视频窗口或两组独立的 OSD 窗口,还可以以一个视频窗口、一个 OSD 窗口和一个属性窗口的形式显示。视频编码器完成图像数据编码后可以通过内部的 LCD 控制器直接输出数字视频信号到液晶显示器上也可以通过四路 54MHz 的 DACs 进行 D/A 转换,来提供 NTSC/PAL、S-video 等格式的视频或音频输出。

3 电源设计

本设计采用的是 TI 最新的基于达芬奇技术的 TMS320DM644x DSP 的电源管理芯片 TPS65023 在高达 1.5A 的最宽负载电流范围内可实现高性能的数控功能与效率最大化。TPS65023 集成了三个降压转换器以支持系统的内核电压、外设、I/O 以及存储器电压,还集成了两个可由外部输入引脚启动的通用 200mA 线性低压降 (LDO) 稳压器。每个 LDO 的输入电压范围都在 2.5V 至 6.5V 之间,因此既可通过其中一个集成降压转换器供电,也能直接通过电池供电。

在本设计中 TPS65023 的 VDCDC1 管脚输出 1.2V 电压用于 DM6446 的内核供电,VDCDC2 管脚输出 1.8V 电压用于 DM6446 的存储器接口供电,VDCDC3 管脚输出 3.3V 电压用于

DM6446 的外设接口供电。由于 TPS65023 只提供 1A/1.8V 电压不够供应两片 DDR2 SDRAM,故还需一个输出 1.8V 的电源管理芯片来为 DDR2 供电,此系统选用的是 LTC3412A 输出电流 3A。这样用两个电源管理芯片就能满足系统供电。TPS65023 与达芬奇 DM6446 的接口电路如图 3 所示。

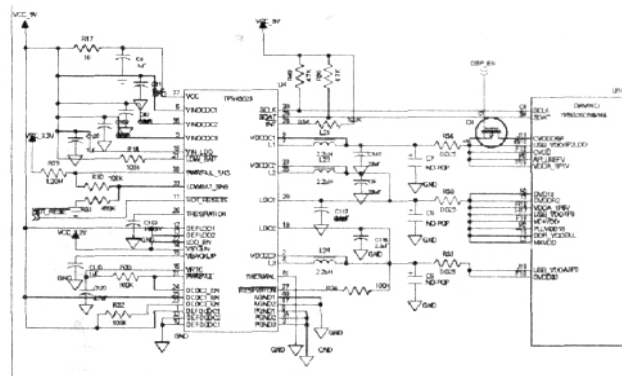


图3 TPS65023 与 DM6446 的接口电路

4 软件实现

达芬奇软件架构涵盖低级的 OS 驱动程序乃至应用 API。在达芬奇软件平台中可以细分为多任务的 CODEC,即视频 (Video)、影像 (Image)、语音 (Speech)、音频 (Audio),统称 VISA。另外还包含具有多媒体框架组件的 CODEC 引擎远程服务器。由此构成的信号处理层 (SPL) 一方面通过 VISA API 接口与应用层 (APL) 连接,另一方面则通过 DSP/BIOS 与底层内核沟通。APL 包含客户增值差异化设计软件模块,并通过 Linux API 沟通底层内核的许多外围接口驱动。

eXpressDSP 配置工具的使用使得配置一个 CODEC 的过程极其简单,下面就是一个完整的应用程序开发步骤:

第一步,开发并完成 Codec。就是要开发音视频编解码的核心算法,按照 xDM 标准封装成为 Codec 库,Codec 主要完成音视频的核心算法,应用程序运行时被调用,并不参与其他功能。

第二步,将 Codec 集成到 Codec Engine 中。将第一步开发完成的 Codec 或已有的符合 xDM 的 Codec 集成到 Codec Engine 中,这一步需要配置两个 JavaScript 的脚本文件,其中一个脚本文件表明了,Codec 的使用和配置信息,文件名一般为 *.cfg,另一个描述了 Codec 在达芬奇上的内存分配的配置,文件名一般为 *.tcf,配置好这两个文件后,使用 make 命令即可生成 Codec Engine,其文件名一般为 *.X64P。可被应用程序直接调用。

第三步,开发音视频应用程序,并在其中调用 Codec Engine。在 Linux 下开发音视频应用程序,包括用户界面,音视频的采集、播放、同步等,其中完成对 Codec Engine 的调用,应用程序也要完成一个扩展名为 cfg 的脚本配置文件,以表明对 Codec Engine 的使用状况。

第四步,加载 DSPLINK 和 CMEM 模块,运行应用程序至此一个完整的达芬奇音视频应用程序就完成了,其中许多过程是通过脚本文件配置完成的,过程非常简单易懂,下面我们需要在达芬奇上运行它,首先要加载 DSPLINK 和 CMEM 两个驱动程序模块,其中 DSPLINK 主要实现了 arm 和 dsp 的底层通信,而 CMEM 则主要是完成了在物理段上分配连续内存的功能,加载完这两个模块,这样便可以运行已完成的程序。

(下转第 183 页)

制, 还用来实现云台的控制, DSP 通过处理图像数据得出星像的坐标, 然后把数据传给 CPLD, 由 CPLD 控制云台的转动, 使摄像机光轴保持对准星体, 星像落在坐标中心。CPLD 做外围逻辑控制这样可以让 DSP 致力于视频图像的处理, 提高数据率的输出。

表 1 UART 地址

UART	地址
A	0x9008 0000~0x9008 0007
B	0x9008 0008~0x9008 000F

3.5 电源模块

电源是整个系统正常工作的基础, 需要高精度的供电电压, 以保证系统正常工作。设计中采用模块化设计, 将电源部分独立出来, 由两片 TPS54310 芯片提供系统工作的稳压电源, TPS54310 输出通过反馈回路采用高精度的精确电阻来保证电源的输出精度, 其中 1.4V 为 DM642 核心 CVDD 供电, 3.3V 为 DM642 外部端口 DVDD 供电。利用核电源 1.4V 的 POWER-GOOD 控制上电的顺序, 保证 DM642 内核先上电。同时采用电源电压监视器件 TPS3823-33 监测电源电压, 当不满足要求时产生复位信号, 重新启动系统。系统中大部分器件供电电压也是 3.3V, 可以和 DM642 的 IO 口统一供电。TVP5150 需要 1.8V 供电, 由线性稳压器 TPS767D318 单独提供。

4 图像处理算法硬件实现

图像处理算法的硬件实现, 需经过算法移植, 由于系统采用高性能处理器与开放的资源结构, 因此系统的软件开发对硬件平台结构的依赖性较低, 在确定某种图像处理算法后, 采用标准 DSP 和 CPLD 软件开发流程就可以直接将算法移植到系统上, 实现高速硬件处理。

5 结束语

本文利用 DM642 实现了一种嵌入式天文导航系统, 它支持两路视频信号输入和一路视频输出, 其中一路视频输入作为备用, 同时预留了串口, 方便与 GPS 模块等的连接。

本文作者创新点: 对天文导航这样运算量极为复杂的系统而言, 可以充分利用 DM642 特有的视频接口实现与视频解码器的无缝连接, 同时利用它的 EDMA 通道自动向 VPORT 端口缓冲区单元发送数据, 使得该硬件平台的运算速度快、体积小、扩展性强, 可以脱离计算机独立工作, 用来提高天文导航系统的输出数据率。

参考文献

- [1]TMS320DM642 Video/Imaging Fixed-Point Digital Signal Processor(Literature Number:SPRS200G).TI 2004.
- [2]陈颖,王军华,陆亨立 基于 DSP 的虹膜识别系统设计[J] 微计算机信息 2006.2-2:149-150
- [3]TMS320DM642 Evaluation Module Technical Reference. SPECTRUM DIGITAL,INC.2003.8

作者简介: 赵丽娟(1980-),女,山东人,北京航空航天大学,硕士研究生,研究方向:天文导航;申功勋(1935-),男,上海人,北京航空航天大学,教授,研究方向:导航制导与控制。

Biography: ZHAO Li-juan (1980-),female, born in Shandong

province, Beihang University, graduate student, researching on celestial navigation.

(100083 北京航空航天大学 宇航学院 北京) 赵丽娟 申功勋 (Beihang University, School of Astronautics, Beijing 100083, China) ZHAO Li-juan SHEN Gong-xun

通讯地址:(100083 北京市海淀区知春路 29 号大学村学生公寓 7 号楼 704) 赵丽娟

(收稿日期:2008.05.27)(修稿日期:2008.07.20)

(上接第 185 页)

5 结论

基于 TMS320DM6446 为核心处理器的数字视频系统已经实现并且功能强大,性能稳定,扩展性强,功耗低,能很好的加速数字视频创新。本文的创新点:1.基于 TI 强大的达芬奇处理器(双核)能够实现 H.264 等复杂的编解码。2.利用 TI 专门针对达芬奇供电的电源管理芯片 TPS65023 为其供电,很好的解决干扰、EMI/EMC 的问题而且还能达到功耗低的效果。

参考文献

- [1]Texas Instruments Incorporated. TMS320DM6446 Digital Media System - on - Chip [EB/OL]. <http://focus.ti.com.cn/cn/docs/prod/folders/print/tms320dm6446.html>, 2007- 03- 05.
- [2]Texas Instruments Incorporated. TVP5146: NTSC/PAL/SECAM 4x10-bit Digital Video Decoder Data Manual [EB/OL]. <http://focus.ti.com.cn/cn/docs/prod/folders/print/tvp5146.html>, 2007- 03- 05.
- [3] Texas Instruments Incorporated. TPS65023:Power Management IC for Li-Ion Powered Systems?[EB/OL]. <http://focus.ti.com.cn/cn/docs/prod/folders/print/tps65023.html>, 2007- 01- 05.

[4]董佳,邱跃洪,陈智. 大面阵高帧频可配置 CMOS 数字视频系统研究与实现[J]微计算机信息. 2006.11,1: 173- 175

作者简介:张琦(1981-),男(汉族),河南人,硕士,机械电子工程专业,主要从事嵌入式系统研究;苏宛新(1962-),男(汉族),吉林长春人,研究员,硕士生导师,主要从事嵌入式系统研究。

Biography: ZHANG qi (1981-),male (Han),Henan Province, master of mechanics & electronics engineering,Changchun Institute of Optics,Fine Mechanics and Physics,Chinese Academy of Sciences.Engaging in the embedded system.

(130033 吉林 长春 中国科学院 长春光学精密机械与物理研究所)张琦 苏宛新

(100039 北京 中国科学院 研究生院)张琦

(Changchun Institute of Optics , Fine Mechanics and Physics, Chinese Academy of Sciences , Changchun 130033 , China) ZHANG Qi SU Wan-xin

(Graduate School of the Chinese Academy of Sciences , Beijing 100039 , China)ZHANG Qi

通信地址:(130033 吉林省长春市东南湖大路 16 号长春光机与物理研究所光电测控部)张琦

(收稿日期:2008.05.27)(修稿日期:2008.07.20)

您的才能 + 阅读本刊 = 您的财富