

# 基于 RocketIO 的高速图像数据光纤传输的实现

An Implementation of High-speed Serial Picture Transmission by RocketIO Used on space remote sensor

(1.吉林大学;2.长春光学精密机械与物理研究所) 胡长虹<sup>1</sup> 王晓东<sup>2</sup>

HU Chang-hong WANG Xiao-dong

**摘要:** 高速图像数据传输一直是航天遥感器发展的瓶颈, 针对此问题设计基于 Xilinx 的 Virtex-Pro 系列 FPGA 内嵌的 RocketIO 收发器硬核, 应用于航天遥感器中的高速图像数据传输系统, 通过 8 位并行 120Mb/s 的数据转为 960Mb/s 的串行数据的实验结果和仿真结果验证了其可行性、准确性和可靠性。

**关键词:** 航天遥感器; 高速图像数据; RocketIO; FPGA

中图分类号: TP3

文献标识码: A

**Abstract:** The system of the high speed picture data is the bottleneck of the development of space remote sensor. From this problem designed which is used on the system of the high speed picture data and depended on the RocketIO of FPGA. I validate its feasibility veracity and security from the imitation and the result of the experiment which is 8bit 120Mb/s data transfer 1bit 960Mb/s data.

**Key words:** space remote sensor; the high speed picture data; RocketIO; FPGA

## 1 引言

随着电-光(Electro-Optical)遥感器和高速处理器等先进技术, 在气象卫星、地球资源卫星、人造太空飞行器以及高性能航空飞机等各领域中的应用, 高性能的数据处理系统 DPS(Data Processing System)迫切需要高可靠、高传输速率的数据传输技术, 解决航天遥感器获取的大量高速图像信息的传输问题。

目前, 处理器的数据传输速率已远高于外部数据总线传输速率。增加并行总线宽度可以提高芯片与芯片之间、背板与背板之间的数据吞吐量, 但是总线数目的增多及传输速率的加快会使 PCB 布线的难度提高, 并且增加了信号的延时或偏移。高速串行总线接口技术成为提高数据传输带宽的有效解决途径。

高速串行总线接口技术由于将时钟与数据合并进行传输, 从而克服了时钟和数据的抖动问题, 能够极大提高传输速率, 降低 IC 外围引脚数, 降低功耗并获得较佳的信号完整性。为了解决航天遥感器获取的大量高速图像信息的传输问题, 文章深入讨论了用于航天遥感器高速数据传输的设计过程, 并且应用 Xilinx 公司在其 Virtex-Pro 系列 FPGA 中推出的 RocketIO 收发器硬核, 对设计中的关键技术 RocketIO 的使用进行了详尽的描述和分析, 并给出了仿真结果。

## 2 RocketIO 的特性及工作原理

### 2.1 RocketIO 的特性

RocketIO(也称 MGT)由物理媒质适配层(PMA)和物理编码层(PCS)两部分组成。PCS 主要包括发送 FIFO、8B/10B 编码器、CRC 生成与校验, 通路绑定与时钟修正的 Elastic Buffer 等。

PMA 包括串/并转换器、差分接收器、发送时钟生成电路、接收时钟恢复电路等。

Virtex-Pro 系列芯片具有以下特点:

(1) 每个 Virtex-Pro 根据型号的不同自带 4~20 组 RocketIO 全双工高速串行收发器, 支持直流耦合和交流耦合方式;

(2) 串行传输的速度在 600Mb/s~3.125Gb/s;

(3) 5 级可调的差分输出摆幅(800~1600mV 峰峰值), 可以方便地和其它系统电平兼容;

(4) 4 级可编程预加重;

(5) 50/75 可编程片上终端电阻, 不需要外接终端电阻;

(6) 串行闭环自收发电路便于调试;

基于上述特点 RocketIO 收发器可以适用于需要高传输数据率的芯片与芯片之间的信号串行传输, 高速背板以及光纤转接接口。

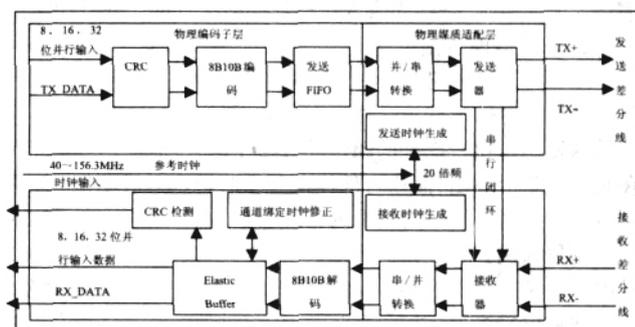


图 1 RocketIO 收发器内部功能结构框图

### 2.2 工作原理

典型的 RocketIO 收发器内部功能结构, 在发送端按照一定的算法产生的 CRC 校验码被插入到将发送的并行数据, 数据经过 8B/10B 编码写入发送 FIFO, 转换成串行差分数据发送。接

胡长虹: 硕士

基金项目: 国家重点工程项目(编号不公开)

受端接受到的串行差分信号被写入缓冲,经过串并转换,通过 8B/10B 解码,被写入缓冲,同时做 CRC 检验并行输出如图 1。

### 2.2.1 时钟及复位

RocketIO 的设计传输带宽是 10Gbps, RocketIO 的参考时钟选用差分输入时钟,这样可极大地降低时钟抖动。同时,利用 FPGA 内部的 DCM(数字时钟管理)产生 RocketIO 的主时钟,根据 MGT 设计的四通道绑定,分别送给 RXUSRCLK、RXUSRCLK2、TXUSRCLK 和 TXUSRCLK2 如图 2。同时,由于 DCM 的输出时钟在 LOCKED 指示信号无效之前处于非稳态,不适合直接作后续逻辑的参考时钟。所以,选择 LOCKED 作 RocketIO 的复位信号 TX\_RESET 和 RX\_RESET,保证了 DCM 的输出时钟在 RocketIO 复位之后才送给下一级逻辑。

### 2.2.2 8B/10B 转换

这种编码模式是指 8 个数据位转换为不连续 5 个以上的“1”或“0”的 10 位比特码,以得到更好的直流(DC)平衡性。8B/10B 编码可有 256 种组合及两种数据类型:(1)数据码组(标为 D),用于数据传输。(2)特定控制码组(标为 K),用于控制序列传输。

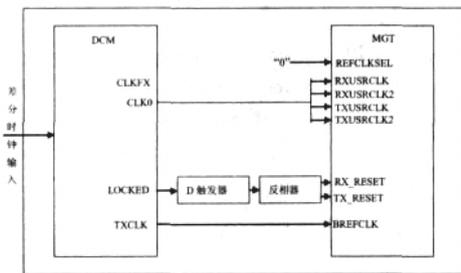


图 2 DCM 和 MGT 信号绑定关系

### 2.2.3 并串和串并转换

在发送端, RocketIO 收发器把参考时钟 20 倍频作为发送端的参考时钟,经过 8B/10B 编码的并行数据格式化转为串行数据格式,送往串行差分发送端;在接收端 RocketIO 收发器接收串行差分数据,时钟数据恢复电路从接收进来的数据流中提取时钟相位和频率,并且使接收的数据和该时钟保持一致。

### 2.2.4 CRC 校验原理

CRC 校验采用多项式编码方法。待处理的数据块可以看作是一个 n 阶的二进制多项式,由  $a_{n-1}X^{n-1} + a_{n-2}X^{n-2} + \dots + a_1X + a_0$ 。如一个 8 位二进制数 10111101 可以表示为:  $1x^7 + 1x^6 + 1x^5 + 1x^4 + 1x^3 + 1x^2 + 0x + 1$ 。多项式乘法运算流程与普通代数多项式的乘法相同。多项式的加减法运算以 2 为模,加减时不进、错位和逻辑异或运算一致。

采用 CRC 校验时,发送方和接收方用同一个生成多项式 g(x),并且 g(x)的首位和最后一位的系数必须为 1。CRC 的处理方法是:发送方以 g(x)去除 t(x),得到余数作为 CRC 校验码。校验时,以计算的校正结果是否为 0 为依据,判断数据帧是否出错。

CRC 校验可以 100%地检测出所有奇数个随机错误和长度小于等于 k(k 为 g(x)的阶数)的突发错误。所以 CRC 的生成多项式的阶数越高,那么误判的概率就越小。CCITT 建议:2048 kbit/s 的 PCM 基群设备采用 CRC-4 方案,使用的 CRC 校验码生成多项式  $g(x) = x^4 + x + 1$ 。采用 16 位 CRC 校验,可以保证在 1014 bit 码元中只含有一位未被检测出的错误。在 IBM 的同步数据链路控制规程 SDLC 的帧校验序列 FCS 中,使用 CRC-16,其生成多项式  $g(x) = x^{16} + x^{15} + x^2 + 1$ ;而在 CCITT 推荐的高级数据链

路控制规程 HDLC 的帧校验序列 FCS 中,使用 CCITT-16,其生成多项式  $g(x) = x^{16} + x^{15} + x^5 + 1$ 。CRC-32 的生成多项式  $g(x) = x^{32} + x^{26} + x^{23} + x^{22} + x^{16} + x^{12} + x^{11} + x^{10} + x^8 + x^7 + x^5 + x^4 + x^2 + x + 1$ 。CRC-32 出错的概率比 CRC-16 低  $10^{-5}$  倍。

## 3 高速数据传输系统的设计与结果

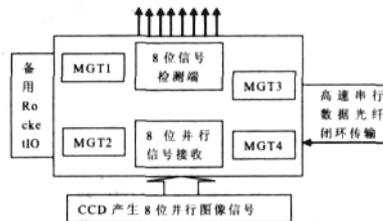


图 3 系统框图

航天传感器高速数据传输系统采用的是 120Mb/s 并行 8 位信号通过 FPGA 转为 960Mb/s 的高速串行信号通过 Virtex-Pro 系列的 RocketIO 外接光纤进行传输,并应用高速串行数据光纤闭环传输来测试数据误码率,即通过 CCD 产生的 8 位并行图像信号,由 FPGA 接收做串并转换再由 RocketIO 发送和接收由 FPGA 再次进行串并转换利用转换前后并行信号的比较得出检测结果如图 3。针对这种设计在有 SmartModel 模型的 Modelsim-se 6.0 进行仿真 a、b、c、d、e、f、g、h 为 CCD 产生的 8 位并行图像信号, xlxn\_109 为通过闭环接收到的 8 位并行数据, txn\_out、txp\_out 为串并转换光纤属性的 RocketIO 产生的数据。通过 10 万次测试, a、b、c、d、e、f、g、h 的波形与 (1)、(2)、(3)、(4)、(5)、(6)、(7)、(8)完全符合,没有误码产生充分证明了数据精确传输的可行性如图 4。

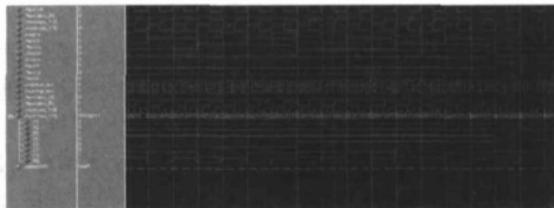


图 4 RocketIO 串行闭环仿真波形

Fig4. Simulation waveform of RocketIO serial loopback

## 5 结论

基于 Virtex-Pro 的 RocketIO 收发器对航天传感器高速图像数据光纤传输系统的设计大大降低了高速串行设计的难度和图像数据在传输过程中的误码率。在此基础上设计的电路简单、高速、工作正常、可靠性高,完全满足航天传感器高速图像数据光纤传输系统的技术要求。但此设计还处于初样阶段对于数据传输中的错误还没有纠错功能,除光传输协议外还没有具体的传输协议,还需要进一步完善,满足日后航天传感器高速图像数据光纤传输系统的需要。

本文作者创新点:采用先进的串行交换型总线架构可以降低系统设计复杂度、优化系统结构、提高系统可靠性,并易于进行系统的扩充和改进。串行高速交换型总线架构处理方法的运用将为航天传感器最终达到要求做出贡献。

参考文献:

[1]V irtex TM PROT M Platform FPGA Handbook[S]. 2002.  
 [2]Rocket IOT M Transceiver User Guide UG024 (V 25) [S].2004.  
 [3]李江涛. Rocket IO 高速串行传输原理和实现[J]. 雷达与对抗,2004, 49~50. (下转第 250 页)

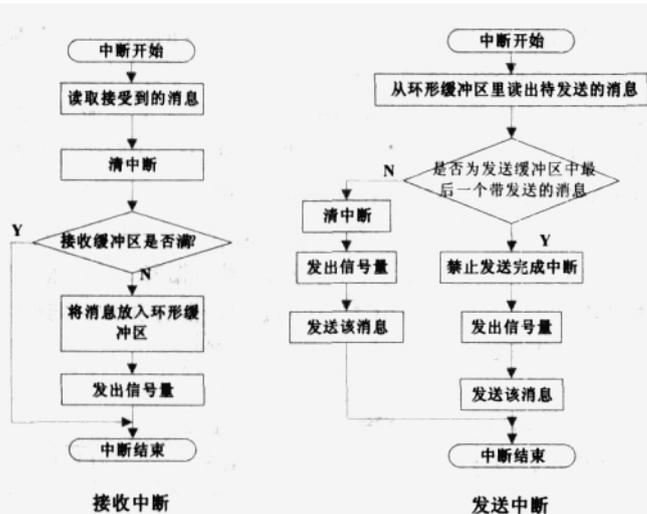


图4 发送接收中断程序流程图

中断级程序的核心就是 CANRX\_ISR()和 CANTX\_ISR(), 它们由初始化时对该模块的中断设置寄存器设置的中断级别。如图4所示, 若为接收完成中断, 则清除中断源, 将接收到的消息放入接收缓冲区; 将该消息存入接收缓冲区存入指针所指向的地址, 将该指针向下移动, 接收缓冲区计数器加1, 并发出信号量通知应用程序有新的消息已经接收到, 若有任务正在等待CAN上的新消息, 则该任务进入就绪状态等待OS的调度。若为发送完成中断, 则将发送缓冲区的待发送消息读出; 将有待发送消息且优先级最高的一个中读取最旧的消息(缓冲区取出指针所指向的消息), 发送缓冲区计数器减1, 发出信号量通知应用程序有一个消息被发出, 并汇报当前发送缓冲区的状态; 还应判断是否为最后一个待发送的消息, 若不是, 则清除中断源并将消息发送到总线上, 若是最后一个, 则禁止发送完成中断后发送该消息, 将这个发送完成中断保留到应用程序下一次发送消息的时候允许并产生。

### 3.3 应用

该驱动程序的应用, 如下代码所示, 这里使用的是 uCOS-1I, 首先定义一个 CAN 消息对象(msg)和一个环状缓冲区数据结构(CANRingBuf), 在主程序中, 初始化 OS 以后调用 Ringbuf\_Init()函数初始化环形缓冲区, 然后调用 CAN\_Init()函数初始化 CAN 端口。在启动 OS 后, 用户就可用在任何任务中调用 CAN\_PutMsg(CAN\_msg \*msg)和 CAN\_GetMsg(CAN\_msg \*msg)发送和接收总线消息了。

```

CAN_msg msg;
CAN_RING_BUF CANRingBuf;
void main(void) {
    OSInit();
    Ringbuf_Init();
    CAN_Init();
    /* Creat task1 */
    OSStart(); }
void task1 (void * data)
{   CAN_PutMsg(&msg);
    CAN_GetMsg(&msg);
}

```

## 4 结束语

通过改变芯片总线频率、CAN 通信速率这样多次反复不断的调试, 此 CAN 驱动在实时操作系统上运行稳定可靠, 未出现数据丢失, 较好的实现了上位机与 ECU 的通信, 因此, 具有很强的实用价值。

本文作者创新点: 针对汽车 ECU 标定系统对通信速度、可靠性要求比较高的特点, 本文简单介绍一种基于环形缓冲区的汽车 ECU 标定系统 CAN 驱动模块实现方法, 这个驱动模块有效的避免了上位机与 ECU 通信过程中由于传输数据量大而造成数据丢失。对标定系统的整个流程的实现, 起到了很好的效果。

### 参考文献

[1]李雅博, 张俊智, 甘海云. 基于 CCP 协议的 HEV 用 ECU 标定系统设计. 汽车工程, 2004, 4:375-378

[2]邵贝贝. 单片机嵌入式应用的在线开发方法. 北京:清华大学出版社, 2004.

[3]Jean J.Labrosse. 嵌入式系统构件. 北京:机械工业出版社, 2002.

[4]宋雪桦, 潘波. 汽车电控制单元 CAN-RS232-USB 诊断与通讯模块研制[J]微计算机信息, 2006, 2-2:226-228

作者简介:冯辉宗(1972-), 男, 汉族, 四川人, 职称:副教授, 学历:博士 研究方向:汽车电子与嵌入式系统; 张彧(1983-), 男, 汉族, 湖北武汉人, 重庆邮电大学硕士研究生, 主研方向:汽车电子与嵌入式系统。

Biography:Feng Huizong (1972-), male, the Han nationality, Schuan Province, Now he is a professor in Chongqing University of Posts and Telecoms., His research direction is Automotive Electronic and Embedded System.

(400065 重庆 重庆邮电大学 汽车电子与嵌入式系统研究所) 冯辉宗 张彧 蒋建春 陈培然

通讯地址:(400065 重庆 重庆邮电大学 77 号信箱)张彧

(收稿日期:2008.02.13)(修稿日期:2008.3.25)

(上接第 187 页)

[4]Boni, Andrea. LVDS I/O Interface for Gb/s per 2Pin Operation in 0.35 μm CMOS. IEEE JOURNAL OF SOLID STATE CIRCUITS, 2001, 706-711.

[5]朱卫华等. 基于 FPGA 的高精度数字移相低频正弦波发生器设计[J]微计算机信息, 7, 2005.

作者简介:胡长虹(1982-), 男, 汉族, 硕士, 软件工程专业, 主要从事高速数据处理、采集、压缩等方面的研究; 王晓东(1970-), 男, 汉族, 副研究员, 硕士生导师, 光电工程专业, 主要从事 CCD 信号处理、采集、CCD 应用等方面的研究。 Biography:Hu Changhong, born in 1982, male, Han, Master, computer application. Now engaged in High-speed data processing, gathering, compressing.

(130000 吉林长春 吉林大学)胡长虹

(130033 吉林长春 长春光学精密机械与物理研究所)王晓东 (Jilin University, Jilin Changchun 130000)Hu Changhong (Jilin Changchun 130033)Wang Xiaodong

通讯地址(130033 吉林 长春东南湖大路 16 号)胡长虹

(收稿日期:2008.1.15)(修稿日期:2008.3.15)