

# 基于千兆以太网的实时视频传输系统设计

The Design of real-time video transmitting system based on the Gigabit Ethernet

(1.中国科学院长春光学精密机械与物理研究所;2.中国科学院研究生院) 丁铁夫<sup>1</sup> 刘超<sup>1,2</sup> 杨磊<sup>1,2</sup> 杨旭<sup>1,2</sup>  
DING Tie-fu LIU Chao YANG Lei YANG Xu

**摘要:** 本文首先简要介绍了一种基于千兆以太网技术构建的实时视频传输系统,并结合发送系统对信号源、传输带宽等进行描述。然后详细介绍了系统对于高速视频信号的缓冲机制。最后就 MAC 子层中数据帧的具体格式以及实现展开叙述,提出了一种改进型的高效率的传输帧格式并给出了系统仿真结果。

**关键词:** 千兆以太网; 实时视频传输系统; 精简帧格式; 现场可编程门阵列

中图分类号: TP393.11

文献标识码: A

**Abstract:** This paper introduces a real-time video transmitting system constructed on the Gigabit Ethernet technology, and talks about the signal source, transmitting bandwidth, etc. integrated with the sending system. Then the buffer method of high-speed video signal is described in detail. The embody of data frame and the realization in the MAC sub-layer is discussed at last, and brings forward an improved high performance data frame, as well as the system simulation waveform.

**Key words:** Gigabit Ethernet; Real-time video transmitting system; Reduced frame format; FPGA

LED 平板显示器的远程实时显示,是将计算机本地信号进行长距离的传输后,在接收端还原成显示信号,其数据传输量无疑是非常庞大的。视频传输主要分为模拟信号传输与数字信号传输两种,后者的优势在于抗干扰能力强,保密性好,便于进行信号处理,因此非常适合进行长距离无损失的传输,而在数字信号传输方案中,性价比最高的就是以太网技术。

传统基于视频压缩的传输方案,虽然节省了带宽,但增加了系统复杂度和传输延时,或出现视频信号的失真,很难满足用户对实时显示的需求。而快速以太网在 LED 显示设备分辨率日益提升的形势下已经显得力不从心。1999 年通过的 IEEE 802.3ab 协议提出了一种低成本高性能的千兆以太网解决方案 1000BASE-T,采用普通五类非屏蔽双绞线实现超过百米的传输,使千兆以太网技术在全球范围内得到迅速普及。

## 1 系统简介

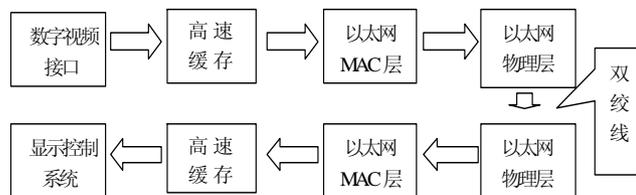


图1 视频传输系统总体结构图

图1是视频传输系统的总体框图,分为视频发送系统与视频接收系统两大部分,之间用五类非屏蔽双绞线进行长距离的连接,系统进行单工的通信。发送系统的主要功能是采集来自计算机的显示信号以及控制信息,将数字视频信号转

换变成以太网帧格式。接收系统是将接收的以太网帧格式的信号还原成视频信号转发给显示控制系统。

设计中数字视频接口部分可以选用成熟的接口芯片,它可将 DVI 线路中传输的低压差分信号转换成同步时钟和多路并行数据,并与 FPGA 引脚进行连接。本系统设计的重点是在 FPGA 内部实现视频信号的高速缓冲和以太网的 MAC 子层,它们直接关系到系统最终的性能。而以太网物理层也选用成熟的商业芯片,这样可以节省开发时间和成本,提高设计的成功率。

发送系统通过 DVI 数字视频接口与 PC 建立短距离的连接,使整个系统实现了完全数字化的传输,保证了信号的质量。为了研究整个系统的负载量和传输能力,保证信号高质量无损失的传输,我们引入数据带宽的概念。

$$\text{数据带宽}(BW) = \text{分辨率} \times \text{图像显示帧数} \times \text{色深} \quad (1)$$

发送系统支持的分辨率包括 PC 显示中常见的 VGA (640×480) SVGA (800×600) XGA (1024×768) SXGA (1280×1024) 等,分辨率的选择与最终的显示设备之间是相关的。图像显示帧数是每秒钟图像刷新的次数,人眼的视觉暂留时间一般是 0.1 秒,为了防止闪烁现象的发生,一般将帧数设定到 60 以上。DVI 接口支持 24 比特色深,即 RGB 三原色灰度级各占 8 位,可以组合成  $2^8 \times 2^8 \times 2^8$  种不同颜色,远超过人眼对颜色种类的分辨能力。

发送系统目前能支持的最高分辨率为 1280×1024 @ 60Hz,由公式 (1) 可以计算出此时发送系统输入带宽  $BW = 1280 \times 1024 \times 60 \times 24 \text{ bps} = 1\,887\,436\,800 \text{ bps}$ 。为了实现视频信号无损失的传输,发送系统的有效数据输出带宽要大于等于系统最大输入带宽,因此我们选用了双端口的千兆以太网物理层发送芯片,最大输出带宽可以达到 2Gbps,在高效率条件下完全可以满足系统的需求。

丁铁夫: 博士生导师 研究员

基金项目: 高清晰度高均匀度全彩色 LED 大屏幕平板显示器产业化(DBZX-2-017)基金颁发部门: 中国科学院; 基金申请人: 丁铁夫

## 2 高速数据缓冲

经过多次实验发现,要保证显示设备能连续显示图像,各像点之间不出现不同步现象,至少要保证一帧图像的连续传输,因此我们在发送系统中要将一帧完整的图像缓冲起来进行连续发送,而在读写时又不能破坏图像的完整性,这就需要至少能缓冲两帧图像数据的存储空间,在两块空间中分别执行读和写的操作。结合图像源,至少需要  $1280 \times 1024 \times 24 \text{ bits} \times 2 = 63 \text{ M bits}$  的存储空间,因此我们在 FPGA 片外连接了一块 16M bytes 大小的动态内存。相对于静态内存,它的优势在于读写速度快,相同体积下存储空间大,价格便宜,节省电路板空间,而缺点在于控制复杂,而且时钟频率是固定的,因此还要在 FPGA 内部建立起读写的缓冲区。我们可以利用 FPGA 内部嵌入的丰富 RAM 资源在内部建立异步双端口 RAM 和 FIFO,这样可以节省成本,减少传输的延时,保证高速读写操作的连贯性。



图2 发送系统高速数据缓冲原理

DVI 接口传输到 FPGA 内部共有 24 位并行数据信号,像素时钟信号 PCLK,数据有效信号 DE,场同步信号  $V_{sync}$ ,PCLK 用于同步 24 位数据信号,DE 和  $V_{sync}$  用于分离出一行和一帧的数据。异步双端口 RAM 部分是由两块独立的异步双端口 RAM 构成,分别记为 A 和 B。当 SDRAM 对 A 执行读操作时,B 作为 DVI 传输数据的缓冲区,而 A 中数据全部读出并等待 SDRAM 执行下次读请求后,B 停止写入数据,等待 SDRAM 对 B 执行读操作。此时 A 中数据清空,并开始作为 DVI 数据的缓冲区。通过对 A 和 B 循环进行选通,并分别执行读取和写入操作,可以保证数据不至于丢失,而且简化了 SDRAM 对异步双端口 RAM 读操作寻址的难度。异步双端口 RAM 的容量取决于 SDRAM 执行读写操作的时间和 PCLK 具体的大小,一般在设定为 1K bytes 时可以保证数据不至于出现溢出。

SDRAM 共有四个 bank 分区,我们选择两个作为一帧数据的缓冲区,共建立两个缓冲区。当一帧数据没有完全接收完时,此缓冲区中只能执行写入操作,而另一缓冲区此时只能执行读取操作;当完成一帧的缓冲后,该缓冲区只能执行读取操作,而另一缓冲区等待清空后只能执行写入操作。要保证 SDRAM 的吞吐平衡,我们就要使读操作和写操作的执行时间保持平衡,而且读取和清空的时间要略大于写入的时间,才能保证数据不至于丢失。

异步 FIFO 部分操作相对简单一些,SDRAM 写入 FIFO 的数据被缓冲起来,当以太网部分做好发送准备的时候就开始从 FIFO 中读取数据。我们要保证 FIFO 有一定的深度,才能保证 SDRAM 执行读取操作的时候,FIFO 中的数据不至于完全取空,而导致以太网帧的传输出现明显的不连贯性。

## 3 千兆以太网设计实现

### 3.1 千兆以太网体系结构

OSI 开放系统互联参考模型将网络体系分成了七层,而以

以太网体系只对应下面的两层,数据链路层和物理层。根据实际设计需求,数据链路层又分为三个子层,数据链路控制子层主要应用于局域网,城域网中,在本系统中就不予考虑,协调子层通过标准 GMII 接口与物理层之间进行通信;另一个就是介质访问控制子层,即 MAC 子层。

MAC 层主要有帧发送,帧接收,MAC 控制以及 GMII 接口管理四大功能。帧发送是将接收到的数据加入控制信息,按以太网帧格式打包传输给物理层,主要在发送系统中完成设计。帧接收是接收物理层传来的数据流,接收一帧后检查帧格式是否有效,若有效将数据提取出来,否则丢弃该帧,主要是在接收系统中完成设计。MAC 控制是全双工模式下控制帧的生成,检测,介于发送接收模块之间,我们在设计中可以对其进行简化。GMII 接口是管理控制物理层输入输出操作,并通过 MDC/MDIO 标准接口协议监视物理层的工作状态。

符合 1000BASE-T 协议的千兆以太网物理层具有编解码,数据/时钟恢复,数字自适应均衡,消除回波干扰,消除串扰,线驱动等功能,他将 MAC 层数据转换为可以在物理链路上传播的格式连接到 RJ-45 接口,并通过非屏蔽五类双绞线进行长距离传播。

### 3.2 精简 MAC 层以太网帧协议

前导码	起始位	源地址	目的地址	帧长度	数据位	填充位	帧校验
7 bytes	1 byte	6 bytes	6 bytes	2 bytes	N bytes	P bytes	4 bytes

标准的以太网帧结构由以上几部分组成,其中有些部分对于我们点对点的传输系统来说不是必须的,可以在此基础上进行一定精简。前导码(0x55)的作用是使物理层做好发送接受准备,起始位(0xd5)是帧开始的标志,予以保留;点对点传输方式中源设备和目的设备的 MAC 地址都可以省略;帧长度一般是保持固定的,这里可以将其变换成帧同步位。由于我们将一帧图像分成多次传输,接收部分为了能够对接收到的信号进行重建,就需要发送系统对每帧图像数据进行计数,每当计数器达到一个给定的值,表示一帧图像数据已经发送完成,然后对计数器清零并进入下一周期的计数。

由于图像色深选择的是 24bits,因此图像数据长度是 24 的整数倍。802.3z 协议中规定数据位长度必须大于 46bytes,不大于 1500 bytes,我们只需要将数据位长度选定在中间的一个范围即可,一般可以选取  $320 \times 3 \text{ bytes}(320 \times 24 \text{ bits})$ 。填充位是对短于 46 bytes 的数据进行填充,这里可以省略去。帧校验一般采用 CRC-32 方式,占用 4bytes 的长度,但是由于最终显示设备对少量的错误可以容忍,而且千兆以太网误码率比较低,同时我们的系统是工作在单工状态,无法支持错误重传,因此此位也可以省略掉,这里我们选择在此处加入 4 bytes 的控制信息,用于控制命令的传输,增强了系统的扩展性。此外 802.3 协议中还规定了帧间隙 IPG,也就是两个以太网帧之间的间隔时间,物理层此时处于空闲状态,用于时钟同步和载波侦听。IPG 的最小长度为 96 个码元时钟,也就是 12 bytes,我们为了提高传输的效率,将 IPG 值设为 12 bytes。

以太网帧效率计算方法为:

$$\mu = \text{数据位长度} / (\text{以太网帧长度} + \text{IPG}) \quad (2)$$

经过公式(2)计算,本系统帧传输效率最理想状态可以达到  $(320 \times 3) / (7 + 1 + 2 + 320 \times 3 + 4 + 12) = 97.36\%$

此时发送系统输出的图像数据带宽最大可以达到 2Gbps × 97.36% ,大于系统的输入带宽 ,可以保证视频系统在传输中不会丢失信息 ,保持稳定的运行。

### 3.3 帧发送的具体实现

我们以发送系统中的帧发送功能为例介绍一下 MAC 层在 FPGA 中的具体实现。我们使用了 FPGA 设计中常用的 Verilog HDL 语言输入法 ,建立了一个状态机 ,共分为 Preamble 发送 ,SFD 发送 ,帧同步信息发送 ,数据发送 ,控制信息发送和 IPG 六个状态 ,状态机的驱动时钟是以太网时钟 ECLK ,而数据位是来自 FIFO 中缓存的图像信号 ,并使用使能信号对 FIFO 进行控制来保证 FIFO 中输入与输出的平衡。

MAC 层的输出信号 ,也就是物理层的连接是由标准 GMII 接口定义的。从 MAC 层到物理层共有三路数据 ,125MHz 同步时钟 GTXC ,发送使能信号 TXEN 和 8 位并行发送数据 TXD。单个端口的数据传输速率可以达到 125MHz×8bits=1Gbps。从物理层到 MAC 层的连接除了时钟信号 RX\_CLK 8 位并行数据 RXD ,接收数据有效信号 RX\_DV ,还包括用于错误检测的 RX\_ER 用于载波侦听的 CRS 和用于冲突检测的 COL 信号。

由于 FPGA 引脚输出的高速信号能达到 125MHz 的速率 ,很难使用仪器观测波形 ,下面是用 Altera FPGA 开发环境 Quartus II 软件自带的仿真软件观察其中一路千兆以太网的输出波形 ,与 SignalTap II 逻辑分析仪观察的结果基本一致 ,和 FPGA 引脚实际波形基本相同。

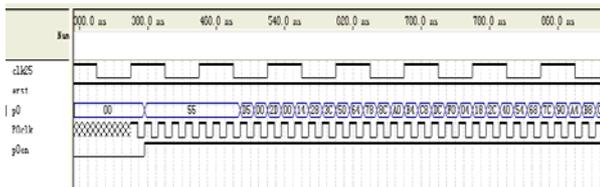


图 3 发送系统 MAC 层输出的仿真波形

图 3 中 clk25 是 25MHz FPGA 全局时钟 ,rst 是物理层复位信号 ,p0 是 8 位数据信号 ,p0clk 是 125MHz 数据同步时钟 ,p0en 是数据使能信号 ,经观察基本达到了设计的要求。

## 4 总结

本文介绍的是一种应用新兴的千兆以太网技术进行实时视频信号传输的系统。该系统能够实现高达 2Gbps 的信号吞吐量 ,保证视频信号的无损传输 ,此外可以通过扩充以太网端口数量来简单实现更高的带宽 ,而成本上并不会带来很大的提高 ,因而可以满足未来一段时间内对更高分辨率信号传输的需求。

本文创新点 本文介绍了一种使用新型的千兆以太网技术搭建的远程实时视频传输系统 ,对经典千兆以太网帧格式进行了优化 ,并介绍了一种 FPGA 中高速数据缓冲的方法。

### 参考文献

- [1] Realtek Inc ,REALTEK RTL8212 DATASHEET Rev 1.2. Nov. 5th,2005.
- [2] 冯永茂等 ,基于快速以太网物理层的实时高速视频传输. 电子器件 ,2007 ,30(1):144-151.
- [3] 聂剑威等 ,基于 FPGA 的十端口千兆以太网接口的设计与实现. 微计算机信息(嵌入式与 SOC),2005,21(9-2):145-147.
- [4] Stephen Saunders, Data Communication Gigabit Ethernet Hand-

book. 1998.

作者简介:丁铁夫(1946- ) ,男 ,吉林长春人 ,中国科学院长春光学精密机械与物理研究所研究员 ,博士生导师 ,研究方向为数字通信与图像处理 ;刘 超(1984- ) ,男 ,山东济宁人 ,中国科学院研究生院硕士研究生 ,研究方向为数字通信与 EDA 技术。

**Biography:** DING Tie-fu (1946- ),male, Jilin, Professor, Doctoral Advisor, Changchun Institute of Optic, Fine Mechanics and Physics, Chinese Academy of Sciences, Research area: Digital communication and image processing.

(130033 吉林省长春市 中国科学院长春光学精密机械与物理研究所) 丁铁夫 刘 超 杨 磊 杨 旭

(100039 北京 中国科学院研究生院) 刘 超 杨 磊 杨 旭  
(Changchun Institute of Optic, Fine Mechanics and Physics, Chinese Academy of Sciences, Changchun, Jilin, china, 130033) DING Tie-fu LIU Chao YANG Lei YANG Xu

(Graduated School of Chinese Academy of Sciences, Beijing, china 100039) LIU Chao YANG Lei YANG Xu

通讯地址:(130033 长春市经济技术开发区营口路 20 号 D 座 510 寝) 丁铁夫

(收稿日期:2008.11.15)(修稿日期:2008.12.13)

(上接第 49 页)

[4] 薛东,赵国庆,胡建伟. 对拒绝服务网络攻击路由的反向追踪算法[J]. 电子对抗技术,2000,17-2:26-30.

[5] 严梅,毛玉明. 计算机网络的安全技术 [J]. 电信科学,1997,13-12:10-14.

作者简介:郑鹏(1983- ) ,男 ,江苏徐州人 ,中国矿业大学硕士研究生 ,主要从事计算机网络安全方面研究 ;左明(1955- ) ,男 ,江苏东海人 ,中国矿业大学教授 ,硕士 ,主要从事计算机网络安全方面研究。

**Biography:** ZHENG Peng(1983- ),Male, JiangSu Xuzhou, China University of Mining and Technology, Master student, Research Area: Network Security;

(221008 徐州 中国矿业大学计算机科学与技术学院) 郑 鹏 曹彦燕

(221008 徐州 中国矿业大学现代教育技术中心) 左 明  
(China University of Mining and Technology XuZhou 221008) ZHENG Peng CAO Yan-yan

(Modern Education Technology Center of CUMT XuZhou 221008) ZUO Ming

通讯地址:(221008 徐州 中国矿业大学 文昌校区 现代教育技术中心 109 室) 郑鹏

(收稿日期:2008.11.15)(修稿日期:2008.12.13)

## 书 讯

《现场总线技术应用 200 例》  
55 元 / 本 (免邮资) 汇至

《PLC 应用 200 例》  
110 元 / 本 (免邮资) 汇至

地址:北京海淀区皂君庙 14 号院鑫雅苑 6 号楼 601 室  
微计算机信息 邮编:100081  
电话 :010-62132436 010-62192616 (T/F)