

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.  
G02B 6/26 (2006.01)  
B81B 7/02 (2006.01)



## [12] 实用新型专利说明书

专利号 ZL 200520029477.9

[45] 授权公告日 2006 年 11 月 22 日

[11] 授权公告号 CN 2840077Y

[22] 申请日 2005.11.24

[74] 专利代理机构 长春科宇专利代理有限责任公司  
代理人 梁爱荣

[21] 申请号 200520029477.9

[73] 专利权人 中国科学院长春光学精密机械与物理研究所

地址 130031 吉林省长春市东南湖大路 16 号

[72] 设计人 赵莉娜 梁静秋 董 玮 陈维友

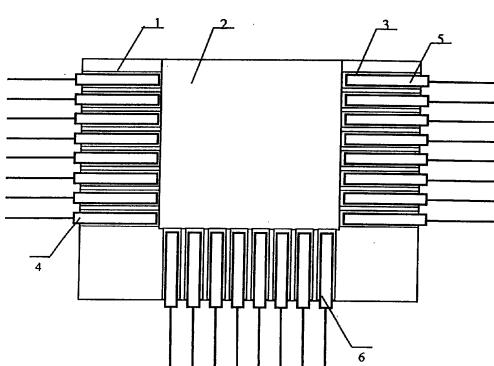
权利要求书 1 页 说明书 4 页 附图 2 页

### [54] 实用新型名称

用于光开关的阵列准直耦合组件

### [57] 摘要

本实用新型属于微光机电器件技术领域，涉及一种微机械光开关。本实用新型用于光开关的阵列准直耦合组件包括基座，凹坑，V 形槽，入射准直器、第一出射准直器、第二出射准直器；本实用新型通过采用微加工技术的光刻、腐蚀等技术手段制作了硅材料基座，并利用硅材料基座为模具制作有机材料基座，解决了加工难度大的问题。用一个硅基座为模具可重复制作多个聚合物基座，降低了基座制作成本，利用准直器准直耦合又可使成本再次降低，用本实用新型 V 型槽与准直器相配合的结构解决了球透镜与方坑匹配要求高及凸角补偿的技术问题，使微反射镜芯片与准直器，及准直器之间的对准难度降低，耦合效率高，降低了插入损耗。



---

1、用于光开关的阵列准直耦合组件，包括：基座（1），其特征在于还包括：凹坑（2）、V形槽（3）、入射准直器（4）、第一出射准直器（5）、第二出射准直器（6），基座（1）本体的底部有凹坑（2）、上部有多个V形槽（3），多个V形槽（3）对称分布基座（1）在的三边框上，每边框的多个V形槽（3）之间的间距相等，入射准直器（4）和第一出射准直器（5）位于基座（1）的对称边框上，第二出射准直器（6）位于基座（1）的另一个边框上，入射准直器（4）、第一出射准直器（5）和第二出射准直器（6）分别放置于各自的V形槽（3）中。

## 用于光开关的阵列准直耦合组件

**技术领域:** 本实用新型属于微光机电器件技术领域, 涉及一种微机械光开关。

**背景技术:** 微机电 (MEMS) 技术已经在很多领域得到很广泛的应用。在光通信领域, 采用 MEMS 技术将自由空间的光学系统微型化成微米级的微光学系统 (MOEMS), 可以提高器件间的耦合效率、降低器件的功耗, 制作出真正意义上的集成化光学系统。与传统的波导调制型光开关相比, MOEMS 光开关具有耦合损耗小、串音干扰低、与工作的波长和偏振态无关, 以及不受通讯中所采用的数据格式的限制等优点。

对于 MOEMS 光开关阵列, 光束准直及输入、输出耦合是重要组成部分。国外 SPIE 可查到的光开关阵列准直耦合系统是硅基座上的槽中安置有球透镜。硅基座的本体上有安置球透镜的方坑, 使球透镜与方坑匹配的这种技术对硅微加工技术要求高, 除了基本的单晶硅各向异性腐蚀外还要考虑球透镜的方坑凸角补偿等问题; 直径低于  $\Phi 1\text{mm}$  的红外微球透镜制作技术, 成本较高, 球透镜之间不容易对准, 球透镜与光纤耦合难度大, 损耗高。

**实用新型内容:** 背景技术加工难度大、成本高、不容易对准、耦合难度大, 为解决上述的问题, 本实用新型目的是提供一种容易加工、低成本的光开关阵列准直耦合组件。

本实用新型准直耦合组件由基座、凹坑、V 形槽、入射准直器、第一

出射准直器、第二出射准直器，基座本体的底部有凹坑、上部有多个 V 形槽，多个 V 形槽对称分布基座在的三边框上，每边框的多个 V 形槽之间的间距相等，入射准直器和第一出射准直器位于基座的对称边框上，第二出射准直器位于基座的另一个边框上，入射准直器、第一出射准直器和第二出射准直器分别放置于各自的 V 形槽中。

本实用新型通过采用微加工技术的光刻、腐蚀等技术手段制作了硅材料基座，并利用硅材料基座为模具制作有机材料基座，解决了加工难度大的问题。用一个硅基座为模具可重复制作多个聚合物基座，降低了基座制作成本，利用准直器准直耦合又可使成本再次降低，用本实用新型 V 型槽与准直器相配合的结构解决了球透镜与方坑匹配要求高及凸角补偿的技术问题，使微反射镜芯片与准直器，及准直器之间的对准难度降低，耦合效率高，降低了插入损耗。

#### 附图说明：

图 1 是本实用新型实施例的结构俯视图也是摘要附图

图 2 是图 1 的侧视图

图 3 是本实用新型基座的工艺流程图。

#### 具体实施方式：

##### 实施例 1：

本实用新型准直耦合组件如图 1 所示，它由基座 1，凹坑 2，V 形槽 3，入射准直器 4、第一出射准直器 5，第二出射准直器 6 组成。V 形槽 3 的数量根据光开关阵列的具体要求选择，例如当制作  $8 \times 8$  阵列光开关时，V 形槽 3 选择 24 个 V 形槽。当制作  $N \times N$  阵列光开关时，V 形槽 3 选择

3N 个 V 形槽。入射准直器 4、第一出射准直器 5，第二出射准直器 6 采用多个带尾纤的准直器，带尾纤的准直器的数量与 V 形槽 3 相同。微反射镜芯片放置于凹坑 2 中。

### 实施例 2：

本实用新型的制作工艺实施例如下：

A、对双面抛光的 4 英寸（100）单晶硅衬底基片，用丙酮或乙醇进行清洁处理，制成第一硅衬底基片；

B、在所述第一衬底基片的上表面和下表面都通过热氧化生长厚为 300nm 二氧化硅，和 LPCVD（低压化学汽相沉积）140nm 的氮化硅薄膜，制成第二硅衬底基片；

C、在所述第二硅衬底基片的下表面，除潮（温度 120 度，120 秒），涂覆 BP212 光刻胶（转速为 2000 转/秒，时间 60 秒）、前烘（90 度，时间 90 秒）、坚膜（120 度，120 秒），形成有光刻胶保护膜的第三硅衬底基片；

D、在所述第三硅衬底基片上表面涂覆 BP212 光刻胶，前烘（90 度，时间 90 秒），曝光（1 分 20 秒）并通过显影（显影液 AZ400K）去除部分光刻胶，在其上表面形成 V 形槽和凹坑的图形，制成第四硅衬底基片；

E、反应离子刻蚀（RIE）掉所述第四硅衬底基片上表面 V 形槽和凹坑区域的二氧化硅和氮化硅薄膜，氮化硅刻蚀所用的气体是四氟化碳，四的刻蚀使用的是氟基气体， $\text{CF}_4/\text{O}_2$  或  $\text{SF}_6/\text{Ar}$ 。形成 V 形槽和凹坑的硅图形，制成了第五衬底基片；

F、利用单晶硅各向异性湿法腐蚀技术，采用 34%KOH 水溶液加少

---

量 IPA 对第五衬底基片的 V 形槽硅图形进行腐蚀，直到腐蚀出 V 形槽时停止，例如腐蚀深度为 500 微米的 V 形槽，需要时间约为 6.5 小时，制成第六衬底基片；

G、对第六衬底基片上表面进行厚胶光刻（用 PMMA 或 DNQ 正胶），用光刻胶膜保护凹坑以外的区域，用电感耦合等离子体刻蚀（ICP）凹坑硅图形，至凹坑所需深度停止，制成第七衬底基片；

H、用丙酮去除第七衬底基片上表面的光刻胶，并用超声波清洗器对其进行清洗，形成带凹坑、V 形槽的硅材料基座；

I、对所述硅材料基座经过两次有机材料的模铸，可用环氧树脂或陶瓷器材料，得到有机材料的基座；

J、将 3N 个带有尾纤的准直器置于有机材料的基座的 V 型槽中，并将它们对准固定，完成准直耦合组件的制作。

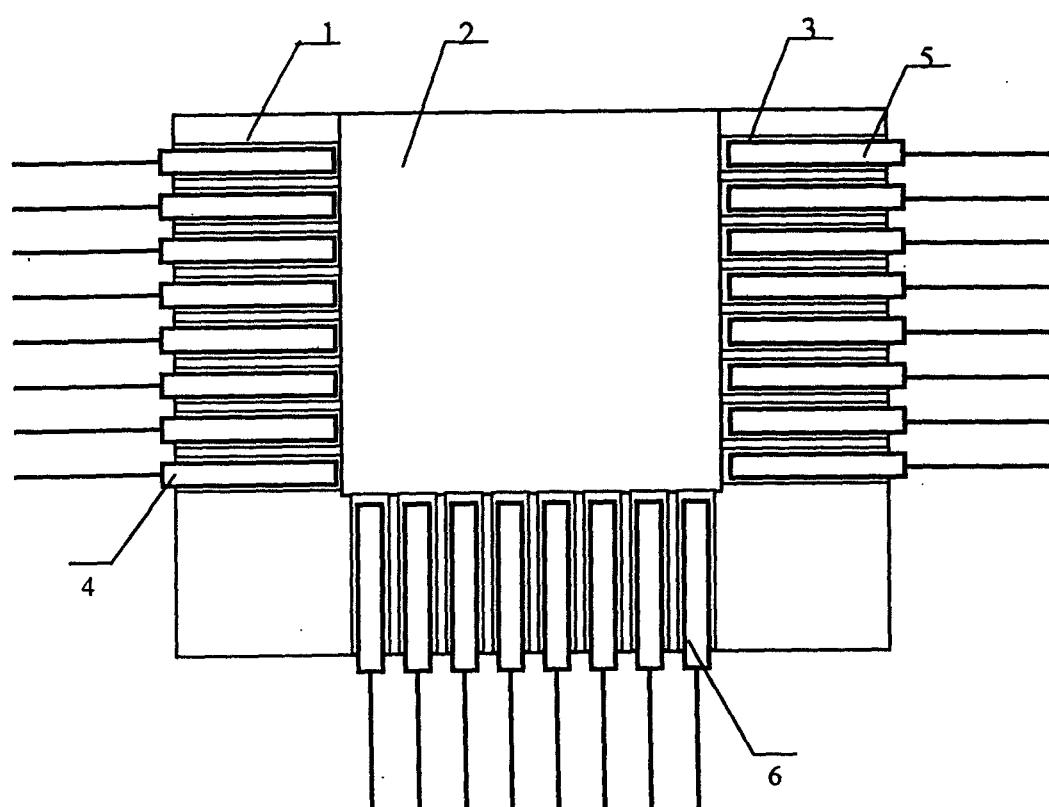


图 1

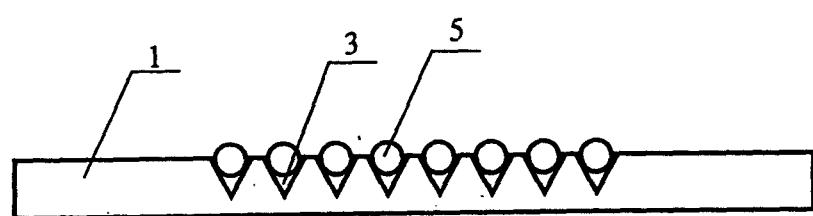


图 2

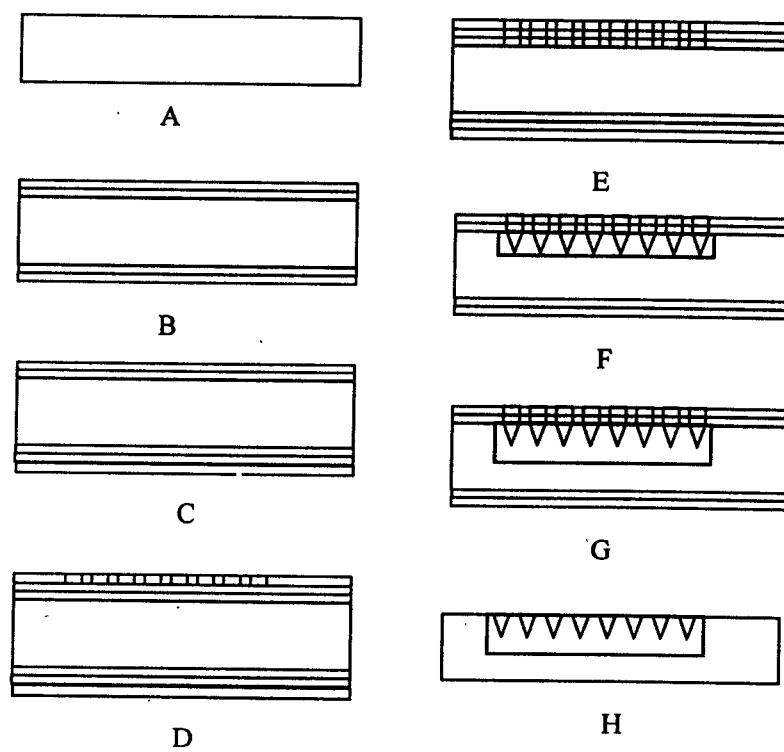


图 3