

(19) 中华人民共和国国家知识产权局



(12) 发明专利申请

(10) 申请公布号 CN 102244743 A

(43) 申请公布日 2011. 11. 16

(21) 申请号 201110156323. 6

(22) 申请日 2011. 06. 10

(71) 申请人 中国科学院长春光学精密机械与物理研究所

地址 130033 吉林省长春市东南湖大路
3888 号

(72) 发明人 刘辉 马天波 李云飞 郭永飞

(74) 专利代理机构 长春菁华专利商标代理事务所 22210

代理人 张伟

(51) Int. Cl.

H04N 5/372 (2011. 01)

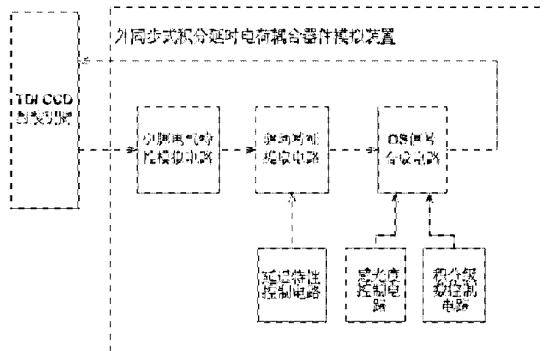
权利要求书 1 页 说明书 4 页 附图 6 页

(54) 发明名称

外同步式积分延时电荷耦合器件模拟装置

(57) 摘要

外同步式积分延时电荷耦合器件模拟装置属于TDI CCD领域，该装置包括：引脚电气特性模拟电路、驱动特征提取电路、OS信号合成电路、延迟特性控制电路、感光度控制电路和积分级数控制电路；本发明实现了对实际TDI CCD外形尺寸、输入输出引脚电气特性、输出视频信号和感光特性的模拟。本装置采用了外同步式的原理实现了TDI CCD信号的模拟，因此该装置实际的外形尺寸和TDI CCD的外形尺寸相当，而且具有结构简单、成本低的特点，可以完全取代实际TDI CCD完成各种试验工作。



1. 外同步式积分延时电荷耦合器件模拟装置，其特征在于，该装置包括：引脚电气特性模拟电路、驱动特征提取电路、OS 信号合成电路、延迟特性控制电路、感光度控制电路和积分级数控制电路；引脚电气特性模拟电路接收外部信号，并将信号传输到驱动特征提取电路；延迟特性控制电路发送信号至驱动特征提取电路；驱动特征提取电路接收引脚电气特性模拟电路和延迟特性控制电路发送的信号，并将信号传输到 OS 信号合成电路；感光度控制电路和积分级数控制电路发送信号至 OS 信号合成电路；OS 信号合成电路接收驱动特征提取电路、感光度控制电路和积分级数控制电路发送的信号，并将信号传输到外部；

所述引脚电气特性模拟电路用于模拟 TDI CCD 的所有引脚的阻容特性及各个电源引脚的输入电压电流；

所述驱动特征提取电路用于提取 TDI CCD 驱动信号中的像元转移时钟和复位脉冲间的相互时序关系，做为后续的 OS 信号合成电路的输入依据；

所述 OS 信号合成电路用于合成并输出与输入驱动时序同步的外同步式积分延时电荷耦合器件模拟装置视频信号；

所述延迟特性控制电路用于控制合成并输入驱动时序与外同步式积分延时电荷耦合器件模拟装置输出信号 OS 间的延时时间；

所述感光度控制电路用于控制调整外同步式积分延时电荷耦合器件模拟装置输出信号感光电平；

所述积分级数控制电路用于控制外同步式积分延时电荷耦合器件模拟装置输出 OS 信号的积分效果。

2. 根据权利要求 1 所述的外同步式积分延时电荷耦合器件模拟装置，其特征在于，所述 OS 信号合成电路控制驱动时序同步的视频信号，其像元驱动时钟最高频率为 25MHz。

3. 根据权利要求 1 所述的外同步式积分延时电荷耦合器件模拟装置，其特征在于，所述延迟特性控制电路控制驱动时序同步的视频信号的延时范围在 5 ~ 20ns。

4. 根据权利要求 1 所述的外同步式积分延时电荷耦合器件模拟装置，其特征在于，所述延迟特性控制电路具有波段开关和数字控制两种手段。

5. 根据权利要求 1 所述的外同步式积分延时电荷耦合器件模拟装置，其特征在于，所述感光度控制电路具有两种模式，一种人工调整，一种感光调整，变化范围在 0 ~ 1.5V。

6. 根据权利要求 1 所述的外同步式积分延时电荷耦合器件模拟装置，其特征在于，所述积分级数控制电路用于模拟级数为 24、32、64、96 级的积分级数调整功能。

外同步式积分延时电荷耦合器件模拟装置

技术领域

[0001] 本发明属于 TDI CCD (Time Delay and Intergration Charge-Couple Device, 积分延时电荷耦合器件) 领域, 特别涉及一种外同步式 TDI CCD 的模拟装置。

背景技术

[0002] TDI CCD 具有可以不牺牲空间分辨率和工作速度的情况下获得高灵敏度这个突出特点, 使其在高速、微光领域具有广泛的应用前景。在科研任务中, 出于性能和指标的需求, 往往需要定制新型 TDI CCD, 这就需要一定的研制周期和供货周期, 有时甚至长达一至两年, 这会严重影响科研生产任务的进度, 另外, TDI CCD 的造价往往很高, 工艺复杂, 有些新型 TDI CCD 的驱动要求很复杂, 往往采用多种电源一起供电, 并且电源的上下电顺序要满足一定的先后关系, 一旦没有满足要求, 或者防护不好的话容易造成器件的损坏, 造成巨大的损失, 这在电路的调试阶段会经常发生。

[0003] 目前, 业界已经开始设计各种 TDI CCD 的波形发生器以解决试验替代品的问题, 但均是对于 TDI CCD 的电性能的完全模拟, 因为其结构复杂、造价高、体积大等问题并不适用于实际的应用环境。

发明内容

[0004] 为了解决上述技术问题, 本发明实现了对实际 TDI CCD 的外形尺寸、输入输出引脚电气特性、输出视频信号、积分级数控制和感光特性的模拟。

[0005] 外同步式 TDI CCD 模拟装置, 该装置包括: 引脚电气特性模拟电路、驱动特征提取电路、OS 信号合成电路、延迟特性控制电路、感光度控制电路和积分级数控制电路; 引脚电气特性模拟电路接收外部信号, 并将信号传输到驱动特征提取电路; 延迟特性控制电路发送信号至驱动特征提取电路; 驱动特征提取电路接收引脚电气特性模拟电路和延迟特性控制电路发送的信号, 并将信号传输到 OS 信号合成电路; 感光度控制电路和积分级数控制电路发送信号至 OS 信号合成电路; OS 信号合成电路接收驱动特征提取电路、感光度控制电路和积分级数控制电路发送的信号, 并将信号传输到外部;

[0006] 所述引脚电气特性模拟电路用来模拟 TDI CCD 的所有引脚的阻容特性及各个电源引脚的输入电压电流; 所述驱动特征提取电路的功能是提取 TDICCD 驱动信号中的像元转移时钟和复位脉冲间的相互时序关系, 做为后续的 OS 信号合成电路的输入依据; 所述 OS 信号合成电路合成并输出与输入驱动时序同步的外同步式 TDI CCD 模拟装置视频信号; 所述延迟特性控制电路控制合成并输入驱动时序与外同步式 TDI CCD 模拟装置输出信号 OS 间的延时时间; 所述感光度控制电路控制调整外同步式 TDI CCD 模拟装置输出信号感光电平; 所述积分级数控制电路控制外同步式 TDI CCD 模拟装置输出 OS 信号的积分效果。

[0007] 本装置采用了外同步式的原理实现了 TDI CCD 信号的模拟, 因此该装置实际的外形尺寸和 TDI CCD 的外形尺寸相当, 而且具有结构简单、成本低的特点, 可以完全取代实际 TDI CCD 完成各种试验工作。

附图说明

- [0008] 图 1 本发明外同步式积分延时电荷耦合器件模拟装置框图。
- [0009] 图 2 积分延时电荷耦合器件水平转移驱动时序图。
- [0010] 图 3 本发明外同步式积分延时电荷耦合器件模拟装置引脚阻容特性模拟电路图。
- [0011] 图 4 本发明外同步式积分延时电荷耦合器件模拟装置电源引脚吸收电流模拟电路图。
- [0012] 图 5 积分延时电荷耦合器件输出信号 (OS) 结构图。
- [0013] 图 6 本发明外同步式积分延时电荷耦合器件模拟装置驱动特征提取电路框图图。
- [0014] 图 7 本发明外同步式积分延时电荷耦合器件模拟装置波形整形电路原理图。
- [0015] 图 8 本发明外同步式积分延时电荷耦合器件模拟装置延时和相位调整电路原理图。
- [0016] 图 9 本发明外同步式积分延时电荷耦合器件模拟装置 OS 信号合成电路原理框图。
- [0017] 图 10 本发明外同步式积分延时电荷耦合器件模拟装置 OS 信号波形合成、感光度控制信号及积分级数控制电路原理图。
- [0018] 图 11 本发明外同步式积分延时电荷耦合器件模拟装置参考电平叠加复位脉冲波形图。
- [0019] 图 12 本发明外同步式积分延时电荷耦合器件模拟装置参考电平及复位脉冲合成波形与 CR 信号相减合成 TDI CCD 信号波形图。

具体实施方式

- [0020] 由图 1 所示，外同步式积分延时电荷耦合器件模拟装置，该装置包括：引脚电气特性模拟电路、驱动特征提取电路、OS 信号合成电路、延迟特性控制电路、感光度控制电路和积分级数控制电路；引脚电气特性模拟电路接收外部信号，并将信号传输到驱动特征提取电路；延迟特性控制电路发送信号至驱动特征提取电路；驱动特征提取电路接收引脚电气特性模拟电路和延迟特性控制电路发送的信号，并将信号传输到 OS 信号合成电路；感光度控制电路和积分级数控制电路发送信号至 OS 信号合成电路；OS 信号合成电路接收驱动特征提取电路、感光度控制电路和积分级数控制电路发送的信号，并将信号传输到外部；
- [0021] 所述引脚电气特性模拟电路用来模拟 TDI CCD 的所有引脚的阻容特性及各个电源引脚的输入电压电流；所述驱动特征提取电路的功能是提取 TDICCD 驱动信号中的像元转移时钟和复位脉冲间的相互时序关系，做为后续的 OS 信号合成电路的输入依据；所述 OS 信号合成电路合成并输出与输入驱动时序同步的外同步式 TDI CCD 模拟装置视频信号；所述延迟特性控制电路控制合成并输入驱动时序与外同步式 TDI CCD 模拟装置输出信号 OS 间的延时时间；所述感光度控制电路控制调整外同步式 TDI CCD 模拟装置输出信号感光电平；所述积分级数控制电路控制外同步式 TDI CCD 模拟装置输出 OS 信号的积分效果。
- [0022] 现有需要模拟的某型号 TDI CCD 的所有驱动信号的阻容特性如下表 1。电源供电引脚 VDD，供电电流为 120mA，供电电压为 18V。水平驱动时序关系如附图 2。积分级数控制电路引脚为 CSS16、CSS24、CSS32、CSS64、CSS96，通过它们分别实现了 24、32、64、96 级积分的控制，实际需要实现某一级积分时相应的控制端被置为 12V 的电平，其它控制端保持 0V

电平。该 TDI CCD 器件的像元时钟驱动最高频率为 25MHz。

[0023] 对于引脚电气特性模拟电路中的阻容特性的模拟,采用附图 3 所描述的阻容模拟方法,表 1 为某型号的 TDI CCD 的驱动信号阻容特性,根据表 1 的该型号的引脚阻容特性参数,表 2 为阻容模拟电路电容 C 和电阻 R 的取值,对于不同的引脚附图中的电容 C 和电阻 R 的取值如表 2。

[0024] 表 1

[0025]

引脚	电容特性 (pF)	电阻特性 (kΩ)	驱动频率 (kHz)	驱动电压 (V)
RST	55	150	25000	0~12
CR	385	150	25000	0~6
CI	6050	150	20	0~12
CSS	275	150	20	0~12
TCK	286	150	20	0~15

[0026] 表 2

[0027]	引脚	电容取值 (pF)	电容耐压 (V)	电阻取值 (kΩ)
	CR	385	50	150
	CI	6050	50	150
	CSS	275	50	150
	TCK	286	50	150

[0028] 对于引脚电气特性模拟电路中的电源引脚的模拟,采用附图 4 中的电阻接地的方法进行模拟。该型号 TDI CCD 电源引脚 VDD 的供电电流为 120mA,供电电压为 18V,因此 R 的阻值为 150Ω ,功率为 2W。

[0029] 有效的 TDI CCD 视频输出信号 OS 的组成结构如附图 5 所示包括 3 段,分别为复位脉冲段、参考电平段和感光电平段。水平驱动时序关系见附图 2,各类 CR 信号为外同步式 TDI CCD 的水平转移时钟,各类 RST 信号为复位脉冲信号,OS 为该型号 TDI CCD 视频输出信号。根据该时序图可见 RST 信号是与 OS 信号中的复位电平段的时序一一对应的。CR 信号与 OS 信号的有效感光电平的时序具有固定的时序关系,因此提取 RST 信号和 CR 信号的时序特征即可合成 OS 视频信号。驱动特征提取电路的实现原理框图如附图 6。

[0030] 附图 6 中的波形整形电路原理图如附图 7,采用电阻分压及稳压二级管钳位的方式将表 1 中的 $0 \sim 12V$ 的 RST 和 CR 信号转换为 $0 \sim 5V$ 的标准 TTL 电平。附图 6 中的延时和相位调整电路原理图如附图 8,采用 DS1023 延时器件来实现对于 RST 和 CR 信号的相位调整功能。DS1023 是由 MAXIM 公司生产的波形延时器件,具有高速、长延时甚至是整个周期延时的功能,表 3 是 DS1023 各个引脚的功能。附图 8 中的 DS1023 被连接为并行配置、同相的工作模式,对于输入信号的相位调整由波段开关控制, RST 和 CR 信号的延时调整范围 $5 \sim 20ns$ 。

[0031] 表 3

引脚号	引脚名称	引脚功能
1	IN	符合 TTL 电平的波形输入端
2	LE	配置端数据锁存端, 低电平锁存。
3	Q/P0	串行数据输出端/并行配置 P0 输入端
4	CLK/P1	串行数据时钟端/并行配置 P1 输入端
5	D/P2	串行数据输入端/并行配置 P2 输入端
[0032]	6、7、10、 12、13	P3、P4、 P5、P6、P7 并行配置其它的输入端
8	GND	地
9	REF/PWM	参考端/PWM 波输出端
11	MS	输出模式选择端, 低电平为同相输出
14	P/S	串行或并行配置控制端, 低电平为并行配置。
16	VCC	电源端

[0033] OS 信号合成电路的原理框图如附图 9 所示。其中的感光度控制电路和积分级数控制电路原理图如附图 10 所示。其中 PHOTO_R 和 R3 实现了感光度光电控制, 调整外同步式 TDI CCD 模拟输出信号的感光电平, 调整范围 $0 \sim 1.5V$ 。RW 可变电阻器与 R3 实现了手动调整外同步式 TDI CCD 感光电平的调功能, 调整范围 $0 \sim 1.5V$ 。这两个调整电路通过调整输入的 CR 信号幅值值模拟有光照情况, CR 幅值变大来模拟光照加强, 反之模拟光照减小。PHOTO_R 选用 G1273 光敏电阻, 光照时亮电阻为 $20k\Omega$, 暗环境时的暗电阻为 $500k\Omega$ 。U1A 选用高速运放 LMH6715, 构成感光度合成电路接受来自于感光度控制电路和积分级数控制电路的控制。U2 为积分级数控制电路, 选用四路模拟开关 MAX4601 实现, 当某通道的 IN 端为高电平时, 相应通道选通。如附图 10 中所示 MAX4601 的 IN1 ~ IN4 分别连接到了模拟目标外同步式 TDI CCD 传感器的 CSS24、CSS32、CSS64、CSS96 引脚上, 分别控制了 RF1 ~ RF4 的接入, 改变了 U1A 的放大倍数, 从而模拟了外同步式 TDI CCD 器件的积分级数控制的特性。

[0034] U3A 和 U3B (LMH6715) 及其周边电路完成了附图 9 中的复位脉冲和参考电平合成的功能。U3A 完成了 RST 和参考电平的叠加, U3B 实现了倒相功能, 最终输出波形如附图 11 所示。

[0035] U1B (LMH6715) 完成附图 9 中的减法运算功能, 实现了附图 12 所示的复位脉冲和参考电平与感光度控制后的 CR 信号的减法运算, 并输出合成后的 OS 视频信号。

[0036] 除了采用上述外同步式电路外, 本装置采用一块 3.7V 锂电池供电, 所有器件采用表贴小封装器件, 整个外同步式 TDI CCD 模拟装置与实际的 TDICCD 尺寸相当, 外形长度小于 90mm, 宽度小于 40mm, 厚度小于 30mm。

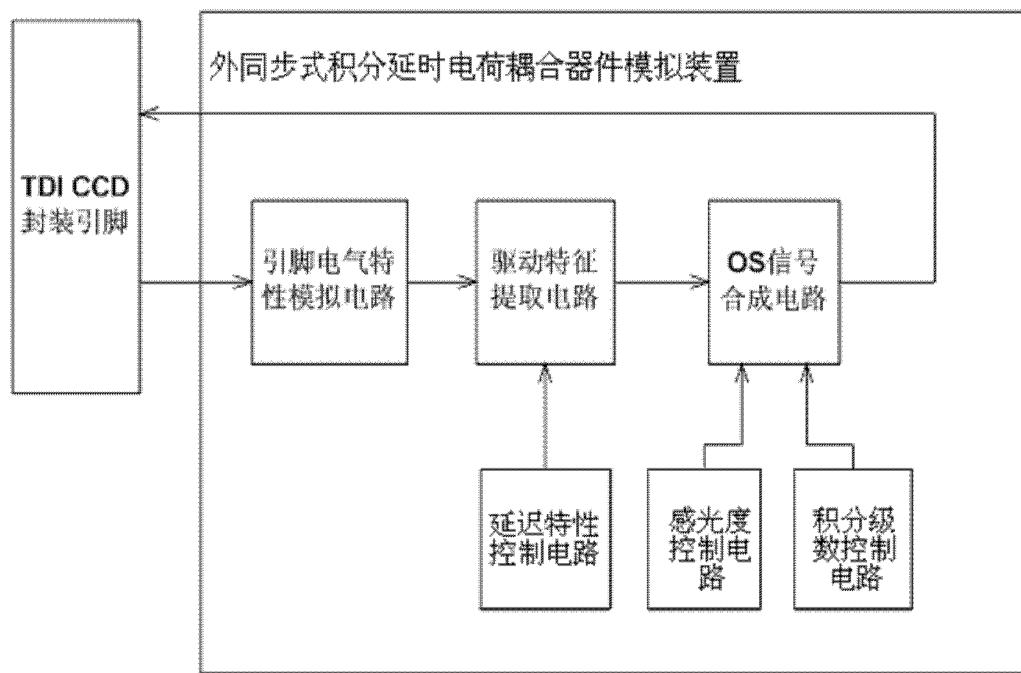
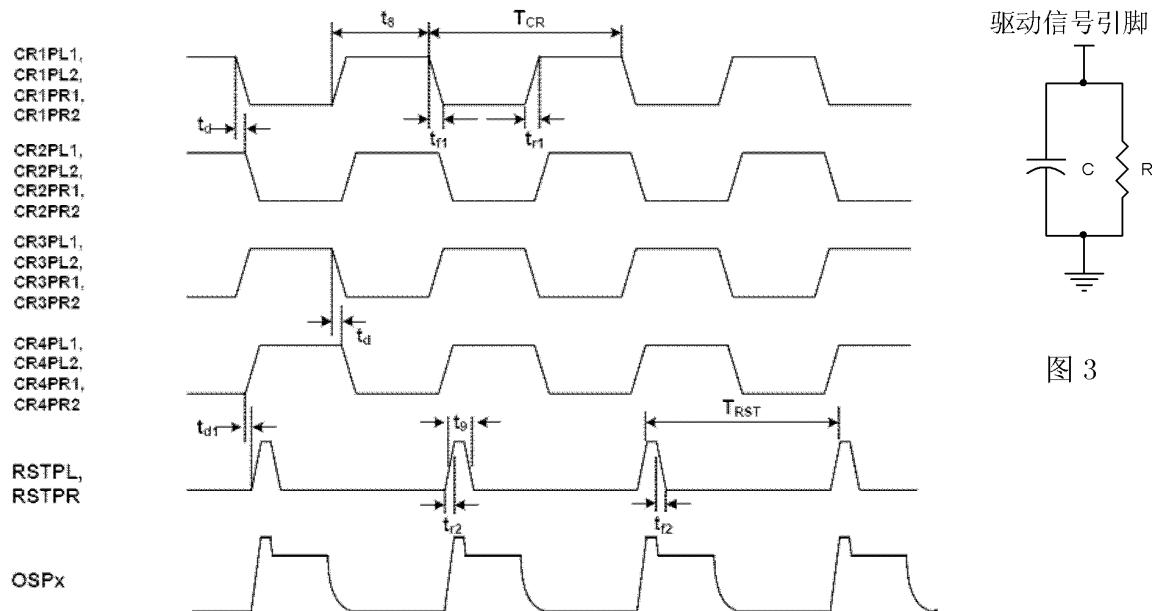


图 1



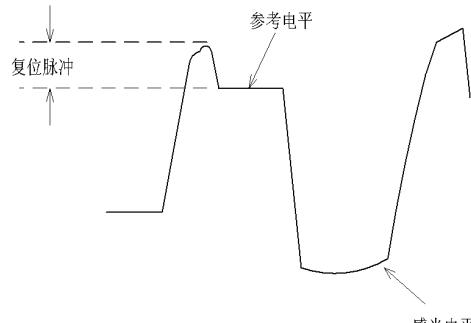
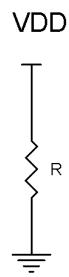


图 4

图 5

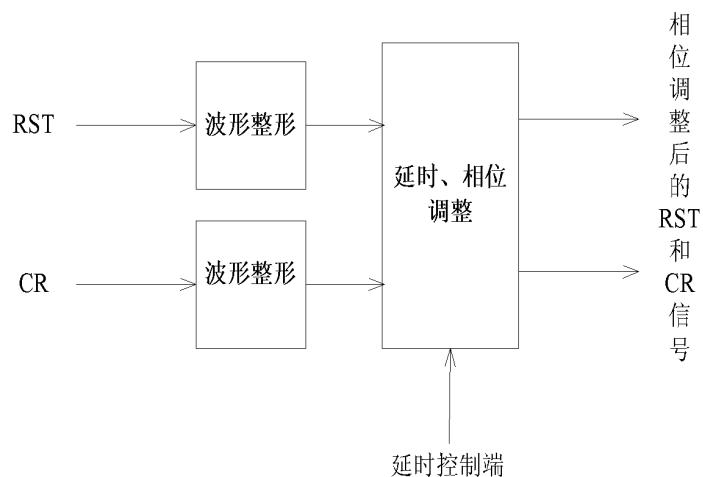


图 6

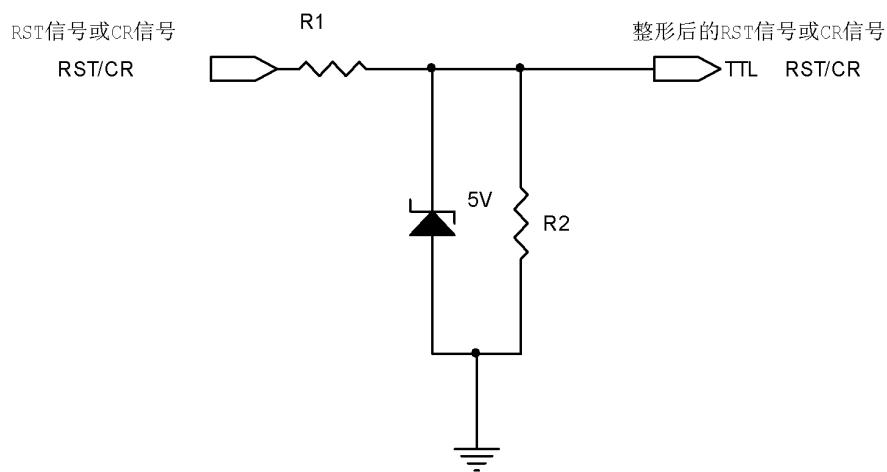


图 7

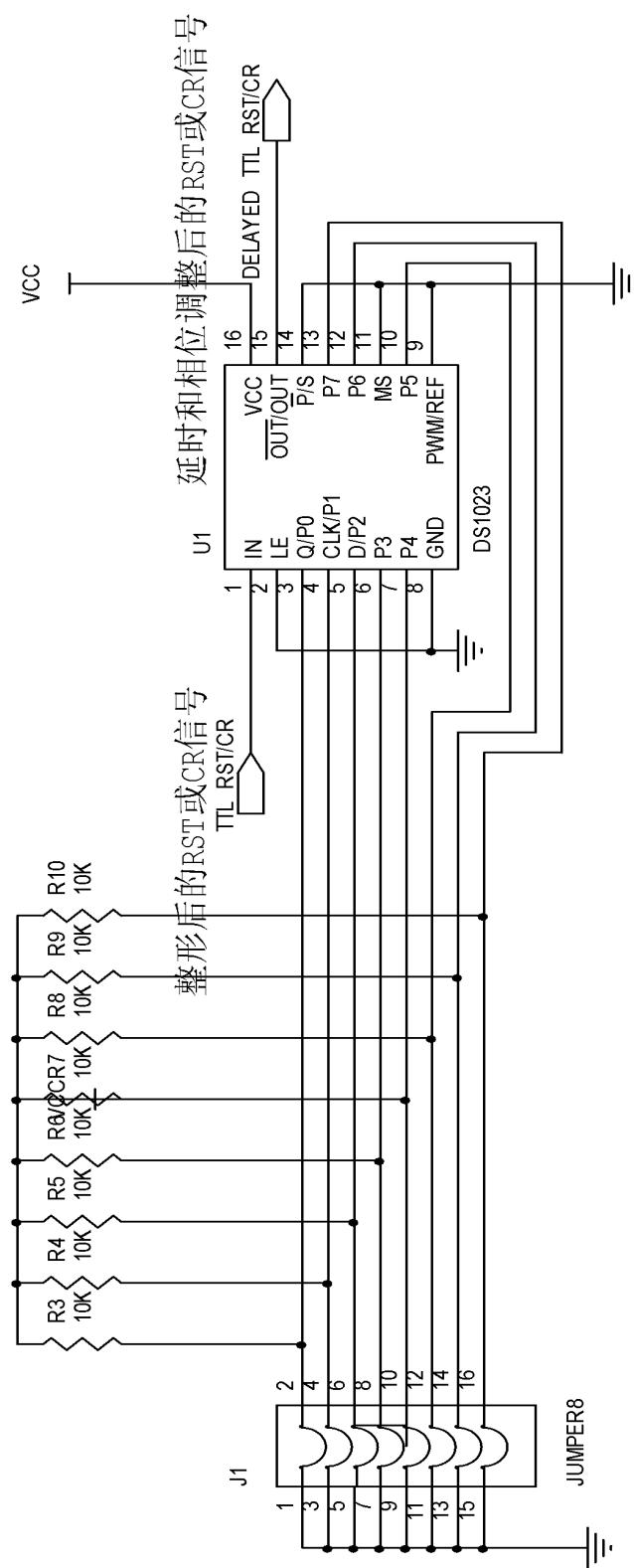


图 8

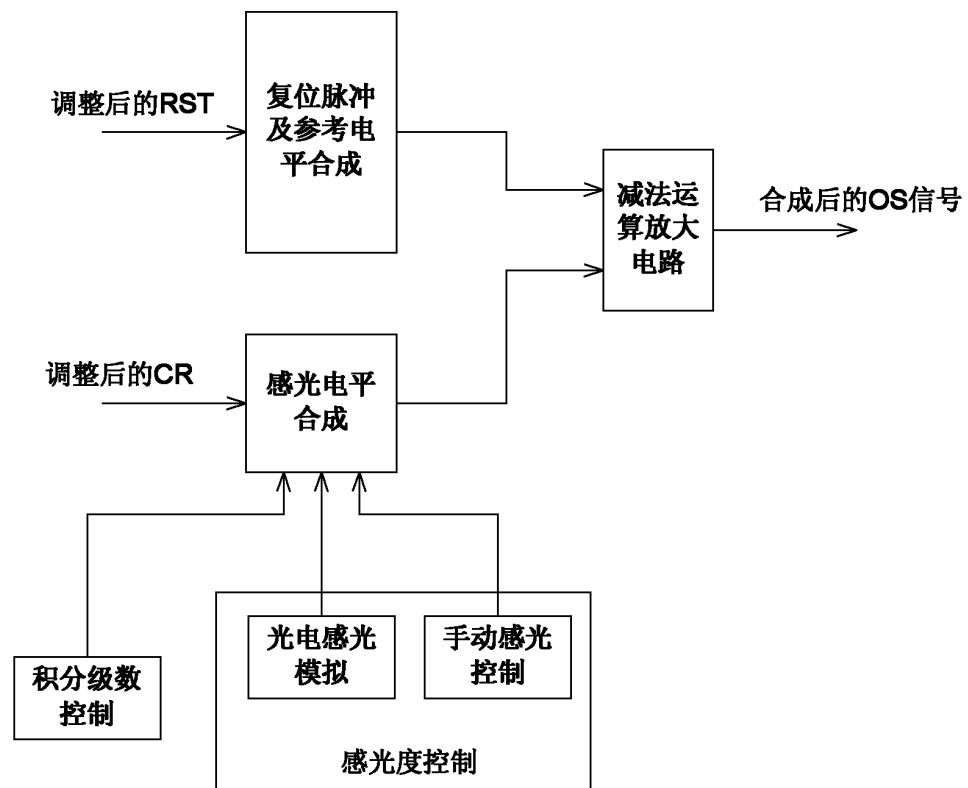


图 9

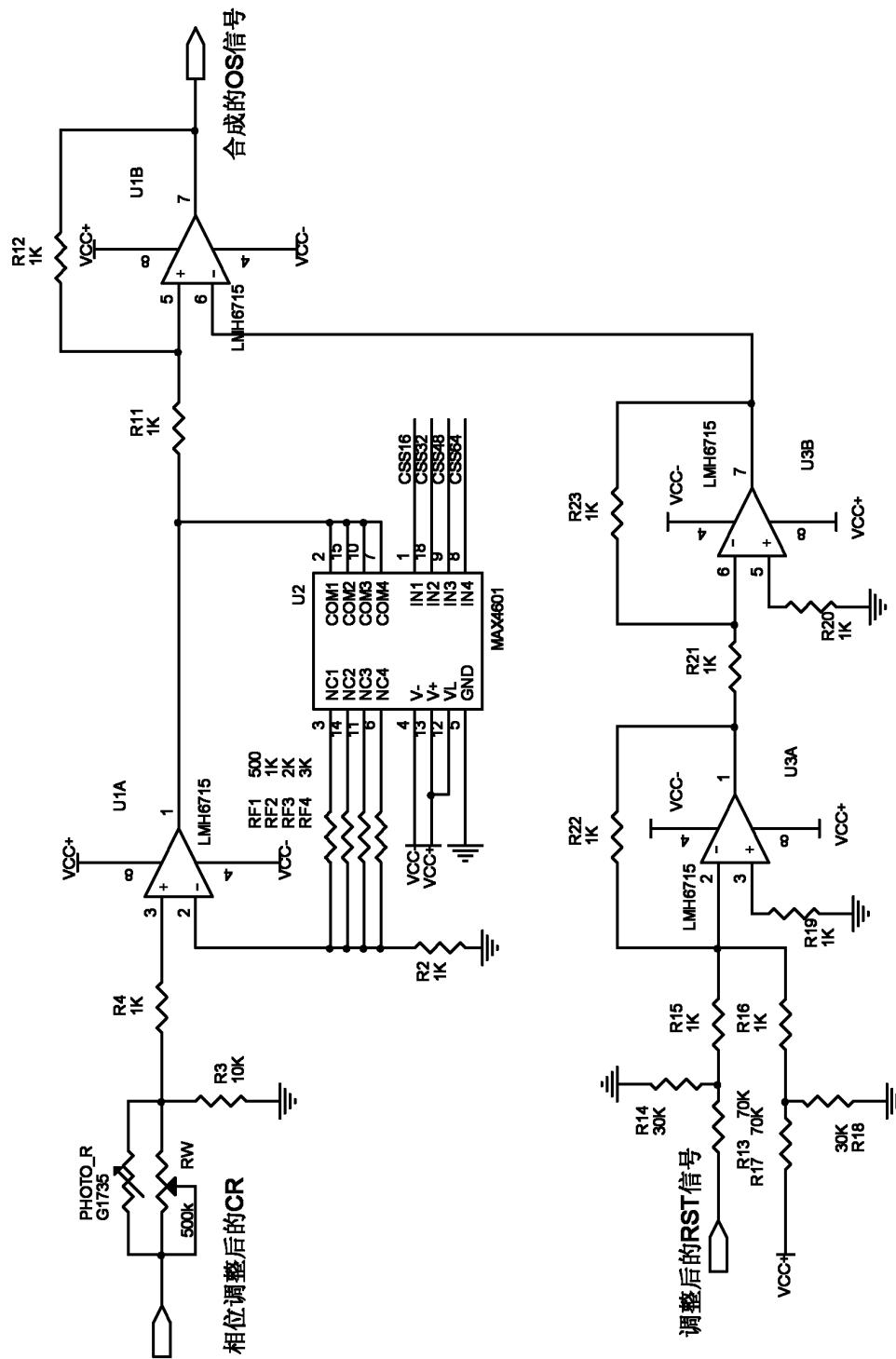


图 10

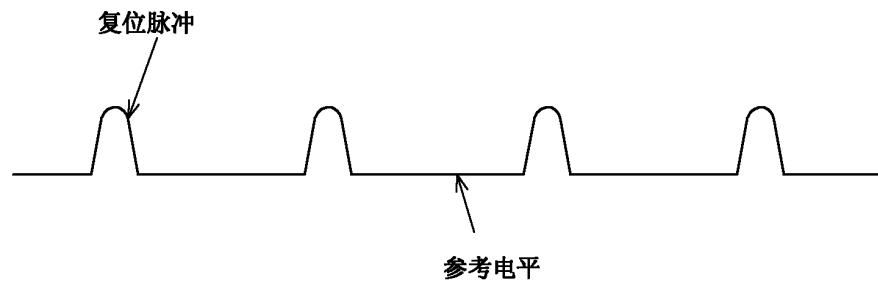


图 11

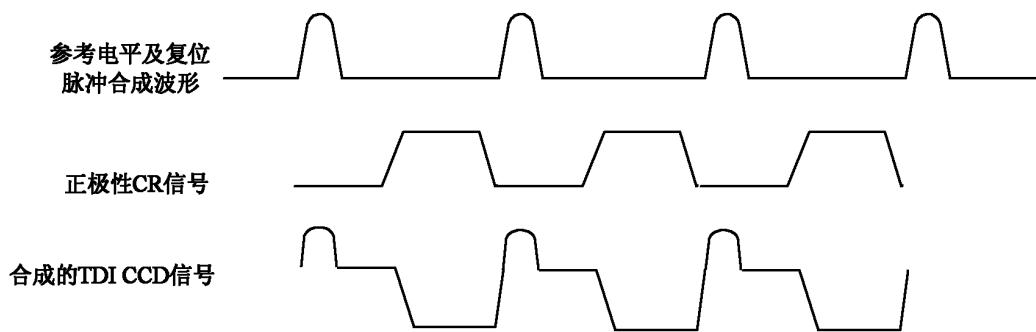


图 12