



# (12) 发明专利申请

(10) 申请公布号 CN 102123254 A

(43) 申请公布日 2011.07.13

(21) 申请号 201110095471.1

(22) 申请日 2011.04.15

(71) 申请人 中国科学院长春光学精密机械与物理研究所

地址 130033 吉林省长春市东南湖大路 3888 号

(72) 发明人 王德江

(74) 专利代理机构 长春菁华专利商标代理事务所 22210

代理人 陶尊新

(51) Int. Cl.

H04N 5/351 (2011.01)

H04N 5/345 (2011.01)

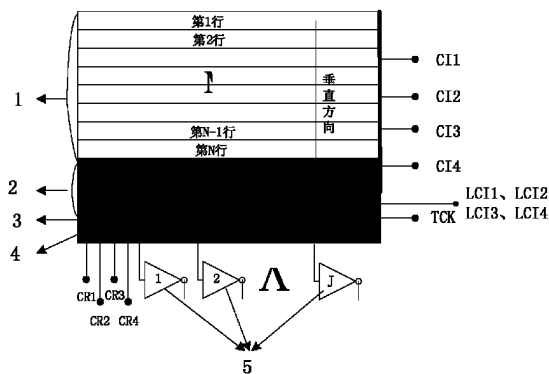
权利要求书 1 页 说明书 4 页 附图 5 页

## (54) 发明名称

减少多相位 TDI CCD 像移的时序控制方法

## (57) 摘要

减少多相位 TDI CCD 像移的时序控制方法, 涉及一种时间延迟积分电荷耦合器件的时序控制方法, 现有多相位 TDI CCD 在应用过程中由于电荷转移运动的离散性而产生像移, 同时降低了的成像质量的问题, 其方法为: 在行转移周期内, 光敏像元阵列与暗像元阵列采用同一行间电荷转移信号 CI1、CI2、CI3、CI4 驱动, 将一个周期的电荷转移过程分成 2n 个等间隔的时间段, 暗像元阵列的最末一行采用单独的时序信号 LCI1、LCI2、LCI3、LCI4 驱动; 暗像元阵列的最末一行在行转移周期时间内将电荷经传输闸转移到水平移位寄存器中, 水平移位寄存器内的电荷由电荷读出电路读出。本发明提高了相机的成像质量。



1. 减少多相位 TDI CCD 像移的时序控制方法,其特征是,该方法由以下步骤实现:

步骤一、在行转移周期内,光敏像元阵列(1)与暗像元阵列(2)采用同一行间电荷转移信号 CI1、CI2、CI3、CI4 驱动,将一个周期的电荷转移过程分成  $2n$  个等间隔的时间段,所述  $n$  为 TDI CCD 相位数;

步骤二、所述暗像元阵列(2)的最末一行采用单独的时序信号 LCI1、LCI2、LCI3、LCI4 驱动;暗像元阵列(2)的最末一行在行转移周期时间内将电荷经传输闸(3)转移到水平移位寄存器(4)中;

步骤三、电荷读出电路(5)读出水平移位寄存器(4)内的电荷,实现减少多相位 TDI CCD 像移的时序控制。

2. 根据权利要求1所述的减少多相位 TDI CCD 像移的时序控制方法,其特征在于,所述光敏像元阵列(1)每个相位转换的时间相同,所述每个电荷转移周期内产生的像移均为  $\frac{b}{n}$ , 式中  $b$  为像元尺寸,所述  $b$  为正整数。

## 减少多相位 TDI CCD 像移的时序控制方法

### 技术领域

[0001] 本发明涉及一种时间延迟积分电荷耦合器件的时序控制方法,具体涉及一种适用于遥感成像系统,可减少多相位时间延迟积分电荷耦合器件像移的时序控制方法。

### 背景技术

[0002] 时间延迟积分电荷耦合器件(Time Delay Integration Charge Coupled Device, TDI CCD)摄影时多行光敏元件对同一景物多次曝光,在低照度的情况下也能获得高信噪比的图像,解决了小相对孔径、长焦距相机曝光不足的问题,因此在航空、航天遥感成像领域得到了广泛的应用。实际工作中多相位 TDI CCD 电荷转移运动是离散的,且移动速度是不均匀的,而景物像点的运动为连续的,由此亦产生了像移,降低了遥感成像系统的成像质量。

[0003] 图 1 是公知四相位 TDI CCD 的结构示意图,主要包含光敏像元阵列 1、暗像元阵列 2、传输闸 3、水平移位寄存器 4 以及电荷读出电路 5。

[0004] 光敏像元阵列 1 与暗像元阵列 2 电荷转移方式相同,图 2 是四相位 TDI CCD 垂直方向的电荷转移示意图,所述垂直方向包含光敏像元阵列 1 和暗像元阵列 2;第一个像元位置为  $i$  行  $j$  列,第二个像元位置为  $i+1$  行  $j$  列。四相位 TDI CCD 每个像元由四个相位信号  $CI1$ 、 $CI2$ 、 $CI3$ 、 $CI4$  控制,图 3 为图 2 对应的时序操作图。在  $T1$  周期内, $CI1$  为低电平, $CI2$ 、 $CI3$ 、 $CI4$  为高电平,这样在  $CI2$ 、 $CI3$ 、 $CI4$  下形成一个耗尽层,电荷保持在该表面之下, $CI1$  成为电势阻挡层,使电荷维持在  $CI2$ 、 $CI3$ 、 $CI4$  之下,在  $T8$ 、 $T1$  相位变换时电子沿着硅表面由相位  $CI2$ 、 $CI3$  下的势井完全迁移到相位  $CI2$ 、 $CI3$ 、 $CI4$  下的势井;在  $T2$  周期内, $CI1$ 、 $CI2$  为低电平, $CI3$ 、 $CI4$  为高电平, $CI3$ 、 $CI4$  下形成一个耗尽层,电荷保持在该表面之下, $CI1$ 、 $CI2$  成为电势阻挡层,使电荷维持在  $CI3$ 、 $CI4$  之下,在  $T1$ 、 $T2$  相位变换时电子沿着硅表面由相位  $CI2$ 、 $CI3$ 、 $CI4$  下的势井完全迁移到相位  $CI3$ 、 $CI4$  下的势井;在  $T3$  周期内, $CI2$  为低电平, $CI3$ 、 $CI4$ 、 $CI1$  为高电平, $CI3$ 、 $CI4$ 、 $CI1$  相位下形成一个耗尽层,电荷保持在该表面之下, $CI2$  成为电势阻挡层,使电荷维持在  $CI3$ 、 $CI4$ 、 $CI1$  之下,在  $T2$ 、 $T3$  相位变换时电子沿着硅表面由相位  $CI3$ 、 $CI4$  下的势井完全迁移到相位  $CI3$ 、 $CI4$ 、 $CI1$  下的势井;在  $T4$  周期内, $CI2$ 、 $CI3$  为低电平, $CI4$ 、 $CI1$  为高电平, $CI4$ 、 $CI1$  相位下形成一个耗尽层,电荷保持在该表面之下, $CI2$ 、 $CI3$  成为电势阻挡层,使电荷维持在  $CI4$ 、 $CI1$  之下,在  $T3$ 、 $T4$  相位变换时电子沿着硅表面由相位  $CI3$ 、 $CI4$ 、 $CI1$  下的势井完全迁移到相位  $CI4$ 、 $CI1$  下的势井;在  $T5$  周期内, $CI3$  为低电平, $CI4$ 、 $CI1$ 、 $CI2$  为高电平, $CI4$ 、 $CI1$ 、 $CI2$  相位下形成一个耗尽层,电荷保持在该表面之下, $CI3$  成为电势阻挡层,使电荷维持在  $CI4$ 、 $CI1$ 、 $CI2$  之下,在  $T4$ 、 $T5$  相位变换时电子沿着硅表面由相位  $CI4$ 、 $CI1$  下的势井完全迁移到相位  $CI4$ 、 $CI1$ 、 $CI2$  下的势井;在  $T6$  周期内, $CI3$ 、 $CI4$  为低电平, $CI1$ 、 $CI2$  为高电平, $CI1$ 、 $CI2$  相位下形成一个耗尽层,电荷保持在该表面之下, $CI3$ 、 $CI4$  成为电势阻挡层,使电荷维持在  $CI1$ 、 $CI2$  之下,在  $T5$ 、 $T6$  相位变换时电子沿着硅表面由相位  $CI4$ 、 $CI1$ 、 $CI2$  下的势井完全迁移到相位  $CI1$ 、 $CI2$  下的势井;在  $T7$  周期内, $CI4$  为低电平, $CI1$ 、 $CI2$ 、 $CI3$  为高电平, $CI1$ 、 $CI2$ 、 $CI3$  相位下形成一个耗尽层,电荷保持在该表面之下, $CI4$  成为电势阻挡层,使电荷维持在  $CI1$ 、 $CI2$ 、 $CI3$  之下,在  $T6$ 、 $T7$  相位变

换时电子沿着硅表面由相位 CI1、CI2 下的势井完全迁移到相位 CI1、CI2、CI3 下的势井；在 T8 周期内，CI4、CI1 为低电平，CI2、CI3 为高电平，CI2、CI3 相位下形成一个耗尽层，电荷保持在该表面之下，CI4、CI1 成为电势阻挡层，使电荷维持在 CI2、CI3 之下，在 T7、T8 相位变换时电子沿着硅表面由相位 CI1、CI2、CI3 下的势井完全迁移到相位 CI2、CI3 下的势井。一个行转移周期包含 8 个相位变换过程，即 T1、T2、T3、T4、T5、T6、T7、T8，总时间为  $t_1$ 。

[0005] 按照上述电荷转移方法，第一行光敏像元完成曝光后，将收集到的电荷转移到第二行中，第二行光敏像元完成曝光后，将本行采集到的电荷与第一行转移来的电荷一并转移到第三行中，以此类推，直到完成 N 行曝光。暗像元阵列 2 不发生光电转换，因此在光敏像元阵列 1 曝光产生的电荷经过 M 行暗像元阵列 2、传输闸 3 转移到水平移位寄存器 4 中，水平移位寄存器 4 在 CR1、CR2、CR3、CR4 的驱动下，经 J 个电荷读出电路 5 读出。

[0006] 在水平移位寄存器 4 电荷读出的时间段  $t_3$  内，TDI CCD 行间电荷转移需停止，如图 3 中 T1 时间周期明显长于 T2 ~ T8 时间周期。一般 T1 所占用的时间一般占一行电荷转移时间的 80% 以上，此时在 (T1, T2) 转移周期内产生的像移为 0.8b，在 (T3, T4)、(T5, T6)、(T7, T8) 三对转移周期内产生的像移为 0.067b，这导致 TDI CCD 曝光时间内产生的总像移量过大，从而降低遥感相机的成像质量。这种像移是由 TDI CCD 的内在工作方式决定的，不能通过遥感相机的结构、工作方式消除。

## 发明内容

[0007] 本发明为解决现有多相位 TDI CCD 在应用过程中由于电荷转移运动的离散性而产生像移，同时降低了的成像质量的问题，提供一种减少多相位 TDI CCD 像移的时序控制方法。

[0008] 减少多相位 TDI CCD 像移的时序控制方法，该方法由以下步骤实现：

[0009] 步骤一、在行转移周期内，光敏像元阵列与暗像元阵列采用同一行间电荷转移信号 CI1、CI2、CI3、CI4 驱动，将一个周期的电荷转移过程分成  $2n$  个等间隔的时间段，所述  $n$  为 TDI CCD 相位数；

[0010] 步骤二、所述暗像元阵列的最末一行采用单独的时序信号 LCI1、LCI2、LCI3、LCI4 驱动；暗像元阵列的最末一行在行转移周期时间内将电荷经传输闸转移到水平移位寄存器中；

[0011] 步骤三、电荷读出电路读出水平移位寄存器内的电荷，实现减少多相位 TDI CCD 像移的时序控制。

[0012] 本发明的工作原理：本发明所述的 TDI CCD 由光敏像元阵列、暗像元阵列、传输闸、水平移位寄存器与电荷读出电路，在一个行转移周期内，光敏像元阵列与暗像元阵列（去除最末一行）采用同一行间电荷转移信号 CI1、CI2、CI3、CI4 驱动，一个周期的电荷转移过程被分成了  $2n$  个等间隔的时间段， $n$  为 TDI CCD 相位数，经此种时序驱动方式光敏像元阵列采集到的电荷被转移到暗像元阵列的倒数第二行；所述暗像元阵列的最末一行采用单独的时序信号 LCI1、LCI2、LCI3、LCI4 驱动；暗像元阵列的最末一行在 20% 行转移周期时间内将电荷完全转移到水平移位寄存器中；可供水平移位寄存器电荷读出的时间占一个行转移周期的 80%，在此时间内，水平移位寄存器将其中的电荷经由电荷读出电路读出。如此，控制信号传送时序与重置时序的工作周期，在曝光时间内，曝光时景物像点连续运动与

TDI CCD 电荷离散转移引起的像移最大为  $b/n$ ,  $b$  为像元尺寸,这减少了多相位 TDI CCD 的由于电荷离散转移运动速度不均匀引起的像移,并最终提高遥感相机的成像质量。

[0013] 本发明的有益效果:本发明通过控制 TDI CCD 的操作时序,减少了多相位 TDI CCD 曝光时景物像点与光敏介质之间相对运动引起的像移,同时也减少了曝光时景物像点与光敏介质之间的相对运动,本发明所述方法的景物像点与光敏介质之间的最大像移减至  $b/n$ ,  $b$  为像元尺寸,提高遥感相机的成像质量。

#### 附图说明

[0014] 图 1 为现有四相位 TDI CCD 结构示意图;

[0015] 图 2 为现有四相位 TDI CCD 电荷转移示意图;

[0016] 图 3 为现有四相位 TDI CCD 时序操作图;

[0017] 图 4 为本发明所述的 TDI CCD 结构示意图;

[0018] 图 5 为本发明所述的 TDI CCD 电荷转移示意图;

[0019] 图 6 为本发明所述的 TDI CCD 时序操作图。

[0020] 图中:1、光敏像元阵列,2、暗像元阵列,3、传输闸,4、水平移位寄存器,5、电荷读出电路。

#### 具体实施方式

[0021] 具体实施方式一、结合图 4 说明本实施方式,减少多相位 TDI CCD 像移的时序控制方法,该方法由以下步骤实现:

[0022] 步骤一、在行转移周期内,光敏像元阵列 1 与暗像元阵列 2 采用同一行间电荷转移信号  $CI_1$ 、 $CI_2$ 、 $CI_3$ 、 $CI_4$  驱动,将一个周期的电荷转移过程分成  $2n$  个等间隔的时间段,所述  $n$  为 TDI CCD 相位数;

[0023] 步骤二、所述暗像元阵列 2 的最末一行采用单独的时序信号  $LCI_1$ 、 $LCI_2$ 、 $LCI_3$ 、 $LCI_4$  驱动;暗像元阵列 2 的最末一行在行转移周期时间内将电荷经传输闸 3 转移到水平移位寄存器 4 中;

[0024] 步骤三、电荷读出电路 5 读出水平移位寄存器 4 内的电荷,实现减少多相位 TDI CCD 像移的时序控制。

[0025] 本实施方式所述的光敏像元阵列 1 每个相位转换的时间相同,所述每个电荷转移周期内产生的像移均为  $\frac{b}{n}$ ,式中  $b$  像元尺寸,所述  $b$  为正整数。

[0026] 具体实施方式二、结合图 4 至图 6 说明本实施方式,本实施方式为具体实施方式一所述的减少多相位 TDI CCD 像移的时序控制方法的实施例:

[0027] 以四相位 TDI CCD 为例:本发明中暗像元阵列的末阶由单独的时序驱动信号控制,分别为  $LCI_1$ 、 $LCI_2$ 、 $LCI_3$ 、 $LCI_4$ ,结合图 4,对于图 4 中的  $N$  行光敏像元阵列 1 与  $M-1$  行暗像元阵列 2 时序操作与现有的四相位列时序操作顺序相同,即包含  $T_1 \sim T_8$  共 8 个状态转换过程,不同之处在于每个状态的占用的时间相等,即:

[0028]  $T_1 = T_2 = T_3 = T_4 = T_5 = T_6 = T_7 = T_8 = \frac{t_1}{8}$

[0029] 暗像元阵列 2 中  $M-1$  行向  $M$  行转换及  $M$  行向水平移位寄存器 4 转移,结合图 5,时

序操作图结合图 6,其中 T1 周期由 T1\_1、T1\_2、T1\_3、T1\_4 组成。在 T1 整个周期内,暗像元阵列 2 的 M-1 行中相位 CI1 为低电平,相位 CI2、CI3、CI4 为高电平,CI2、CI3、CI4 下形成一个耗尽层,电荷一直保持在该表面之下;对于暗像元阵列的第 M 行,在 T1 周期内又分为四个时序操作,分别为 T1\_1、T1\_2、T1\_3、T1\_4,在 T1\_1 时间段,LCI1、LCI2 为低电平,LCI3、LCI4、TCK 为高电平,传输阀 3 开通,在 T8、T1\_1 相位变换时第 M-1 行中电子沿着硅表面由相位 CI2、CI3 下的势井完全迁移到相位 CI2、CI3、CI4 下的势井,第 M 行中电子沿着硅表面由相位 LCI2、LCI3、LCI4 下的势井完全迁移到相位 LCI3、LCI4 下的势井与水平移位寄存器 4 中;在 T1\_2 时间段,LCI1、LCI2、LCI3 为低电平,LCI4、TCK 为高电平,在 T1\_1、T1\_2 相位变换时电子沿着硅表面由相 LCI3 下的势井完全迁移到相位 LCI4 下的势井与水平移位寄存器 4 中;在 T1\_3 时间段,LCI1、LCI2、LCI3、LCI4 为低电平,TCK 为高电平,在 T1\_2、T1\_3 相位变换时电子沿着硅表面由相位 LCI4 下的势井完全迁移到相位水平移位寄存器 4 中,在 T1\_4 时间段,LCI1、LCI2、LCI3、LCI4、TCK 为低电平,列传输阀关闭,第 M 行势井内存储的电荷完全转移到水平移位寄存器。

[0030] 在 T2 周期内,CI1、CI2、TCK 为低电平,CI3、CI4、LCI1、LCI2、LCI3、LCI4 为高电平,在 T1\_4、T2 相位变换时电子沿着硅表面由 M-1 行相位 CI2 下的势井迁移到 M-1 行相位 CI3、CI4 下的势井与 M 行 LCI1、LCI2、LCI3、LCI4 下的势井;在 T3 周期内,CI2、TCK 为低电平,CI1、CI3、CI4、LCI1、LCI2、LCI3、LCI4 为高电平,在 T2、T3 相位变换时电子沿着硅表面由 M-2 行相位下的势井迁移到 M-1 行相位 CI1 下势井;在 T4 周期内,CI2、CI3、TCK 为低电平,CI1、CI4、LCI1、LCI2、LCI3、LCI4 为高电平,在 T3、T4 相位变换时电子沿着硅表面由 M-1 行相位 CI3 下的势井迁移到 M-1 行相位 CI4 下的势井与 M 行 LCI1、LCI2、LCI3、LCI4 下的势井;在 T5 周期内,CI3、TCK 为低电平,CI1、CI2、CI4、LCI1、LCI2、LCI3、LCI4 为高电平,在 T4、T5 相位变换时电子沿着硅表面由 M-2 行相位下的势井迁移到 M-1 行相位 CI1、CI2 下势井;在 T6 周期内,CI3、CI4、TCK 为低电平,CI1、CI2、LCI1、LCI2、LCI3、LCI4 为高电平,在 T5、T6 相位变换时电子沿着硅表面由 M-1 行相位 CI4 下的势井迁移 M 行 LCI1、LCI2、LCI3、LCI4 下的势井;在 T7 周期内,CI4、TCK 为低电平,CI1、CI2、CI3、LCI1、LCI2、LCI3、LCI4 为高电平,在 T6、T7 相位变换时电子沿着硅表面由 M-1 行 CI1、CI2 相位下的势井迁移到 M-1 行相位 CI1、CI2、CI3 下势井;在 T8 周期内,CI1、CI4、LCI1、TCK 为低电平,CI2、CI3、LCI2、LCI3、LCI4 为高电平,在 T7、T8 相位变换时电子沿着硅表面由 M-1 行 CI1、CI2、CI3 相位下的势井迁移到 M-1 行相位 CI2、CI3 下势井,同时电子沿着硅表面由 M 行 LCI1、LCI2、LCI3、LCI4 相位下的势井迁移到 M 行相位 LCI2、LCI3、LCI4 下势井。

[0031] 本实施方式所述的光敏像元阵列 1 每个相位转换的时间相同,同时,每个电荷转移周期内产生的像移均为  $\frac{b}{4}$ ,且在暗像元阵列 2 最末一行采用单独的时序驱动信号,为水平移位寄存器预留了 80%行转移周期时间,满足 TDI CCD 电荷读出的需求。

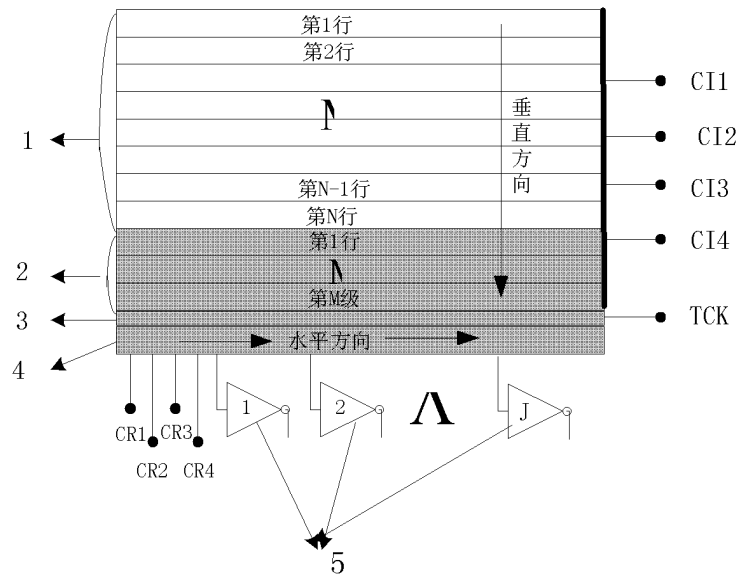


图 1

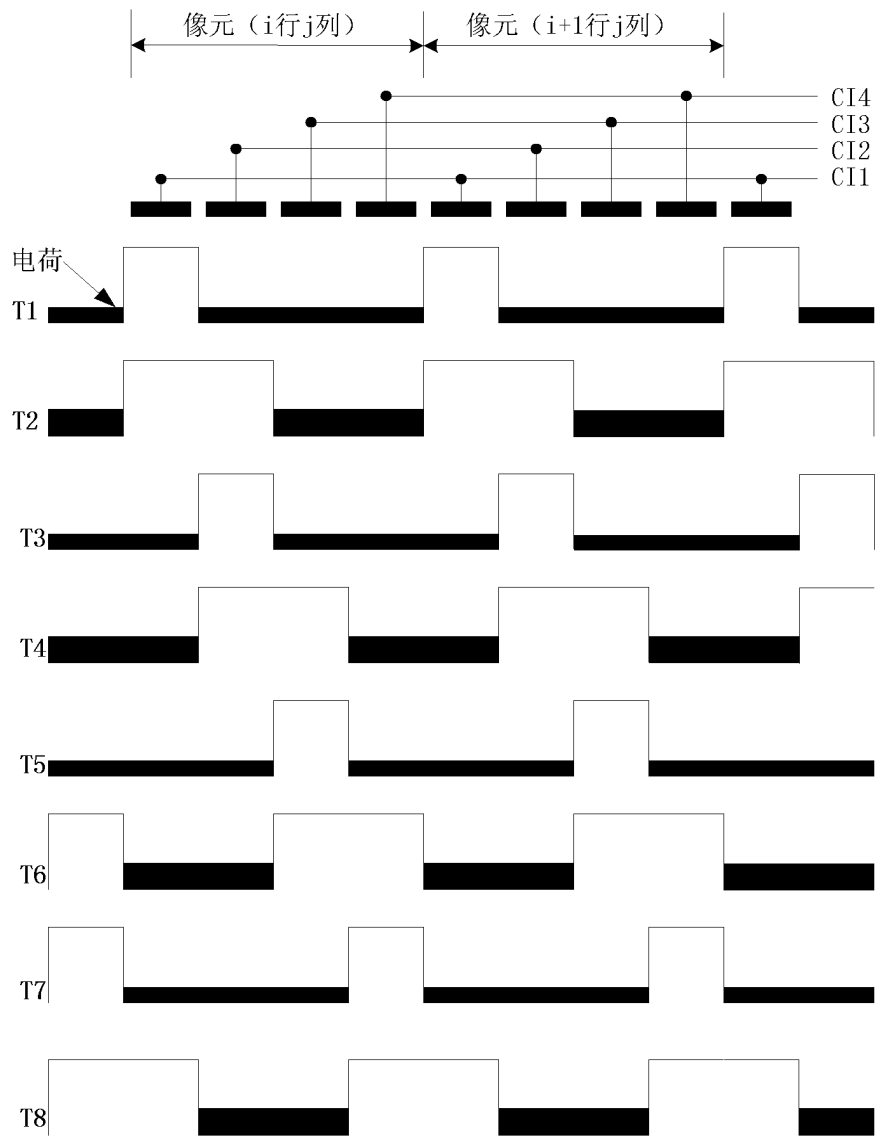


图 2



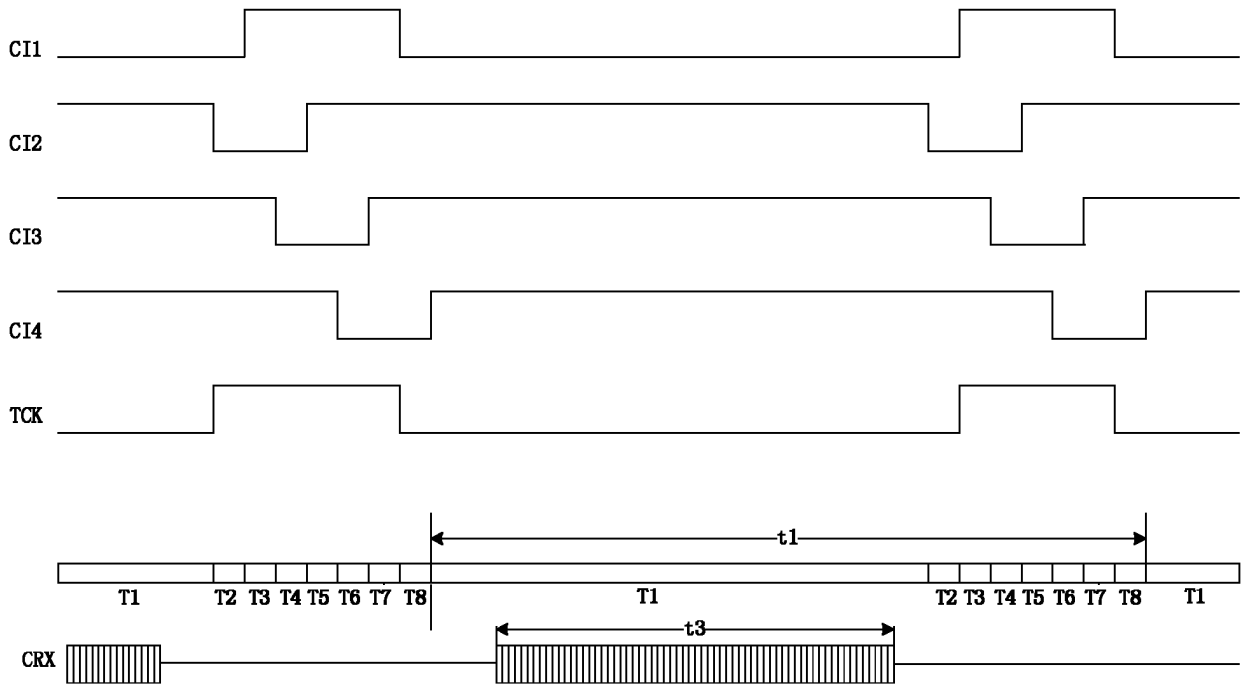


图 3

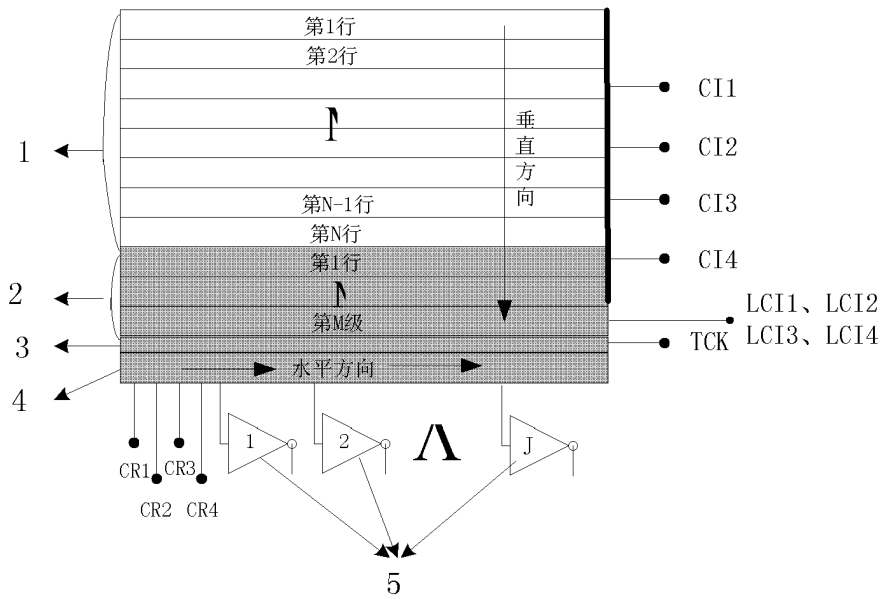


图 4

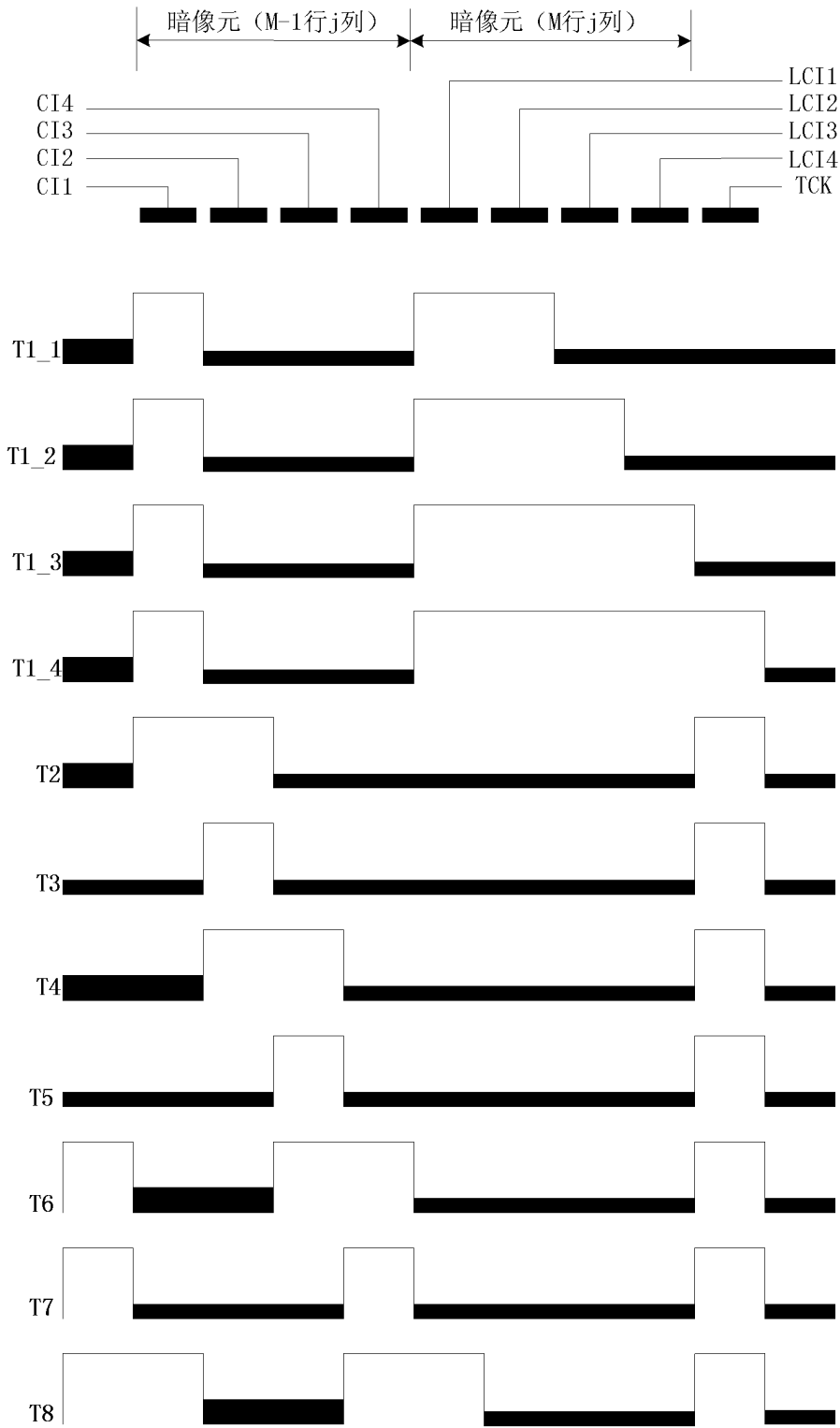


图 5

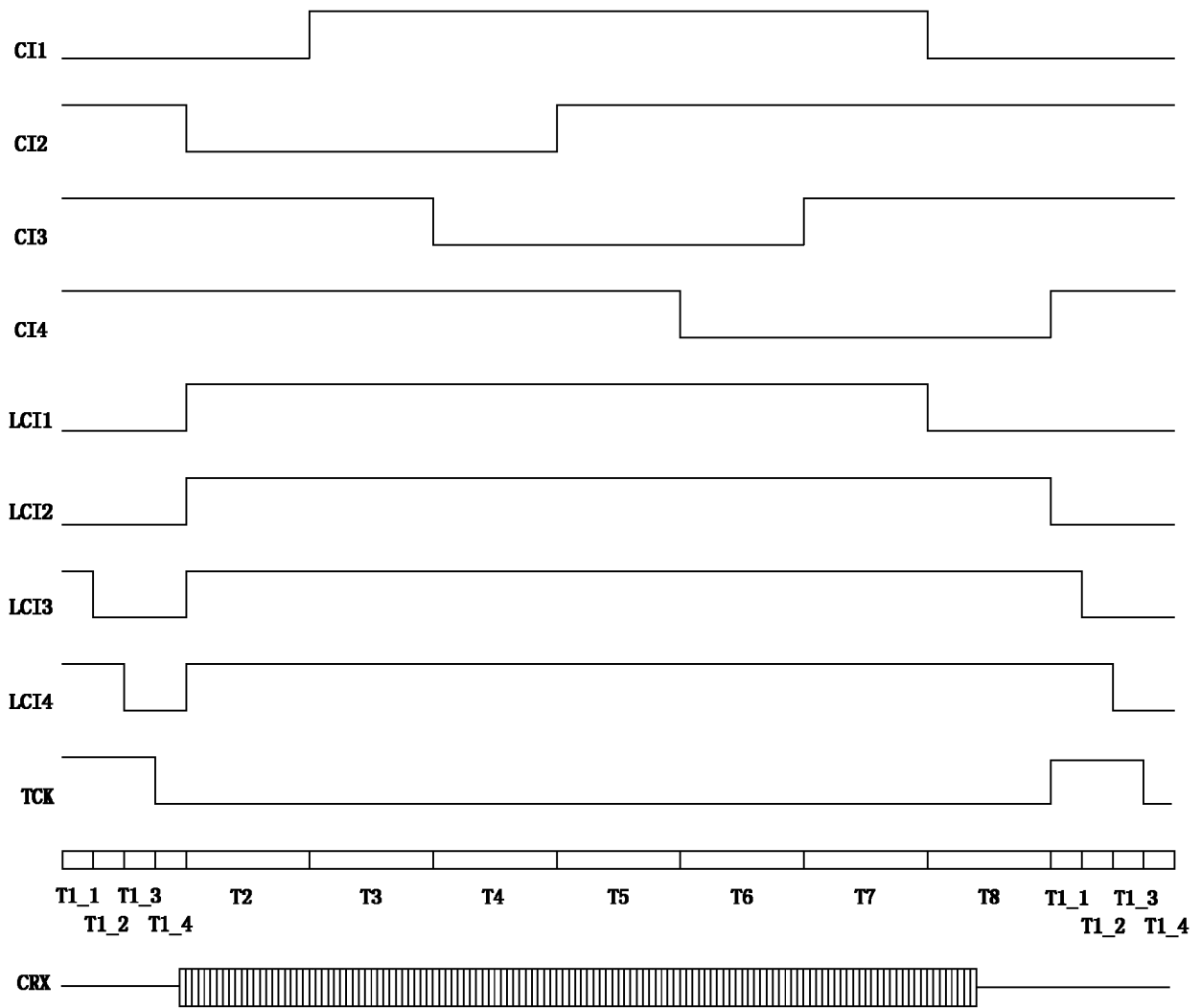


图6