



(12) 发明专利申请

(10) 申请公布号 CN 102063070 A

(43) 申请公布日 2011. 05. 18

(21) 申请号 201010541208. 6

(22) 申请日 2010. 11. 12

(71) 申请人 中国科学院长春光学精密机械与物理研究所

地址 130033 吉林省长春市东南湖大路
3888 号

(72) 发明人 刘廷霞 陈长青 王伟国 李博

(74) 专利代理机构 长春菁华专利商标代理事务所 22210

代理人 王淑秋

(51) Int. Cl.

G05B 19/04 (2006. 01)

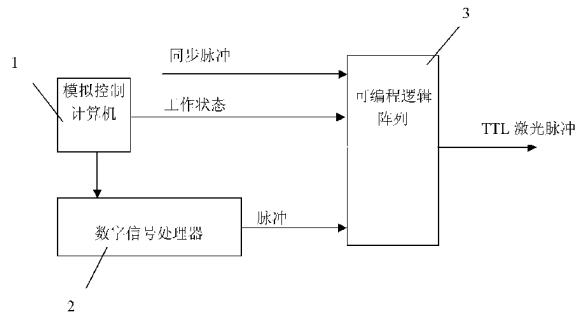
权利要求书 1 页 说明书 4 页 附图 4 页

(54) 发明名称

基于 DSP 的激光脉冲编码控制器

(57) 摘要

本发明涉及一种基于 DSP 的激光脉冲编码控制器，该控制器通过模拟控制计算机将固定的周期值、变间隔周期值加载到数字信号处理器的 CPU 定时器 0 的周期寄存器，使 CPU 定时器 0 按周期寄存器里的周期值产生中断，在中断中数字信号处理器发出精确编码的脉冲信号或变间隔编码的脉冲信号；通过模拟控制计算机将掩码信号传输给数字信号处理器，同时将固定的周期值加载到 CPU 定时器 0 的周期寄存器，使数字信号处理器输出变脉冲编码的脉冲信号。本发明能够产生精确编码、变间隔编码或变脉冲编码的脉冲信号，利用这些脉冲信号对激光器输出的激光进行调制，产生激光侦察告警试验及激光欺骗干扰试验所需要的重频激光信号，满足了仿真的实际需要。



1. 一种基于 DSP 的激光脉冲编码控制器,其特征在于包括模拟控制计算机(1),数字信号处理器(2);所述数字信号处理器(2)内部的CPU定时器0产生中断;在中断中,模拟控制计算机(1)通过串行接口与数字信号处理器(2)进行通讯,将编码类型信息传输给数字信号处理器(2),数字信号处理器(2)根据编码类型信息判别是精确编码、变间隔编码还是变脉冲编码;若为精确编码,则模拟控制计算机(1)将固定的周期值加载到数字信号处理器(2)内部CPU定时器0的周期寄存器,CPU定时器0按固定的周期值产生中断,通过数字信号处理器(2)的IO口输出精确编码的脉冲信号;若为变间隔编码,则模拟控制计算机(1)将设定的多个变间隔小周期值循环加载到CPU定时器0的周期寄存器,CPU定时器0按各变间隔小周期值产生中断,通过数字信号处理器(2)的IO口输出变间隔的脉冲信号;CPU定时器0每产生一次中断,变间隔计数器加1;当变间隔计数器的计数值大于变间隔小周期数时,变间隔计数器清零重新开始计数,循环输出以各间隔周期值之和为大周期、以各变间隔周期值为小周期的变间隔编码的脉冲信号;若为变脉冲编码,则模拟控制计算机(1)将固定的周期值加载到CPU定时器0的周期寄存器,并将掩码信息传输到数字信号处理器(2),利用掩码信息控制精确编码的脉冲信号使数字信号处理器(2)通过通用IO口输出变脉冲编码的脉冲信号。

2. 根据权利要求1所述的基于DSP的激光脉冲编码控制器,其特征在于还包括或门(31)、第一与门(32)、D触发器(33)和第二与门(34);仿真试验系统的同步脉冲信号传输到或门(31)的一个输入端;或门(31)的输出和模拟控制计算机(1)的工作状态信号输出分别连接到第一与门(32)的两个输入端,同时模拟控制计算机(1)的工作状态信号输出连接到D触发器(33)的CLRN端;第一与门(32)的输出连接到D触发器(33)的D端;D触发器(33)的Q端同时连接到或门(31)的另一个输入端和第二与门(34)的一个输入端,数字信号处理器(2)的脉冲信号输出连接到第二与门(34)的另一个输入端。

基于 DSP 的激光脉冲编码控制器

技术领域

[0001] 本发明属于激光器脉冲编码电控领域,涉及一种基于 DSP 的激光脉冲编码控制器。

背景技术

[0002] 随着光电对抗装备的不断发展,逐步建立较为完善的光电对抗装备内场仿真实验系统成为我军光电对抗试验靶场的迫切需求。激光信号模拟器是内场仿真实验系统的重要组成部分,主要完成激光侦察告警试验及激光欺骗干扰试验所需要的激光信号。激光信号模拟器主要包括激光器、激光编码控制器、激光脉冲能量和发散角控制装置等。

[0003] 激光脉冲编码控制器为激光侦察告警试验及激光欺骗干扰试验提供所需要的重大频激光信号。在激光告警试验中用于激光目标指示器,为防止敌方激光信号的干扰而采取的一种抗干扰措施。激光脉冲编码控制器模拟激光目标指示器的编码方式控制激光器发射激光,检测被试激光告警装备对编码检测识别能力;在激光角度欺骗实验中,激光角度欺骗干扰检测出敌方发射激光照射信号的重频,并且复制出同样重频的激光信号,实现激光角度欺骗。

发明内容

[0004] 本发明要解决的技术问题是提供一种能够产生精确编码、变间隔编码和变脉冲编码的脉冲信号,从而对激光器输出的激光进行调制,使仿真实验系统能够完成激光侦察告警试验及激光欺骗干扰试验的基于 DSP 的激光脉冲编码控制器。

[0005] 为了解决上述技术问题,本发明的基于 DSP 的激光脉冲编码控制器包括模拟控制计算机,数字信号处理器;数字信号处理器内部的 CPU 定时器 0 产生中断;在中断中,模拟控制计算机通过串行接口与数字信号处理器进行通讯,将编码类型信息传输给数字信号处理器,数字信号处理器根据编码类型信息判别是精确编码、变间隔编码还是变脉冲编码;若为精确编码,则模拟控制计算机将固定的周期值加载到数字信号处理器内部 CPU 定时器 0 的周期寄存器,CPU 定时器 0 按固定的周期值产生中断,通过数字信号处理器的 IO 口输出精确编码的脉冲信号;若为变间隔编码,则模拟控制计算机将设定的多个变间隔小周期值循环加载到 CPU 定时器 0 的周期寄存器,CPU 定时器 0 按各变间隔小周期值产生中断,通过数字信号处理器的 IO 口输出变间隔的脉冲信号;CPU 定时器 0 每产生一次中断,变间隔计数器加 1;当变间隔计数器的计数值大于变间隔小周期数时,变间隔计数器清零重新开始计数,循环输出以各间隔周期值之和为大周期、以各变间隔周期值为小周期的变间隔编码的脉冲信号;若为变脉冲编码,则模拟控制计算机将固定的周期值加载到 CPU 定时器 0 的周期寄存器,并将掩码信息传输到数字信号处理器,利用掩码信息控制精确编码的脉冲信号使数字信号处理器通过通用 IO 口输出变脉冲编码的脉冲信号。

[0006] 本发明利用数字信号处理器的 CPU 定时器 0 功能,根据实际需要通过模拟控制计算机将固定的周期值、变间隔周期值加载到 CPU 定时器 0 的周期寄存器,使 CPU 定时器 0 按

周期寄存器里的周期值产生中断,能够使数字信号处理器在中断中通过通用 IO 发出精确编码的脉冲信号或变间隔编码的脉冲信号。另外,通过模拟控制计算机将掩码信号传输给数字信号处理器,同时将固定的周期值加载到 CPU 定时器 0 的周期寄存器,能够使数字信号处理器输出变脉冲编码的脉冲信号。利用本发明产生的脉冲信号对激光器输出的激光进行调制,产生激光侦察告警试验及激光欺骗干扰试验所需要的重频激光信号,满足了仿真系统的实际需要。

[0007] 作为本发明的进一步改进是:还包括或门、第一与门、D 触发器和第二与门;仿真试验系统的同步脉冲信号传输到或门的一个输入端;或门的输出和模拟控制计算机的工作状态信号输出分别连接到第一与门的两个输入端,同时模拟控制计算机的工作状态信号输出连接到 D 触发器的 CLRN 端;第一与门的输出连接到 D 触发器的 D 端;D 触发器的 Q 端同时连接到或门的另一个输入端和第二与门的一个输入端,数字信号处理器的脉冲信号输出连接到第二与门的另一个输入端。

[0008] 本发明利用或门,第一与门及 D 触发器实现仿真试验系统与数字信号处理器输出的高精度同步,同时采用第二与门进行输出逻辑控制,能够根据系统的实际需要输出符合要求的脉冲信号。

附图说明

- [0009] 下面结合附图和具体实施方式对本发明作进一步详细说明。
- [0010] 图 1 为本发明的基于 DSP 的激光脉冲编码控制器的结构框图。
- [0011] 图 2 为精确编码的脉冲信号仿真图。
- [0012] 图 3 为变间隔编码的脉冲信号仿真图。
- [0013] 图 4a、4b、4c 为变脉冲编码的脉冲信号仿真图。
- [0014] 图 5 为数字信号处理器内部程序流程图。
- [0015] 图 6 为可编程逻辑阵列内部电路图。
- [0016] 图 7 为可编程逻辑阵列输入信号及输出信号仿真图。

具体实施方式

[0017] 如图 1 所示,本发明的基于 DSP 的激光脉冲编码控制器包括模拟控制计算机 1,数字信号处理器 2;数字信号处理器 2 内部的 CPU 定时器 0 产生中断;在中断中,模拟控制计算机 1 通过串行接口与数字信号处理器 2 进行通讯,将编码类型信息传输给数字信号处理器 2。

[0018] 当编码类型为 I 时,模拟控制计算机 1 将固定的周期值 T 加载到 CPU 定时器 0 的周期寄存器,CPU 定时器 0 按固定的周期值 T 产生中断,通过数字信号处理器 2 的 IO 口输出精确编码的脉冲信号(如图 2 所示)。

[0019] 如图 3 所示,当编码类型为 II 时,模拟控制计算机 1 将设定的变间隔小周期值 T_1 、 T_2 、 T_3 、 T_4 、…、 T_{13} 、 T_{14} 、 T_{15} 循环加载到 CPU 定时器 0 的周期寄存器,CPU 定时器 0 按各变间隔小周期值产生中断,通过 IO 口输出脉冲;CPU 定时器 0 每按一个变间隔小周期值产生一次中断,变间隔计数器加 1,直至变间隔计数器的计数值大于变间隔周期数,计数器清零,完成一个大周期变间隔编码的脉冲信号的输出。

[0020] 变间隔周期数可以取 $3 \sim 15$, 但不限于该取值范围, 可以根据仿真实验系统的需要任意设定。

[0021] 当编码类型为 III 时, 模拟控制计算机 1 将固定的周期值 T 加载到 CPU 定时器 0 的周期寄存器, 并将掩码信息传输到数字信号处理器 2, 利用掩码信息控制精确编码的脉冲信号, 使数字信号处理器 2 通过通用 IO 口输出变脉冲编码的脉冲信号。例如, 若掩码信息为 8 位的二进制数 10111101, 则数字信号处理器在第二个周期和第七个周期内没有脉冲信号输出(如图 4a 所示);若掩码信息为 8 位的二进制数为 11001011, 则数字信号处理器在第三个周期、第五个周期和第六个周期内没有脉冲信号输出(如图 4b 所示);若掩码信息为 8 位的二进制数为 11111010, 则数字信号处理器在第一个周期和第三个周期内没有脉冲信号输出(如图 4c 所示)。

[0022] 数字信号处理器 2 采用型号为 TMS320F2812 的芯片, 该芯片内部包含 32 位 CPU 定时器 0。数字信号处理器 2 外接 30M 的晶振, 经数字信号处理器 2 内部的 PLL 锁相环倍频后 CPU 系统工作频率为 150M。激光器脉冲发射频率要求在 $1\text{Hz} \sim 20\text{Hz}$ 之间随机变化, 精度为 $0.1\mu\text{s}$ 。所以, 32 位 CPU 定时器的计数器和 150M 的 CPU 工作频率能够保证激光脉冲 $0.1\mu\text{s}$ 的精度。

[0023] 本发明数字信号处理器 2 优选型号为 TMS320F2812 的芯片, 但不限于该型号, 凡是内部包含 32 位 CPU 定时器的数字信号处理器都能够满足本发明 $0.1\mu\text{s}$ 的高精度要求。

[0024] 数字信号处理器内部软件流程如图 5 所示, 包括下述步骤:

[0025] 初始化;

[0026] CPU 定时器 0 中断;

[0027] 根据编码类型信息判别是精确编码、变间隔编码还是变脉冲编码;

[0028] 若为精确编码, 则将固定的周期值 T 加载到 CPU 定时器 0 的周期寄存器, CPU 定时器 0 按固定的周期值产生中断, 通过 IO 口输出精确编码的脉冲信号;若为变间隔编码, 则将设定的变间隔小周期值 T_1 加载到 CPU 定时器 0 的周期寄存器, CPU 定时器 0 按变间隔小周期值 T_1 产生中断, 输出脉冲, 变间隔计数器加 1, 然后再将设定的变间隔小周期值 T_2 加载到 CPU 定时器 0 的周期寄存器, CPU 定时器 0 按变间隔小周期值 T_2 产生中断, 输出脉冲, 变间隔计数器再加 1;依此类推, 循环将变间隔小周期值 $T_3 \sim T_x$ 加载到 CPU 定时器 0 的周期寄存器, CPU 定时器 0 依次按变间隔小周期值 $T_3 \sim T_x$ 产生中断, 输出脉冲, 直至变间隔计数器的计数值大于变间隔周期数 X ($3 \leq X \leq 15$), 计数器清零重新开始计数, 循环输出以各间隔周期值之和为大周期、以各变间隔周期值为小周期的脉冲信号;若为变脉冲编码, 则将固定的周期值 T 加载到 CPU 定时器 0 的周期寄存器, 并利用掩码信息控制精确编码的脉冲信号, 通过通用 IO 口输出变脉冲编码的脉冲信号。

[0029] 如图 6 所示, 为了使输出的脉冲信号与仿真实验系统同步, 本发明利用可编程逻辑阵列 3(CPLD) 实现同步控制和输出逻辑控制功能;所述可编程逻辑阵列 3 内部包括或门 31、第一与门 32、D 触发器 33 和第二与门 34;仿真实验系统的 1Hz 同步脉冲信号传输到或门 31 的一个输入端;或门 31 的输出连接到第一与门 32 的其中一个输入端, 模拟控制计算机 1 的工作信号 work 输出同时连接到第一与门 32 的另一个输入端和 D 触发器 33 的 CLR_N 端(清零端);第一与门 32 的输出连接到 D 触发器 33 的 D 端;D 触发器的 Q 端同时连接到或门的另一个输入端和第二与门 34 的一个输入端, 数字信号处理器 2 的脉冲信号 pulse_

out 输出连接到第二与门 34 的另一个输入端。

[0030] 如图 7 所示,当仿真试验系统的 1Hz 同步脉冲信号上升沿到来时,或门输出高电平信号;此时若模拟控制计算机输出的工作状态信号 work 为高电平,则第一与门输出高电平信号,触发 D 触发器, D 触发器 Q 端输出高电平,由此实现了数字信号处理器输出的脉冲信号与仿真试验系统的同步;此时数字信号处理器输出的脉冲信号 pulse_out 通过第二与门传输给激光器。激光器根据实际需要输出精确编码的激光脉冲、变间隔编码的激光脉冲或变脉冲编码的激光脉冲。当工作状态信号 work 为低电平时,D 触发器翻转,Q 端输出为 0,第二与门输出的低电平信号控制激光器关闭。

[0031] 本发明根据激光脉冲精度 $0.1 \mu s$ 和脉冲信号与系统同步精度 $0.1 \mu s$ 的设计要求,利用了数字信号处理器 TMS320F2812 的 32 位 CPU 定时器 0 功能。数字信号处理器外接 30M 晶振,经 PLL 锁相环倍频后 CPU 系统工作频率为 150M。激光器脉冲发射频率要求在 $1\text{Hz} \sim 20\text{Hz}$ 之间随机变化。所以,32 位 CPU 定时器的计数器和 150M 的 CPU 工作频率能够保证激光脉冲 $0.1 \mu s$ 的精度。

[0032] 本发明利用数字信号处理器生成精确编码、变间隔编码及变脉冲编码的脉冲信号,对激光器的输出的激光脉冲进行调制;同时利用高速可编程逻辑阵列 (CPLD) 实现了脉冲信号与系统信号的同步控制和输出逻辑控制,传输延时只有 7ns。

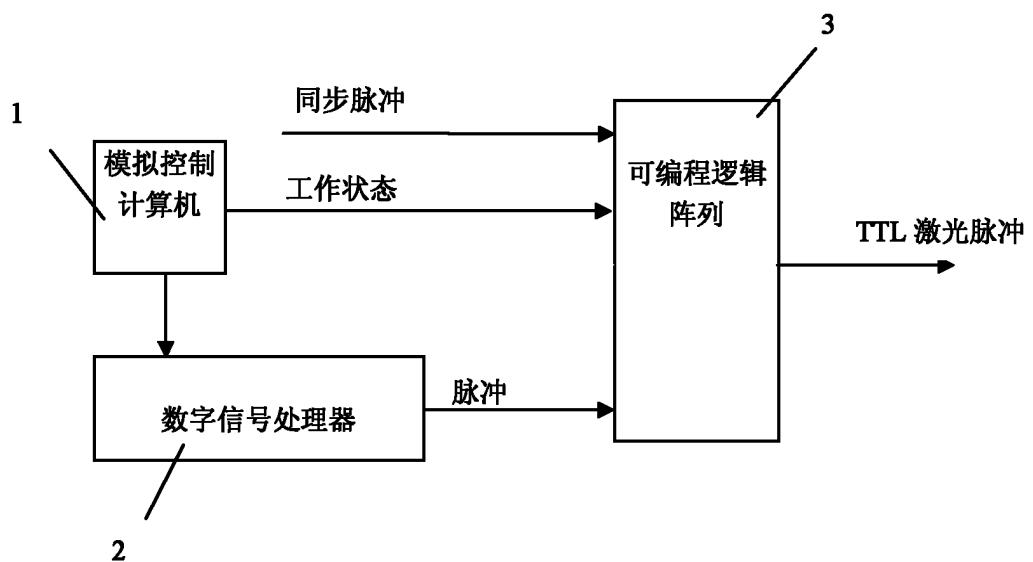


图 1

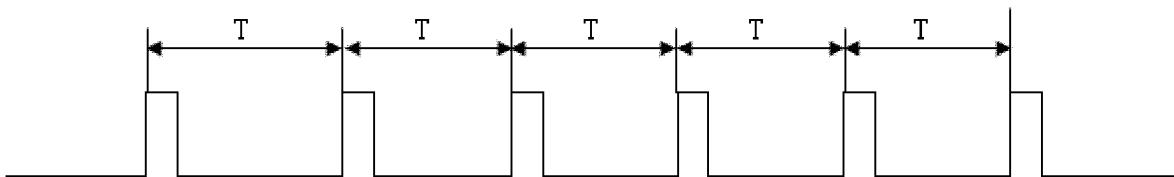


图 2

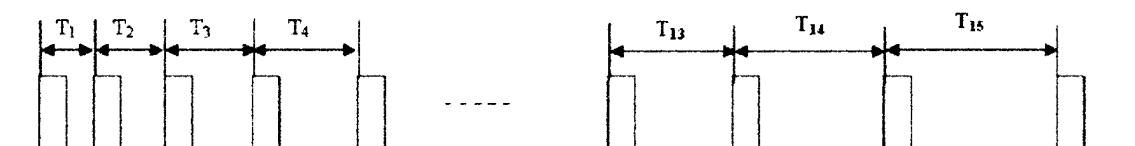


图 3

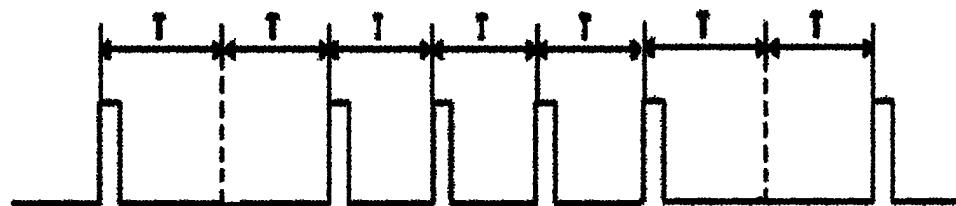


图 4a

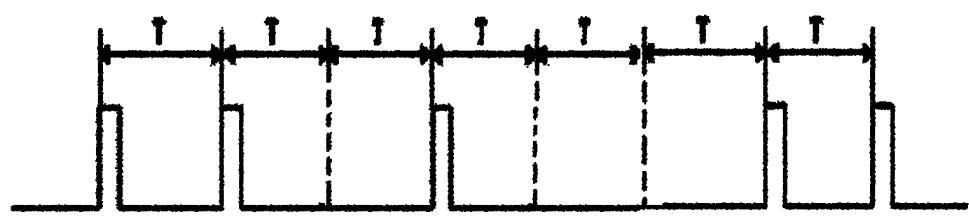


图 4b

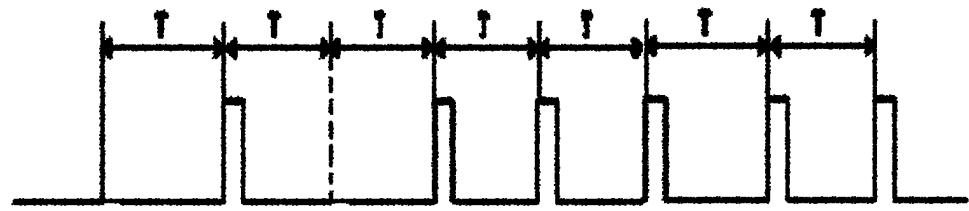


图 4c

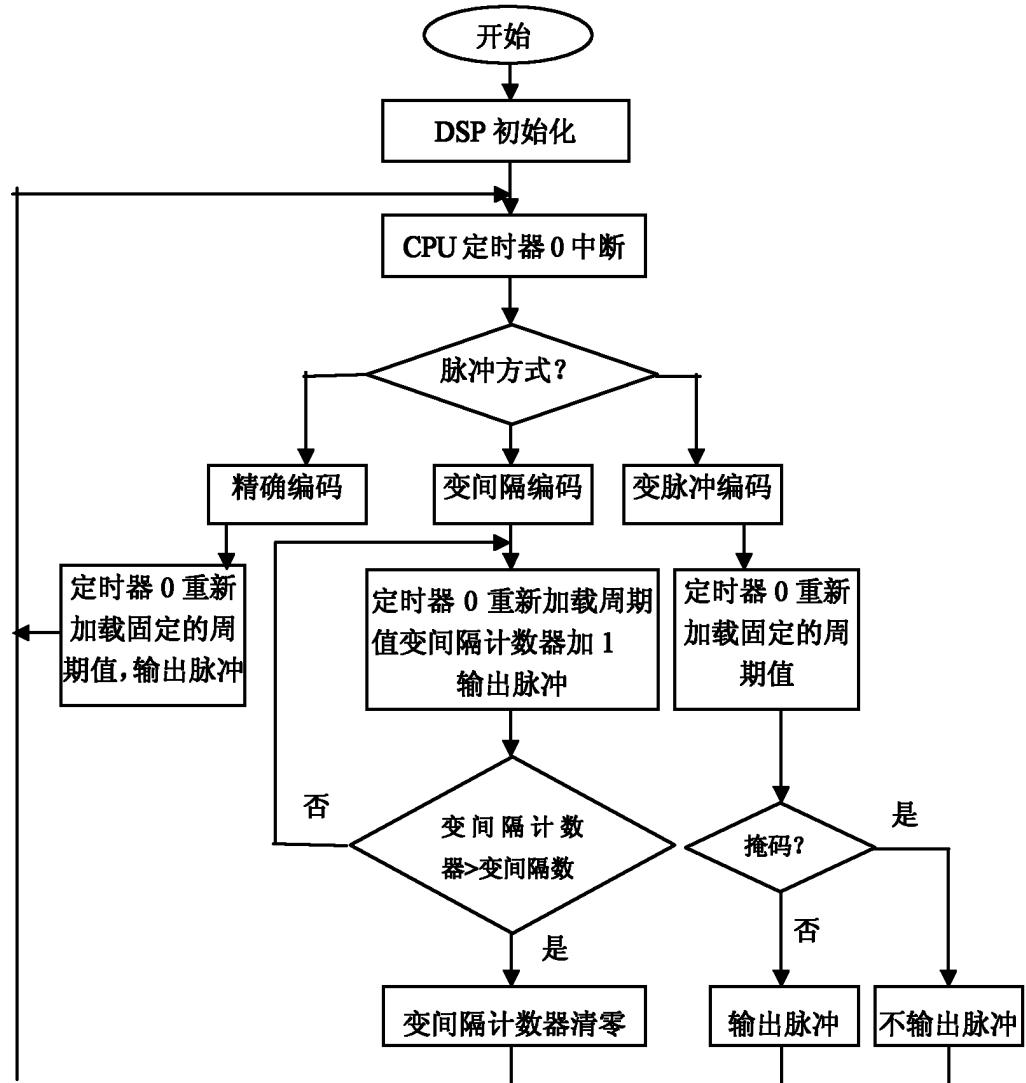


图 5

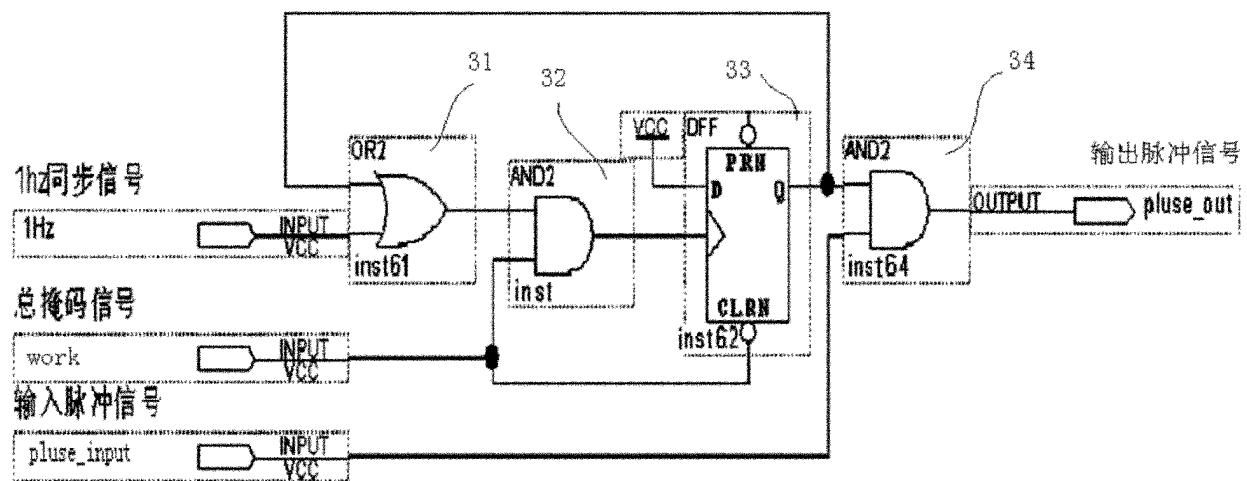


图 6

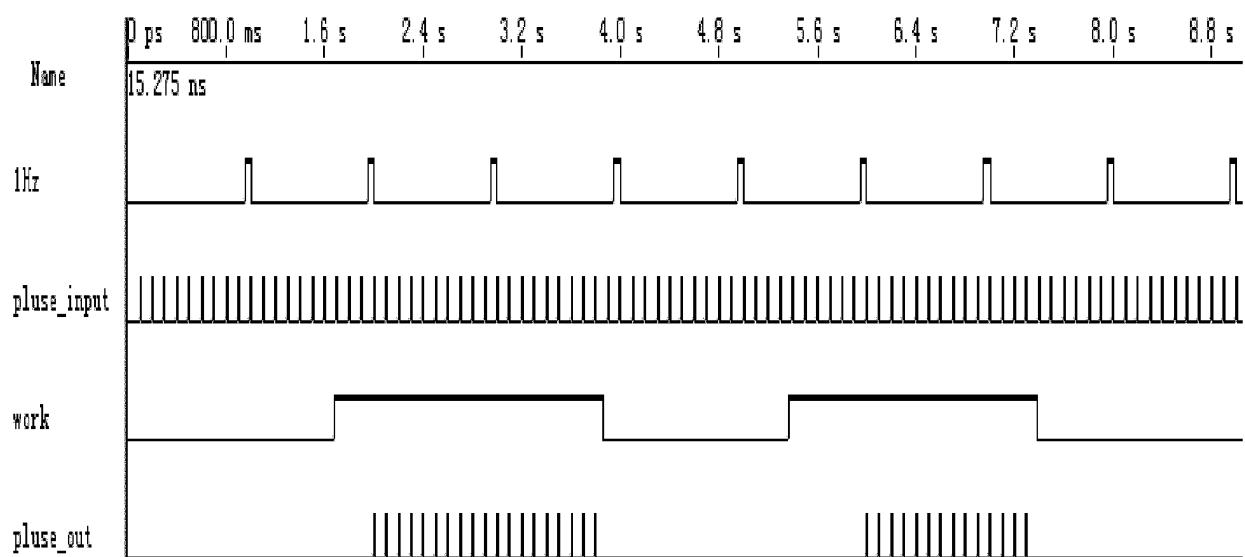


图 7