



(12) 发明专利申请

(10) 申请公布号 CN 102025979 A

(43) 申请公布日 2011. 04. 20

(21) 申请号 201010587403. 2

(22) 申请日 2010. 12. 14

(71) 申请人 中国科学院长春光学精密机械与物理研究所

地址 130033 吉林省长春市东南湖大路 3888 号

(72) 发明人 孙海江 魏亚娟

(74) 专利代理机构 长春菁华专利商标代理事务所 22210

代理人 张伟

(51) Int. Cl.

H04N 7/18(2006. 01)

H04N 5/265(2006. 01)

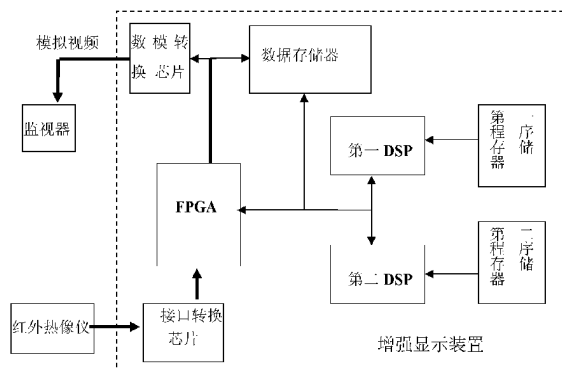
权利要求书 1 页 说明书 4 页 附图 2 页

(54) 发明名称

一种基于双 DSP 的红外视频实时增强显示装置

(57) 摘要

本发明涉及红外图像处理领域,特别是一种基于双 DSP 的红外视频实时增强显示装置。本发明包括接口转换芯片、FPGA、第一 DSP、第二 DSP、第一程序存储器、第二程序存储器、数据存储器 and 数模转换芯片。本发明结构简单,安装方便,实现了数字口图像的采集、处理和转换为标准模拟视频的功能,不仅方便携带又能输出标准模拟视频,拓宽了显示设备使用范围;在软件算法上又加入了图像增强的处理,对原始的低亮度、低对比度的图像进行了亮度拉伸和边沿增强,得到了更加清晰的红外图像。



1. 一种基于双 DSP 的红外视频实时增强显示装置，其特征在于，包括接口转换芯片、FPGA、第一 DSP、第二 DSP、第一程序存储器、第二程序存储器、数据存储器 and 数模转换芯片，所说的红外热像仪通过接口转换芯片与 FPGA 相连，红外热像仪将图像信号传递给接口转换芯片，接口转换芯片将图像信号处理后传递给 FPGA；所说的第一 DSP 与第一程序存储器相连，第一程序存储器将存储的第一 DSP 图像处理程序传递给第一 DSP；所说的第二 DSP 与第二程序存储器相连，第二程序存储器将存储的第二 DSP 图像处理程序传递给第二 DSP；所说的 FPGA 与数据存储器、数模转换芯片相连，FPGA 将处理后的图像信号传递给数据存储器并将数据存储器中存储的第一 DSP 和第二 DSP 处理过的图像信号进行图像信号融合处理，FPGA 将处理后的图像信号传递给数模转换芯片；所说的数据存储器与第一 DSP、第二 DSP 相连，第一 DSP 和第二 DSP 将处理后的图像信号传递给数据存储器进行存储；所说的数模转换芯片与监视器相连，数模转换芯片将处理后的图像信号转变成视频信号传递给监视器并在监视器上显示。

2. 根据权利要求 1 所述的一种基于双 DSP 的红外视频实时增强显示装置，其特征在于，所说的红外热像仪的脚 C[0-3] 与接口转换芯片的脚 Input[0-3] 相连，接口转换芯片的脚 CLK 接 FPGA 的脚 CLK，接口转换芯片的脚 Data[0-13] 接 FPGA 的脚 InData[0-13]，接口转换芯片的脚 HSYNCY 接 FPGA 的脚 HSYNCY，接口转换芯片的脚 VSYNCY 接 FPGA 的脚 VSYNCY，FPGA 的脚 CLK1 接数模转换芯片的脚 CLK1，FPGA 的脚 HSY 接数模转换芯片的脚 HSY，FPGA 的脚 VSY 接数模转换芯片的脚 VSY，FPGA 的脚 Y[0-7] 接数模转换芯片的脚 Y[0-7]，FPGA 的脚 Addr[0-7] 接数据存储器的脚 A[0-7]，FPGA 的脚 Out[0-15] 接第一 DSP 的脚 D[0-15]，数据存储器的脚 D[0-15] 接第二 DSP 的脚 D[0-15]，数据存储器的脚 A[0-7] 接第一 DSP 的脚 A[0-7] 和第二 DSP 的脚 A[0-7]，第一 DSP 的脚 A1[0-7] 接第一程序存储器的脚 A1[0-7]，第一 DSP 的脚 D1[0-7] 接第一程序存储器的脚 D1[0-7]，第二 DSP 的脚 A2[0-7] 接第二程序存储器的脚 A2[0-7]，第二 DSP 的脚 D2[0-7] 接第二程序存储器的脚 D2[0-7]，数模转换芯片的脚 VIDEO 接监视器。

一种基于双 DSP 的红外视频实时增强显示装置

技术领域

[0001] 本发明涉及红外图像处理领域，特别是一种基于双 DSP 的红外视频实时增强显示装置。

背景技术

[0002] 红外热像仪最早是因为军事目的而得以开发，近年来又迅速向民用工业领域扩展，其应用已日趋广泛。简单的讲红外热像仪是利用红外探测器和光学成像物镜接受被测目标的红外辐射能量分布图形反映到红外探测器的光敏元件上，从而获得红外热像图，而热像图中的每个像素灰度值的大小反应了被测物体该点温度的高低，每个像素灰度值的深度为 14bit。

[0003] 大多数红外热像仪的图像输出既有数字口又有模拟口。但模拟口输出的模拟视频大多只是简单的将 14 位的图像数据映射为 8 位图像数据，再做数模转换输出，图像偏暗、对比度不好，显示效果并不理想；而数字口输出的图像格式为 14 位的数字信号，又不能直接接入监视器等标准模拟视频显示设备，需要用计算机安装专用的数字图像采集卡进行数字图像的采集，通过图像处理软件处理后，再在计算机显示器上显示观看。因此，热像仪输出的模拟视频并不理想，而接收数字口图像的常用装置安装又复杂、体积又大，不便于运输和携带；而且又需要计算机专用显示器显示，也限制了设备的使用范围。因此，研制出一种新型的红外热图像信号处理显示装置势在必行。

发明内容

[0004] 针对上述情况，为了解决现有技术的缺陷，本发明的目的就在于提供一种基于双 DSP 的红外视频实时增强显示装置，可以有效解决安装复杂、体积大、不便于运输和携带的问题。

[0005] 本发明解决技术问题采用的技术方案是，一种基于双 DSP 的红外视频实时增强显示装置，其特征在于，包括红外热像仪、接口转换芯片、FPGA (Field-Programmable Gate Array, 现场可编程门阵列)、第一 DSP (Digital Signal Processing, 数字信号处理器)、第二 DSP、第一程序存储器、第二程序存储器、数据存储器、数模转换芯片和监视器，所说的红外热像仪通过接口转换芯片与 FPGA 相连，红外热像仪将图像信号传递给接口转换芯片，接口转换芯片将图像信号处理后传递给 FPGA；所说的第一 DSP 与第一程序存储器相连，第一程序存储器将存储的第一 DSP 图像处理程序传递给第一 DSP；所说的第二 DSP 与第二程序存储器相连，第二程序存储器将存储的第二 DSP 图像处理程序传递给第二 DSP；所说的 FPGA 与数据存储器、数模转换芯片相连，FPGA 将处理后的图像信号传递给数据存储器并将数据存储器中存储的第一 DSP 和第二 DSP 处理过的图像信号进行图像信号融合处理，处理后的图像信号传递给数模转换芯片；所说的数据存储器与第一 DSP、第二 DSP 相连，第一 DSP 和第二 DSP 将处理后的图像信号传递给数据存储器进行存储；所说的数模转换芯片与监视器相连，数模转换芯片将处理后的图像信号转

变成视频信号传递给监视器并在监视器上显示。

[0006] 本发明结构简单，安装方便，实现了数字口图像的采集、处理和转换为标准模拟视频的功能，不仅方便携带又能输出标准模拟视频，拓宽了显示设备使用范围；在软件算法上又加入了图像增强处理，对原始的低亮度、低对比度的图像进行了亮度拉伸和边沿增强，得到了更加清晰的红外图像。

附图说明

[0007] 图 1 是本发明的一种基于双 DSP 的红外视频实时增强显示装置的结构框图。

[0008] 图 2 是本发明的一种基于双 DSP 的红外视频实时增强显示装置的电路示意图。

[0009] 图 3 是本发明的一种基于双 DSP 的红外视频实时增强显示装置的图像处理流程图。

具体实施方式

[0010] 以下结合附图对本发明的具体实施方式作详细说明。

[0011] 由图 1、2 所示，一种基于双 DSP 的红外视频实时增强显示装置，其特征在于，包括红外热像仪、接口转换芯片、FPGA、第一 DSP、第二 DSP、第一程序存储器、第二程序存储器、数据存储器、数模转换芯片和监视器，所说的红外热像仪通过接口转换芯片与 FPGA 相连，红外热像仪将图像信号传递给接口转换芯片，接口转换芯片将图像信号处理后传递给 FPGA；所说的第一 DSP 与第一程序存储器相连，第一程序存储器将存储的第一 DSP 图像处理程序传递给第一 DSP；所说的第二 DSP 与第二程序存储器相连，第二程序存储器将存储的第二 DSP 图像处理程序传递给第二 DSP；所说的 FPGA 与数据存储器、数模转换芯片相连，FPGA 将处理后的图像信号传递给数据存储器并将数据存储器中存储的第一 DSP 和第二 DSP 处理过的图像信号进行图像信号融合处理，FPGA 将处理后的图像信号传递给数模转换芯片；所说的数据存储器与第一 DSP、第二 DSP 相连，第一 DSP 和第二 DSP 将处理后的图像信号传递给数据存储器进行存储；所说的数模转换芯片与监视器相连，数模转换芯片将处理后的图像信号转变成视频信号传递给监视器并在监视器上显示。

[0012] 所说的红外热像仪的脚 C[0-3] 与接口转换芯片的脚 Input[0-3] 相连，接口转换芯片的脚 CLK 接 FPGA 的脚 CLK，接口转换芯片的脚 Data[0-13] 接 FPGA 的脚 InData[0-13]，接口转换芯片的脚 HSYNCY 接 FPGA 的脚 HSYNCY，接口转换芯片的脚 VSYNCY 接 FPGA 的脚 VSYNCY，FPGA 的脚 CLK1 接数模转换芯片的脚 CLK1，FPGA 的脚 HSY 接数模转换芯片的脚 HSY，FPGA 的脚 VSY 接数模转换芯片的脚 VSY，FPGA 的脚 Y[0-7] 接数模转换芯片的脚 Y[0-7]，FPGA 的脚 Addr[0-7] 接数据存储器的脚 A[0-7]，FPGA 的脚 Out[0-15] 接第一 DSP 的脚 D[0-15]，数据存储器的脚 D[0-15] 接第二 DSP 的脚 D[0-15]，数据存储器的脚 A[0-7] 接第一 DSP 的脚 A[0-7] 和第二 DSP 的脚 A[0-7]，第一 DSP 的脚 A1[0-7] 接第一程序存储器的脚 A1[0-7]，第一 DSP 的脚 D1[0-7] 接第一程序存储器的脚 D1[0-7]，第二 DSP 的脚 A2[0-7] 接第二程序存储器的脚 A2[0-7]，第二 DSP 的脚 D2[0-7] 接第二程序存储器的脚 D2[0-7]，数模转换芯片的脚 VIDEO 接监视器。

[0013] 由图 3 所示, 本发明的红外图像数据处理流程具体过程如下:

[0014] 1) 红外热像仪采集图像并将采集好的图像通过接口转换芯片传递给 FPGA, FPGA 将接收到的 14 位原始图像数据存入到数据存储器 SDRAM 的红外原始图像存储区;

[0015] 2.1.1) 当整幅图像数据写入数据存储器 SDRAM 后, 启动第一 DSP 中的 DMA (Direct Memory Access, 直接存储器访问) 将数据存储器 SDRAM 中的图像数据导入到第一 DSP 中;

[0016] 2.1.2) 第一 DSP 将导入的图像数据做线性拉伸使 14 位图像数据映射为 8 位图像数据;

[0017] 2.1.3) 第一 DSP 对线性拉伸处理得出的 8 位图像数据进行直方图均衡化, 以增强亮度和对比度;

[0018] 2.1.4) 第一 DSP 启动其内部的 DMA 将处理后的整幅图像数据存入到数据存储器 SDRAM 的图像存储区;

[0019] 2.2.1) 在步骤 2.1.1) 结束后, 第二 DSP 启动其内部的 DMA 将数据存储器 SDRAM 中的图像数据导入到第二 DSP 中;

[0020] 2.2.2) 第二 DSP 将导入的图像数据做线性拉伸使 14 位图像数据映射为 8 位图像数据;

[0021] 2.2.3) 第二 DSP 对线性拉伸处理得出的 8 位图像数据进行拉普拉斯边沿提取, 获得图像边沿;

[0022] 2.2.4) 第二 DSP 启动其内部的 DMA 将处理后的整幅图像数据存入到数据存储器 SDRAM 的图像存储区;

[0023] 3) FPGA 将数据存储器 SDRAM 中的由第一 DSP 和第二 DSP 处理后的两幅图像数据导入其内, 并对两幅图像数据进行融合处理, 得到边沿增强、亮度清晰的红外图像。

[0024] 所说的接口转换芯片采用 DS90CR288, 将热像仪数字口输出的 CameraLink 格式的数据信号转换成 TTL 信号; 所说的负责图像采集和系统管理的芯片 FPGA, 采用高性能的 XILINX 公司的 V2P4; 所说的数据存储器模块 SDRAM 采用 ISSI 公司的高速存储芯片 IS42S16400; 本发明装置的核心处理器 DSP, 两片都采用 Ti 公司高性能的 DSP (TMS320C6416); 数模转换芯片采用 ADV7194 进行数模转换; 程序存储器 FLASH 芯片采用两片 AM29LV800DB, 分别与第一 DSP 和第二 DSP 相连, 每片具有 4M 的存储空间用于程序代码的存储。

[0025] 本发明首先上电, 第一 DSP 通过地址线 A1[0-7] 译码后从 FALSH 中读取程序代码通过数据线 D1[0-7] 加载到第一 DSP 中, 同样第二 DSP 通过地址线 A2[0-7] 译码后从另一片 FALSH 中读取第二 DSP 的程序代码通过数据线 D2[0-7] 加载到第二 DSP 中, 程序开始执行。下面简单介绍本装置的数据走向和工作流程, 热像仪输出的数字图像信号为 CameraLink 格式, 数字口的输出信号 C[0-3] 接入 DS90CR288 的 Input[0-3], 后分离出像素时钟 CLK, 行同步信号 HSYNCY 和场同步信号 VSYNCY, 和 14 位的图像数据 Data[0-13]; 然后将以上信号线和数据线接入 FPGA, FPGA 根据像素时钟 CLK, 行同步信号 HSYNCY 和场同步信号 VSYNCY, 采集图像数据 InData[0-13], 并将数据 InData[0-13] 转成 Out[0-15] (16 位数据线, 低 14 位数据有效, 高位数据补零), 通过

地址线 Addr[0-7] 译码后写入 SDRAM 的红外原始图像存储区；当一整幅图像数据写入 SDRAM 后，第一 DSP 启动 DMA 通过地址线 A[0-7] 和数据线 D[0-15] 将图像数据导入第一 DSP 片内，进行图像亮度、对比度增强处理，生成新的图像后，再启动 DMA 通过地址线 A[0-7] 译码后将第一 DSP 处理后的图像数据经过数据线 D[0-15] 导入 SDRAM 的第一 DSP 处理后的图像存储区；在第一 DSP 让出总线时，第二 DSP 同样启动 DMA 通过地址线 A[0-7] 和数据线 D[0-15] 将图像数据导入第二 DSP 片内，进行图像边沿增强处理，生成新的图像后，再启动 DMA 通过地址线 A[0-7] 译码后将第二 DSP 处理后的图像数据经过数据线 D[0-15] 导入 SDRAM 的第二 DSP 处理后的图像存储区；第一 DSP 和第二 DSP 运算结束后，由 FPGA 生成标准视频信号的像素时钟 CLK1、行同步信号 HSY 和场同步信号 VSY 接入数模转换芯片 ADV7194，并通过地址线 Addr[0-7] 和数据线 Out[0-15] 从 SDRAM 中从第一 DSP 处理后的图像存储区和第二 DSP 处理后的图像存储区取出两幅图像按像素相加融合后，再通过数据线 Y[0-7] 导入 ADV7194 后生成标准模拟视频信号 VIDEO 送显示。

[0026] 本发明采用两片 DSP 做核心处理器并行处理，节省运算时间提高系统实时性要求，满足 50Hz 的显示频率；采用 FPGA 管理系统，进行两幅图像数据按像素叠加，送显示，增强显示效果；在显示增强处理上，将对比度增强后的图像与边沿增强后的图像叠加融合，既提高了图像的亮度、对比度又突出了成像物体的边沿；整个装置为嵌入式系统，又具有了小型化、集成化、自动化程度高的特点；而且装置输出的视频为标准的 CCIR 视频，方便显示设备的接收。

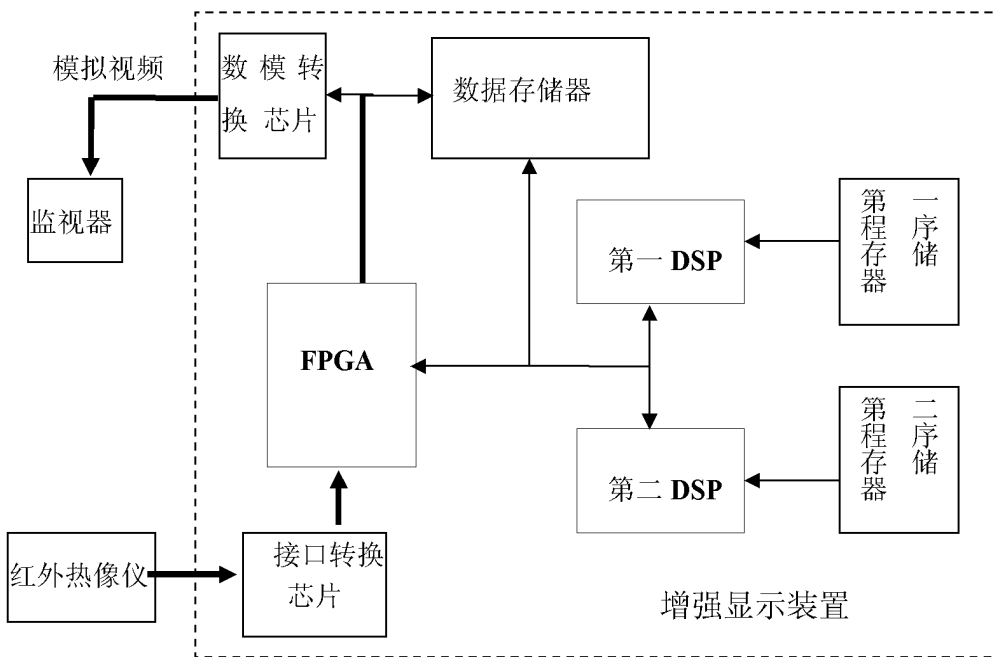


图 1

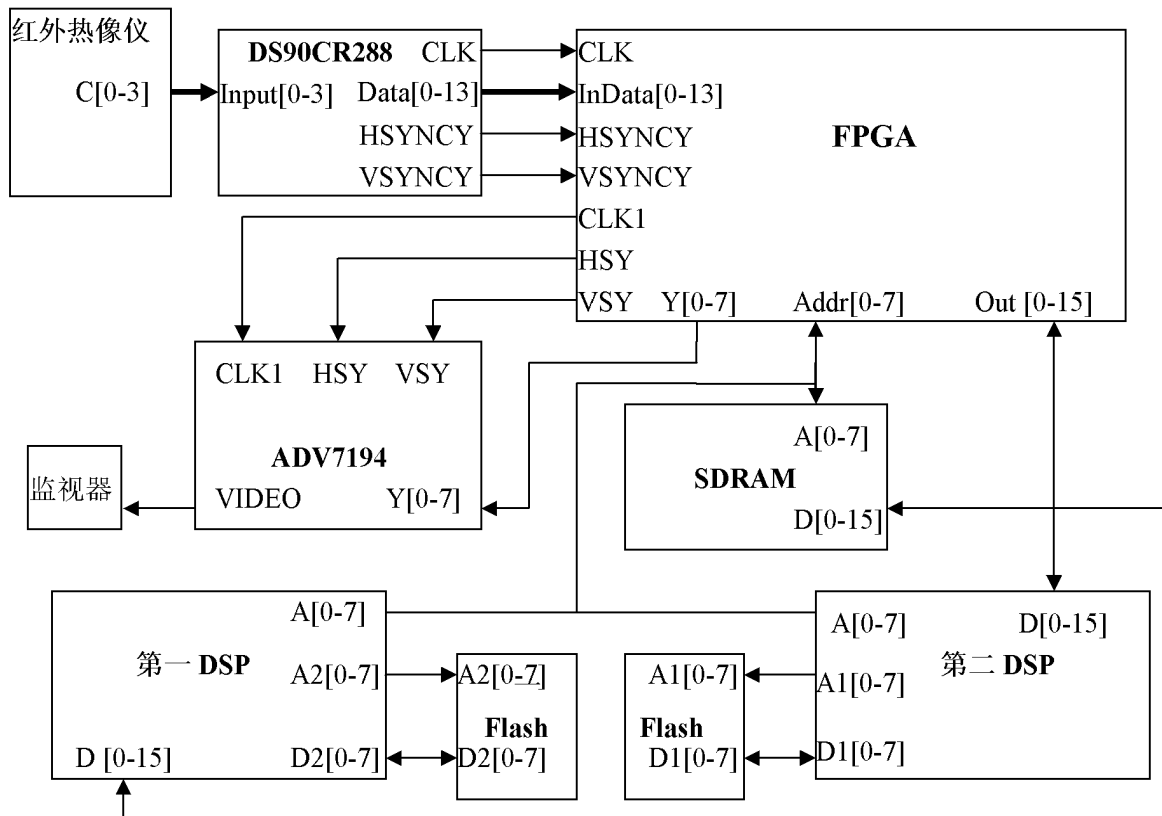


图 2

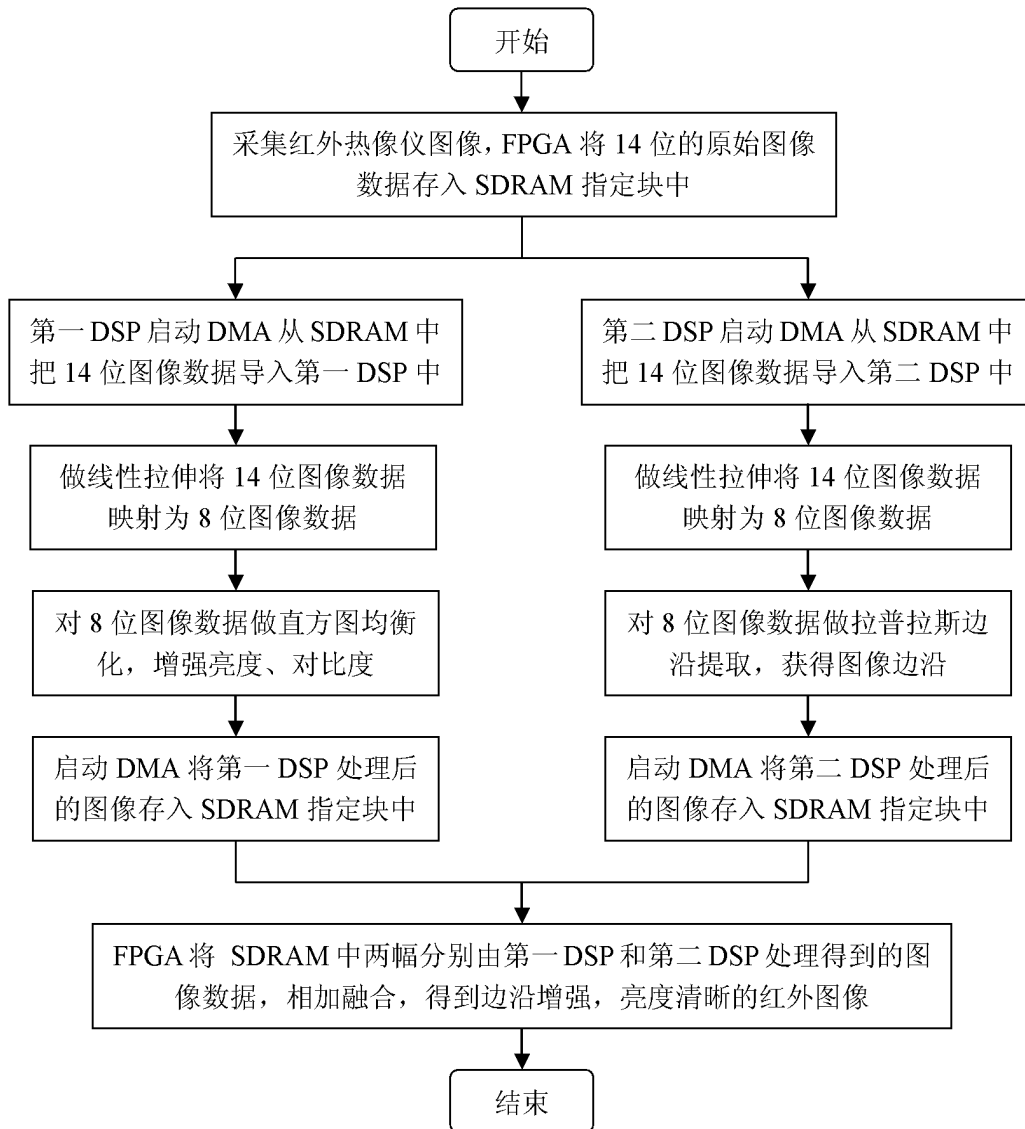


图 3