

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200910067516.7

[51] Int. Cl.

H04N 7/22 (2006.01)

H04N 5/262 (2006.01)

[43] 公开日 2010年3月3日

[11] 公开号 CN 101662671A

[22] 申请日 2009.9.10

[21] 申请号 200910067516.7

[71] 申请人 中国科学院长春光学精密机械与物理研究所

地址 130033 吉林省长春市东南湖大路 3888 号

[72] 发明人 郝贤鹏 任建岳

[74] 专利代理机构 长春菁华专利商标代理事务所
代理人 赵炳仁

权利要求书 1 页 说明书 4 页 附图 1 页

[54] 发明名称

基于 FPGA 的多台数字相机图像传输方法

[57] 摘要

本发明涉及应用于将多台高速数字相机摄取的图像进行集中式、长距离传输方法，特别是一种基于 FPGA 的多台数字相机图像传输方法。系统将接收到的数字相机发出的 LVDS 格式图像数据转换成 TTL 信号，并分别缓存到指定的存储区中；当接收到的图像数据达到预设的字节数后，发送请求信号；根据接收到的请求信号，将对应通道的标志位置位，并将相应存储区中的图像数据进行打包处理，转换为并行数据；经高速串行解串器对图像数据编码，将并行数据转换为高速串行数据，送入到光电收发器转换为光信号，通过光纤进行长距离传输。本方法克服了目前 LVDS 方式长距离传输存在的线缆长度长、需要数据中继、系统复杂成本高、可靠性低的缺陷。

1. 一种基于 FPGA 的多台数字相机图像传输方法，其特征在于以 FPGA 作为控制器，将多台数字相机摄取的图像信息按以下步骤实现集总长距离传输：

a. 将每台数字相机发出的 LVDS 格式的图像数据分别转换为 TTL 格式图像数据，并分别输入到指定的存储区中；

b. 当存储区中存储的字节数达到预先的设定值时，发送请求信号；

c. 系统根据接收到的请求信号，将对应通道的标志位置位，根据“先入优先”的原则，将相应存储区中的图像数据进行打包处理，转换为并行数据送入高速串行解串器中；

d. 高速串行解串器对图像数据进行编码，将并行数据转换为高速串行数据，送入到光电收发器；

e. 光电收发器将高速串行解串器发送过来的串行电信号转换为光信号，通过光纤进行长距离传输；

f. 当一帧图像数据发送完成后，将对应的通道标志位复位后，开始处理下一帧图像数据。

2. 根据权利要求 1 所述的基于 FPGA 的多台数字相机图像传输方法，其特征在于，所述的存储区采用 2 块 RAM，以乒乓结构缓存图像数据。

基于 FPGA 的多台数字相机图像传输方法

技术领域

本发明涉及将同时工作的多台数字相机拍摄的图像信息进行集总长距离传输的方法。

背景技术

随着电子技术的不断提高，相机已经从胶片式发展到数字式，所采用的图像传感器主要是 CCD(电荷耦合器件)，其像元尺寸越来越小，像元数越来越多，图像的读取速度越来越快。因此，相机所产生的图像数据量越来越大，这就为后续的图像传输带来了巨大的压力。

数字相机(如图 1 所示)由光学镜头 1、CCD 传感器 2、模拟前端 3、视频信号处理单元 4、输出接口 5、时序发生器 6 等构成，所拍摄的景物经光学镜头 1 投影在 CCD 传感器 2 上，CCD 传感器 2 将光信号转换为电信号。经模拟前端 3、视频信号处理单元 4 完成对 CCD 传感器 2 所产生电信号的滤波、放大、CDS(相关双采样)和 A/D 转换等处理，转换为数字图像信号。时序发生器 6 产生 CCD 传感器 2 工作所必需的时序脉冲，并按照 CCD 传感器 2 的要求对输出的 TTL 脉冲信号的幅值进行变换。

高速数字相机的输出接口 5 主要采用两种方式 Cameralink 和 LVDS(低压差分信号)，由于 LVDS 传输方式具有应用简单、开发成本较低等优点而得到广泛应用。采用 LVDS 方式传输的数字图像一般采用三线制方式，即通过传输时钟(CLK)、数据(Data)以及使能(En)信号实现图像的传输(如图 2 所示)。

在精密测量、工业控制、空间遥感等领域需要多台数字相机同时工作，将拍摄的图像进行集总的计算分析，并根据计算结果进行相应的控制和操作。

若采用 LVDS 方式进行长距离的图像传输，所需要线缆的长度将大大增加，同时需要进行数据中继，系统的复杂度和开发成本将大大的提高，而系统的可靠性却大幅度降低。

发明内容

本发明的目的是提出一种基于 FPGA 的多台数字相机图像传输方法，以克服目前采用 LVDS 方式进行长距离图像传输技术存在的所需线缆的长度较大、同时需要进行数据中继、系统的复杂度和开发成本高、系统的可靠性低的缺陷。

本发明基于 FPGA 的多台数字相机图像传输方法，以 FPGA 作为控制器，将数台数字相机摄取的图像信息按以下步骤实现集总长距离传输：

- a. 将每台数字相机发出的 LVDS 格式的图像数据分别转换为 TTL 格式图像数据，并分别输入到指定的存储区中；
- b. 当存储区中存储的字节数达到预先的设定值时，发送请求信号；
- c. 系统根据接收到的请求信号，将对应通道的标志位置位，根据“先入优先”的原则，将相应存储区中的图像数据进行打包处理，转换为并行数据送入高速串行解串器中；
- d. 高速串行解串器对图像数据进行编码，将并行数据转换为高速串行数据，送入到光电收发器；
- e. 光电收发器将高速串行解串器发送过来的串行电信号转换为光信号，通过光纤进行长距离传输；
- f. 当一帧图像数据发送完成后，将对应的通道标志位复位后，开始处理下一帧图像数据。

采用本发明方法，可将数十台同时工作的数字相机摄取的 LVDS 格式图像数据进行整合、转换，通过光纤通信方式将图像数据进行长距离传输。该方法具有以下优点：

1. 通过将多台数字相机输出的图像信号(LVDS 方式)转换为光纤通道的方式实现长距离传输, 不必进行数据中继, 减少了传输电缆的数量, 便于系统的安装调试, 降低了系统的复杂度和数据传输的误码率, 提高了系统的可维护性。

2. 本方法采用 FPGA 作为系统控制器, 可充分利用片上集成的 SERDES(串行解串器)模块和块 RAM 资源, 省去了外扩高速 SERDES 芯片和 FIFO 芯片, 简化了系统设计, 节约了系统的开发时间和开发成本, 提高了系统的可靠性。

3. 由于采用 FPGA 作为主控芯片, 系统的可扩展性也得到提高, 系统的设计更加灵活, 为今后的系统扩展和需求变更提供了便利。

附图说明

图 1 是数字相机系统的示意图;

图 2 是数字图像 LVDS 方式传输方法原理框图;

图 3 是本发明方法所述光纤通道数据传输格式框图;

图 4 是本发明方法所述光纤通道命令格式框图。

具体实施方式

结合以下实施例对本发明进行进一步详细说明, 以便对本发明方法的理解。

本发明采用 FPGA 作为控制器, 每个系统可同时接收 64 路数字相机输出的 LVDS 格式的数字图像数据, 并转换为 4 路的光信号进行长距离串行传输。每路光纤通道完成对应的 16 路图像数据格式的转换, 各路光纤通道之间是并行的, 即各路之间相互独立, 组成结构相同, 在控制器的统一调度下进行工作。具体工作步骤如下:

a. 由高速数字相机发出的 LVDS 格式的图像数据分别转换为 TTL 格式图像数据 (如图 2 所示)。若接收到的时钟信号(Clock)有效、且使能信号(En)有

效时，则接收到的数据信号(Data)为有效的图像数据，并分别输入到指定的存储区中；

b. 当存储区中（采用 2 块 RAM，以乒乓缓存机制存储）存储的字节数达到设定值时，发送“满”信号，请求发送数据；

c. 系统根据接收到的请求信号，将对应通道的标志位置位，根据“先入优先”的原则，对发送的请求信号进行统一的排队，依次进行发送。按照图 3 所示的数据传输格式（数据传输格式由帧头、数据以及帧尾三部分组成，根据实际需要可进行改变）将相应存储区中的图像数据进行打包处理，转换为并行数据发送到高速串行解串器中；

d. 高速串行解串器对图像数据进行 8B/10B 编码、时钟修正等操作，将并行数据转换为高速串行数据，送入到光电收发器；

e. 光电收发器将高速串行解串器发送过来的串行电信号转换为光信号，通过光纤进行传送；

f. 当一帧图像数据发送完成后，将对应的通道标志位复位后，开始处理下一帧图像数据。

系统首次使用或者工作状态改变时，应对系统参数进行设置，以减少信道带宽资源的浪费，提高系统的性能；若不进行参数预设置，系统将根据默认参数进行工作。设置的参数包括光电收发器和 LVDS 接收通道的状态、采样边沿、数据缓存的字节数目等。参数设置命令格式如图 4 所示，包括帧头、数据以及帧尾三部分，命令格式根据需要可进行改变。参数设置完成，对系统进行复位操作。

系统复位后，根据预设的参数对系统进行初始化。完成对 LVDS 接收通道、光电收发器进行使能设置以及对采样边沿和数据缓冲区的设置，然后系统进入等待状态，准备接收图像数据。

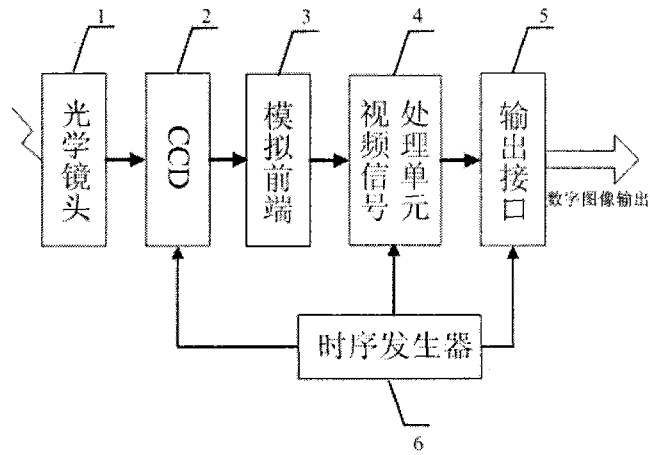


图 1

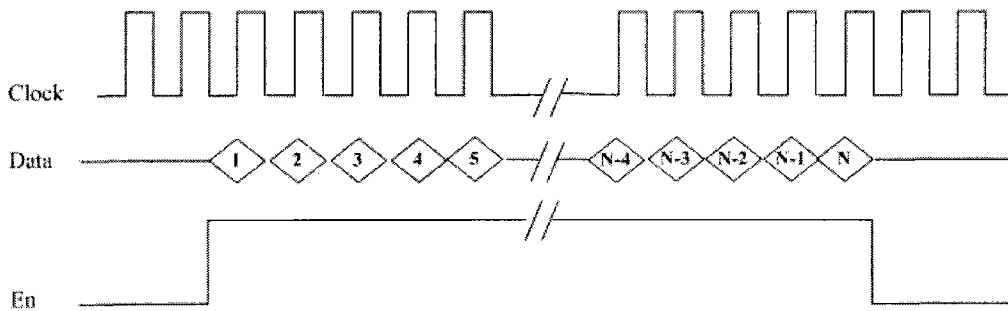


图 2

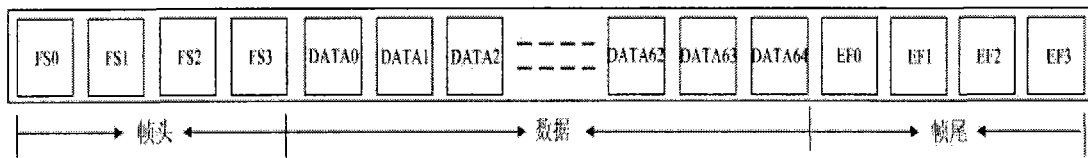


图 3

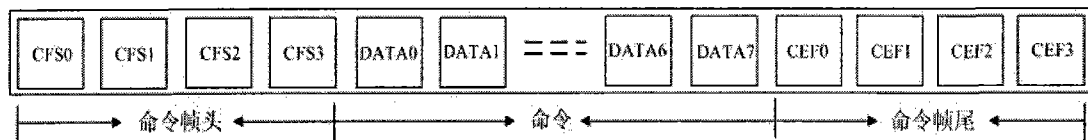


图 4