



[12] 发明专利申请公布说明书

[21] 申请号 200610016514.1

[43] 公开日 2007 年 7 月 18 日

[11] 公开号 CN 101001134A

[22] 申请日 2006.1.12
 [21] 申请号 200610016514.1
 [71] 申请人 中国科学院长春光学精密机械与物理研究所
 地址 130031 吉林省长春市东南湖大路 16 号
 [72] 发明人 高世杰 吴志勇

[74] 专利代理机构 长春科宇专利代理有限责任公司
 代理人 李恩庆

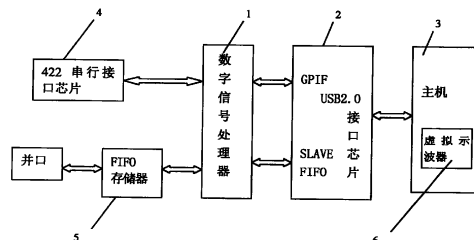
权利要求书 2 页 说明书 5 页 附图 2 页

[54] 发明名称

基于 USB2.0 接口的高速数据通讯校验装置

[57] 摘要

一种属于数据通讯技术领域的高速数据通讯校验装置，包括数字信号处理器，USB2.0 接口芯片，主机，422 串行接口芯片，FIFO 存储器。数字信号处理器由 422 串行接口芯片或 FIFO 存储器读入外部数据并进行打包处理；经数字信号处理器处理的数据信息通过 USB2.0 接口芯片传输给主机，由主机按照数据通讯格式对接收数据进行校验处理。本发明具有数据存储存入介质为硬盘，存储数据量大、速度快，可以实时校验和事后校验的特点，通过主机端虚拟示波器，可以实时显示数据波形，可广泛应用于大型光电仪器通讯数据的校验。



1、一种基于 USB2.0 接口的高速数据通讯校验装置，其特征在于包括数字信号处理器（1），USB2.0 接口芯片（2），主机（3），422 串行接口芯片（4），FIFO 存储器（5），虚拟示波器（6）；数字信号处理器（1）的串口与 422 串行接口芯片（4）相连，通过 422 串行接口芯片（4）接收外部串行数据；数字信号处理器（1）的并口与 FIFO 存储器（5）相连，读入由 FIFO 存储器（5）接收并暂存的外部并行数据；数字信号处理器（1）的并行接口与 USB2.0 接口芯片（2）的并行接口连接，USB2.0 接口芯片（2）的 USB2.0 接口与主机（3）的 USB2.0 接口相连，数字信号处理器（1）对接收的串行数据和并行数据进行打包处理并通过 USB2.0 接口芯片（2）传输给主机（3）；虚拟示波器（6）利用 VC 语言编写在主机（3）显示器上显示波形。

2、根据权利要求 1 所述的基于 USB2.0 接口的高速数据通讯校验装置，其特征在于软件包括应用程序、固件、驱动程序、数字信号处理器（1）内部程序四个部分；

应用程序预先编制并存储于主机（3）中，是所有动作的发起者，担任接收、存储 USB2.0 接口芯片（2）的内部数据，同时对数据进行校验的功能；

固件预先编制并存储于 USB2.0 接口芯片（2）中，担任将数字信号处理器（1）处理后的数据发送到 USB2.0 接口芯片（2）的中转功能；

驱动程序预先编制并存储于主机（3）中，介于固件和应用程序之间，为他们之间通信提供桥梁；

数字信号处理器（1）内部程序起到接收串口数据或从 FIFO 存储器（5）中

读取并行数据并进行打包处理，将经过处理的数据发送至 USB2.0 接口芯片（2）的作用。

3、根据权利要求 2 所述的基于 USB2.0 接口的高速数据通讯校验装置，其特征在于应用程序包括下列步骤：

a、开始；

b、对数字信号处理器（1）进行初始化设置；

c、设置波特率、通信协议；

d、判断是否接收数据，是则转步骤 e；

e、开启接收数据线程；

f、判断接收的数据是否达到 FIFO 存储器触发级别，是则将数据分类存储、校验；

g、判断是否停止接收数据，是则转步骤 h，否则返回步骤 e；

h、结束、进行事后校验。

基于 USB2.0 接口的高速数据通讯校验装置

技术领域。

本发明属于数据通讯技术领域，涉及一种数据通讯校验装置。

背景技术：

现代大型光电仪器至少有一台主控计算机和多个分系统组成，每个分系统都有自己的处理器（DSP 或单片机），负责本系统的各种信息收集和处理；主控计算机和各个分系统通过通讯系统连接，以一定波特率的速度发送相关指令和收集各分系统信息，并将收集的各种信息进行融合处理；部分分系统之间也通过通讯分系统进行信息的交换，来发送或收集相关信息以完成本系统的自身功能。数据通讯系统是大型光电仪器内部的数据信息交换中心，它负责管理全部的数据交换过程，是确保各个分系统协调工作的神经网络，因此居于十分重要的地位。

在大型光电仪器调机过程中，各个分系统相互协调，共同作业是非常重要的，但是在系统完善以前或者是外界干扰的情况下，数据传输出现误码是经常遇到的问题，这时有必要查找问题根源，究竟是什么原因导致了数据通讯误码，哪个分系统在数据传输过程中出现了错误，由于误码现象是偶然因素，只是单纯通过观察示波器是不能保证彻底发现问题的。以往系统调试是在数据通讯端的 PC104 计算机开辟一个存储数组，将数据存储一定时间，事后进行检查。这种系统虽然可以实现对通讯数据校验的要求，但是有如下局限性：

限于使用的是 PC104，可以访问的内存大小受到限制；

程序语言是 C 语言，在程序处理能力以及文件操作方面受限制，人机交互性能不好；

事后校验影响了校验的实时性；
连续数据存储时间受到限制；
仅限于对和本系统通讯的数据进行校验；
无法实时显示出实际波形，没有直观效果；

发明内容

本发明目的是提供一种基于 USB2.0 接口的高速数据通讯校验装置，利用 PC 机丰富的资源，把通过 USB2.0 接口芯片传输的数据实时接收存储，并且按照数据通讯格式对接收数据进行校验处理。数据存储存入介质为硬盘，存储数据量大、速度快；可以实时校验和事后校验。

本发明包括数字信号处理器 1，USB2.0 接口芯片 2，主机 3，422 串行接口芯片 4，FIFO 存储器 5，虚拟示波器 6。数字信号处理器 1 的串口与 422 串行接口芯片 4 相连，通过 422 串行接口芯片 4 接收外部串行数据。数字信号处理器 1 的并口与 FIFO 存储器 5 相连，FIFO 存储器 5 接收外部并行数据，将其暂存，数字信号处理器 1 由 FIFO 存储器 5 读入并行数据。数字信号处理器 1 的并行接口与 USB2.0 接口芯片 2 的并行接口连接，USB2.0 接口芯片 2 的 USB2.0 接口与主机 3 的 USB2.0 接口相连，数字信号处理器 1 对接收的串行数据和并行数据进行打包处理并通过 USB2.0 接口芯片 2 传输给主机 3；虚拟示波器 6 利用 VC 语言编写，在主机 3 显示器上显示。

本发明软件包括应用程序、固件、驱动程序、数字信号处理器 1 内部程序四个部分。

应用程序预先编制并存储于主机 3 中，是所有动作的发起者，担任接收、存储 USB2.0 接口芯片 2 的内部数据，同时对数据进行校验的功能；

应用程序包括下列步骤：

a、开始；

- b、对数字信号处理器 1 进行初始化设置;
- c、设置波特率、通信协议;
- d、判断是否接收数据, 是则转步骤 e;
- e、开启接收数据线程;
- f、判断接收的数据是否达到 FIFO 存储器触发级别, 是则将数据分类存储、校验;
- g、判断是否停止接收数据, 是则转步骤 h, 否则返回步骤 e;
- h、结束、进行事后校验。

固件预先编制并存储于 USB2.0 接口芯片 2 中, 担任将数字信号处理器 1 处理后的数据发送到 USB2.0 接口芯片 2 的中转功能;

驱动程序预先编制并存储于主机 3 中, 介于固件和应用程序之间, 为他们之间通信提供桥梁;

数字信号处理器 1 内部程序起到接收串口数据或从 FIFO 存储器 5 中读取并行数据并进行打包处理, 将经过处理的数据发送至 USB2.0 接口芯片 2 的作用。

本发明的工作过程: 数字信号处理器 1 从 422 串行接口芯片 4 接收光电仪器各分系统的数据信息, 完成数据的电压、波特率测量, 进行打包处理; 光电仪器各分系统的数据信息也可以从 FIFO 存储器 5 读入并暂存, 由数字信号处理器 1 读入, 完成数据的电压、波特率测量并进行打包处理; 数字信号处理器 1 对数据进行打包处理和完成数据包发送频率的测量后, 通过并行接口将处理后的数据传输至 USB2.0 接口芯片 2 的通用可编程接口或 SLAVE FIFO 接口, 再由 USB2.0 接口芯片 2 传输给主机 3, 由主机 3 将数据分类存储, 并按照数据通讯格式对数据进行实时校验或事后校验。

虚拟示波器 (6) 完成以下功能: 将接收的数据实时地显示在 VC 语言编写的显示界面上; 调整同步显示; 设置显示分辨率; 测量电压幅值; 测量时间幅值。

有益效果：本发明利用 P C 机丰富的资源，把通过 USB2.0 接口芯片传输的数据实时接收存储，并且按照数据通讯格式对接收数据进行校验处理。数据存储存入介质为硬盘，存储数据量大、速度快，可以实时校验和事后校验；可以接收并校验视频、图像数据；提供了良好的人机交互界面，根据需要在主机端进行时间、首尾标志等参数的设定，使主机能以相应的数据通讯格式校验；通过主机端虚拟示波器，可以实时显示数据的实际波形，准确反映数据的电压幅值、波特率和发送频率。

附图说明

图 1 为本发明结构框图，也是摘要附图。图中 1 为数字信号处理器，2 为 USB2.0 接口芯片，3 主机，4 为 422 串行接口芯片，5 为 FIFO 存储器，6 虚拟示波器。

图 2 为本发明主机 3 应用程序流程图。

具体实施方式

本发明数字信号处理器 1 采用型号为 TMS320F2812，USB2.0 接口芯片 2 采用型号为 Cy7c68013，主机 3 采用具有 USB2.0 接口的 PC 机，FIFO 存储器 5 采用 IDT72V02 2K×9。数字信号处理器 1 的并行接口与 USB2.0 接口芯片 2 的通用可编程接口 GPIF 和 SLAVE FIFO 接口连接，USB2.0 接口芯片 2 可通过通用可编程接口 GPIF 接收数字信号处理器 1 数据，也可以以 FIFO 方式通过数字信号处理器 1 访问 FIFO 存储器 5。

利用数字信号处理器 TMS320F2812 自身的 AD 功能，可完成数据的电压测量；利用数字信号处理器 TMS320F2812 自身的定时器和外部中断功能可完成数据的波特率测量以及数据包发送频率的测量，最后打包发送到 USB2.0 接口芯片 2。

PC 机根据应用程序指令对接收的数据进行校验的具体检查规则如下：

检查字节数；

判断字节的首尾标志；

检查第 N 个字节的内容；

检查第 N 个字节所处的升序关系；

或者检查第 N 个字节所处的降序关系；

接收第一个字节的时间，以采样脉冲为零时；

接收最后一个字节的时间；

检测信号的幅值；

波特率可以通过主机应用程序调整；

通过主机应用程序，可以选择查看接收的第 N 组数据；

对于存在规律的数据，可以在主机端进行参数的设定，根据设定的参数以相应的数据通讯格式检验，如：经纬仪数据通讯分系统中时间信息呈递增关系、每组数据有其首尾标志等，可以在主机端进行时间、首尾标志等参数的设定。

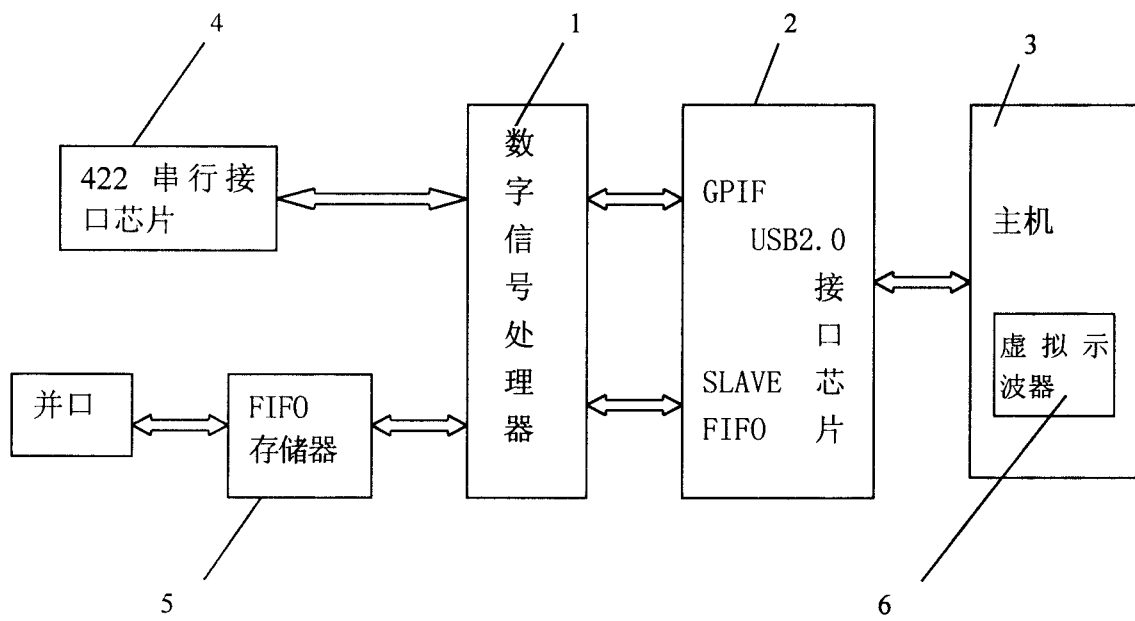


图 1

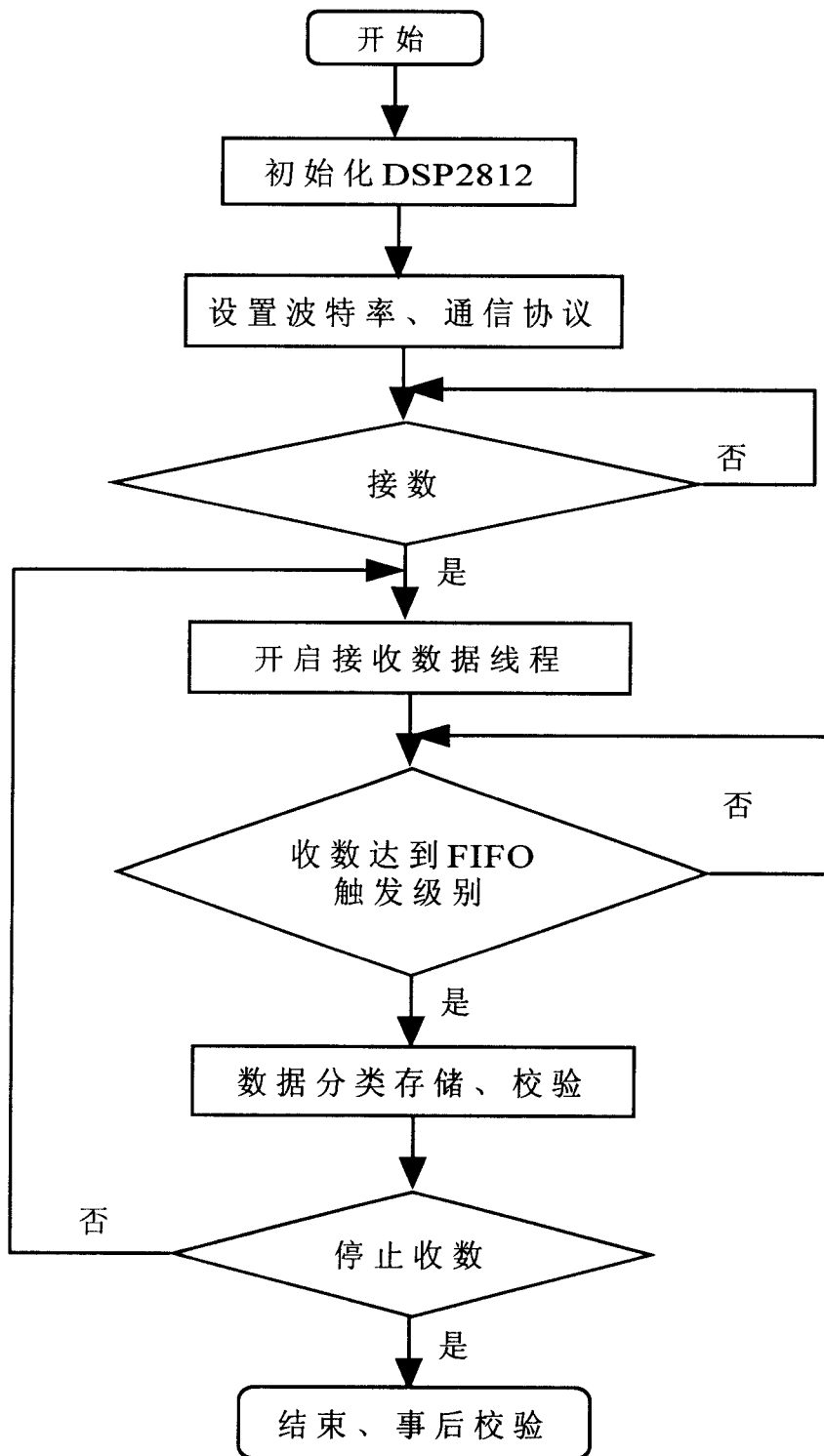


图 2