

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G06F 13/00 (2006.01)

G06F 9/46 (2006.01)

G05B 15/00 (2006.01)



# [12] 发明专利申请公开说明书

[21] 申请号 200510016527.4

[43] 公开日 2006年2月8日

[11] 公开号 CN 1731375A

[22] 申请日 2005.1.13

[21] 申请号 200510016527.4

[71] 申请人 中国科学院长春光学精密机械与物理研究所

地址 130031 吉林省长春市东南湖大路16号

[72] 发明人 余毅

[74] 专利代理机构 长春科宇专利代理有限责任公司  
代理人 李恩庆

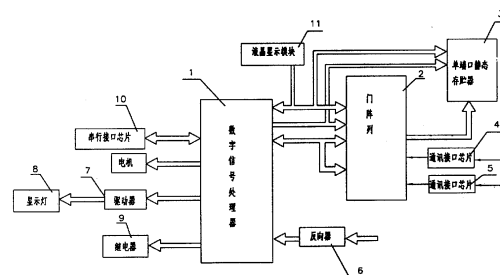
权利要求书2页 说明书6页 附图2页

## [54] 发明名称

基于实时操作系统的伺服控制器

## [57] 摘要

一种属于伺服控制技术领域的基于实时操作系统的伺服控制器，包括数字信号处理器，门阵列，单端口静态存储器，通讯接口芯片，反向器，驱动器，显示灯，继电器，串行通讯接口，液晶显示模块。数字信号处理器分别与门阵列、单端口静态存储器、反向器、驱动器、继电器、串行通讯接口、液晶显示模块相连；门阵列分别与单端口静态存储器、通讯接口芯片相连；驱动器与显示器相连。本发明将  $\mu C/OS-II$  多任务实时操作系统的内核移植在数字信号处理器芯片中，使伺服控制系统程序的编制简化，增加了系统工作的稳定性，简化了程序调制的时间。



1.一种基于实时操作系统的伺服控制器，其特征是包括数字信号处理器（1），门阵列（2），单端口静态存贮器（3），通讯接口芯片（4）、（5），反向器（6）、驱动器（7），显示灯（8），继电器（9），串行通讯接口（10）、液晶显示模块（11）；数字信号处理器（1）分别与门阵列（2）、单端口静态存贮器（3）、反向器（6）、驱动器（7）、继电器（9）、串行通讯接口（10）、液晶显示模块（11）相连；门阵列（2）分别与单端口静态存贮器（3）、通讯接口芯片（4）、（5）相连；驱动器（7）与显示器（8）相连。

2.根据权利要求1所述基于实时操作系统的伺服控制器，其特征是数字信号处理器（1）的数据线、地址线、控制线与门阵列（2）相连，门阵列（2）的输入线分别与通讯接口芯片（4）、（5）的采样信号输出端相连；门阵列（2）通过控制总线同单端口静态存贮器（3）相连；数字信号处理器（1）的数据线、地址线分别与单端口静态存贮器（3）的数据线、地址线相连；数字信号处理器（1）的编码器接口与反向器（6）的输出端相连；数字信号处理器（1）的状态输出口与驱动器（7）状态输入口相连，驱动器（7）信号输出端与显示灯（8）的信号输入端；数字信号处理器（1）的IO口直接与继电器（9）相连，继电器（9）与外部报警喇叭相连；数字信号处理器（1）的串行信号输出端与串行通讯接口（10）串行信号输入端相连；数字信号处理器（1）的数据线输出端与液晶显示模块（11）数据线输入端相连；数字信号处理器（1）的调宽波输出端与外部负载相连。

3. 根据权利要求2所述基于实时操作系统的伺服控制器,其特征是门阵列(2)包括时序电路(12)、延时电路(13);数字信号处理器(1)的控制线输出端与时序电路(12)的控制线输入端相连,时序电路(12)控制线输出端与单端口静态存贮器(3)的控制线输入端相连,通讯接口芯片(4)、(5)的中断信号输出端与延时电路(13)的中断信号输入端相连,延时电路(13)的信号输出端与数字信号处理器(1)的外部中断口相连。

4. 根据权利要求2所述基于实时操作系统的伺服控制器,其特征是根据预先编制的程序执行任务的数字信号处理器(1)包括:

任务控制块;

任务就绪表及任务优先级表;

任务堆栈区。

5. 根据权利要求2所述基于实时操作系统的伺服控制器,其特征是任务堆栈区包括:

采集编码器数据,测量速度误差,并进行速度调节器校正,输出调宽波任务区;

采集编码器值,测量位置误差,根据位置误差进行位置调节器校正并输出位置调节器结果任务区;

采集需要显示的数据量,驱动液晶,刷新液晶显示任务区;

将通讯数据移入指定数据缓冲区的任务区。

## 基于实时操作系统的伺服控制器

### 技术领域

本发明属于伺服控制技术领域，涉及到一种伺服控制器，具体地说是—种基于实时操作系统的伺服控制器。

### 背景技术

现代电子系统尤其是伺服控制系统常常需要同时处理许多数据流，而且这些输入来自不同的外部设备，通常有不同的数据速率。经过控制系统处理后输出的数据流通常也需要送往不同的外部设备。这些数据流的输入输出通常通过 CPU 的中断或 DMA 来进行，这些使系统的编程正变得越来越复杂。

### 发明内容

为了解决现有技术中存在的问题，本发明将  $\mu$  C/OS-II 多任务实时操作系统的内核进行移植，使之可以工作在数字信号处理器（DSP）芯片中，并将数字信号处理器（DSP）应用于伺服控制系统，提供任务管理、时间管理、内存管理以及资源管理四大功能，使伺服控制系统程序的编制简化，目的是提供一种基于实时操作系统的伺服控制器。

本发明包括数字信号处理器 1，门阵列 2，单端口静态存贮器 3，通讯接口芯片 4、5，反向器 6、驱动器 7，显示灯 8，继电器 9，串行通讯接口 10、液晶显示模块 11。数字信号处理器 1 分别与门阵列 2、单端口静态存贮器 3、反向器 6、驱动器 7、继电器 9、串行通讯接口 10、液晶显示模块

11 相连。门阵列 2 分别与单端口静态存贮器 3、通讯接口芯片 4、5 相连。驱动器 7 与显示灯 8 相连。

数字信号处理器 1 的数据线、地址线、控制线与门阵列 2 相连，门阵列 2 的输入线分别与通讯接口芯片 4、5 的采样信号输出端相连。门阵列 2 通过控制总线同单端口静态存贮器 3 相连。数字信号处理器 1 的数据线、地址线分别与单端口静态存贮器 3 的数据线、地址线相连。数字信号处理器 1 的编码器接口与反向器 6 的输出端相连。数字信号处理器 1 的 IO 口分别与驱动器 7 状态输入口、继电器 9 相连，驱动器 7 信号输出端与显示灯 8 相连。继电器 9 与外部报警喇叭相连。数字信号处理器 1 的串行信号输出端与串行通讯接口 10 串行信号输入端相连。数字信号处理器 1 的数据线输出端与液晶显示模块 11 数据线输入端相连。数字信号处理器 1 的调宽波输出端与外部负载相连。

门阵列 2 包括时序电路 12、延时电路 13。数字信号处理器 1 的控制线输出端与时序电路 12 的控制线输入端相连，时序电路 12 控制线输出端与单端口静态存贮器 3 的控制线输入端相连，通讯接口芯片 4、5 的信号输出端与延时电路 13 的信号输入端相连，延时电路 13 的信号输出端与数字信号处理器 1 的外部中断口相连。

根据数字信号处理器 1 所要完成的任务编制程序，程序预先存入数字信号处理器 1 中。

数字信号处理器 1 中预先编制的程序包括下列步骤：

开始；

对数字信号处理器 1 集成硬件资源进行初始化设置；

根据任务数量进行任务控制块初始化；

根据任务的优先级数量创建任务就绪表及任务优先级表；

创建任务；

对任务堆栈区进行初始化设置；

运行最高优先级的任务，初始化系统的控制参数；

启动定时器，建立时钟节拍

等待响应任务。

程序主要执行 4 个任务，根据任务优先级的高低为：“800Hz 速度回路采样中断任务”，“位置采样中断任务”，“串行通讯中断任务”，“刷新液晶任务”。

任务 1：800Hz 速度回路采样中断任务

采集编码器数据，测量速度误差；

输入速度误差和位置误差，进行速度调节器校正；

输出 PWM 波。

任务 2：位置采样中断任务

采集编码器值，测量位置误差；

根据位置误差进行位置调节器校正；

输出位置调节器结果。

任务 3：液晶刷新任务

采集需要显示的数据量；

驱动液晶；

刷新液晶显示。

#### 任务 4: 串行通讯中断

将通讯数据移入指定数据缓冲区。

根据预先编制的程序执行任务的数字信号处理器 1 包括:

任务控制块;

任务就绪表及任务优先级表;

任务堆栈区。

任务堆栈区包括:

采集编码器数据, 测量速度误差, 并进行速度调节器校正, 输出调宽波任务区;

采集编码器值, 测量位置误差, 根据位置误差进行位置调节器校正并输出位置调节器结果任务区;

采集需要显示的数据量, 驱动液晶, 刷新液晶显示任务区;

将通讯数据移入指定数据缓冲区的任务区。

本发明的过程: 单端口静态存储器 3 是“扩展的数据存储器”, 其控制总线通过门阵列 2 中的时序控制电路 12 与数字信号处理器相连接。由外部设备采集的控制信号, 如启动信号、中断信号等通过通讯接口芯片 4、5 将 RS-422 协议的电平信号转换为 TTL 电平信号, 输入门阵列 2 的延时电路 13 作延时处理, 再输入数字信号处理器 1。来自编码器的外部速度、位置信号经反向器 6 整形处理输入数字信号处理器 1。数字信号处理器 1 根据任务优先级表响应优先级高的中断信号, 而屏蔽优先级低的中断信号, 并在任务控制块的控制下按任务就绪表和任务堆栈区完成对采集的速度、位置采样中断信号进行计算处理, 作为系统的测速和位置反馈,

数字信号处理器 1 通过对速度和位置信号进行校正计算处理,输出控制电机的调宽波信号,并且与其它系统进行信息交换。同时,数字信号处理器 1 输出需要显示的数据量,通过液晶显示模块 11 显示控制数据,将通讯数据移入指定数据缓冲区的装置。数字信号处理器 1 经 IO 口输出的系统状态信号输入驱动器 7,驱动 LED 指示灯,用以显示当前系统的工作状态。当系统出现故障时,数字信号处理器 1 通过 IO 口输出信号控制继电器 9 工作,接通外部报警喇叭。串行通讯接口 10 实现串并数据转换和并串数据转换,完成数字信号处理器 1 与外部其它系统的串行数据通讯。

本发明的有益效果:本发明将  $\mu$  C/OS-II 多任务实时操作系统的内核进行移植,使之可以工作在数字信号处理器 (DSP) 芯片中,  $\mu$  C/OS-II 是一个源码公开、可移植、可固化、可裁减、占先式、开放式的多任务实时操作系统,其绝大部分源码是用 ANSI C 编写,提供了任务管理、时间管理、内存管理以及资源管理四大功能,使伺服控制系统程序的编制简化。本发明由于在实时操作系统下进行软件的编制,可增加系统工作的稳定性,简化了程序调制的时间。

### 附图说明

图 1 为本发明的结构示意图,也是说明书摘要附图。图中 1 为数字信号处理器,2 为门阵列,3 为单端口静态存贮器,4、5 为通讯接口芯片,6 反向器,7 驱动器,8 显示灯,9 继电器,10 串行通讯接口,11 液晶显示模块。

图 2 为本发明门阵列 2、通讯接口芯片 4、5 和单端口静态存贮器 3 的结构示意图。



图 3 为本发明数字信号处理器 1 的主程序流程图。

图 4 为本发明数字信号处理器 1 速度回路采样中断任务子程序流程图。

图 5 为本发明数字信号处理器 1 位置采样中断任务子程序流程图。

图 6 为本发明数字信号处理器 1 液晶刷新任务子程序流程图。

图 7 为本发明数字信号处理器 1 串行通讯中断任务子程序流程图。

### 具体实施方式

本发明如图 1 所示，包括数字信号处理器 1，门阵列 2，单端口静态存贮器 3，通讯接口芯片 4、5，反向器 6，驱动器 7，显示灯 8，继电器 9，串行通讯接口 10，液晶显示模块 11。数字信号处理器 1 采用型号为 TMS320F240，门阵列 2 选用型号为 LATICCS1032，单端口静态存贮器 3 采用型号为 IC61C1024，通讯接口芯片 4、5 选用型号为 MAX488，反向器 6 选用型号为 74LS14，驱动器 7 选用型号为 74ALS245，串行通讯接口 10 选用型号为 MAX491，液晶显示模块 11 选用型号为 MGLS12864。

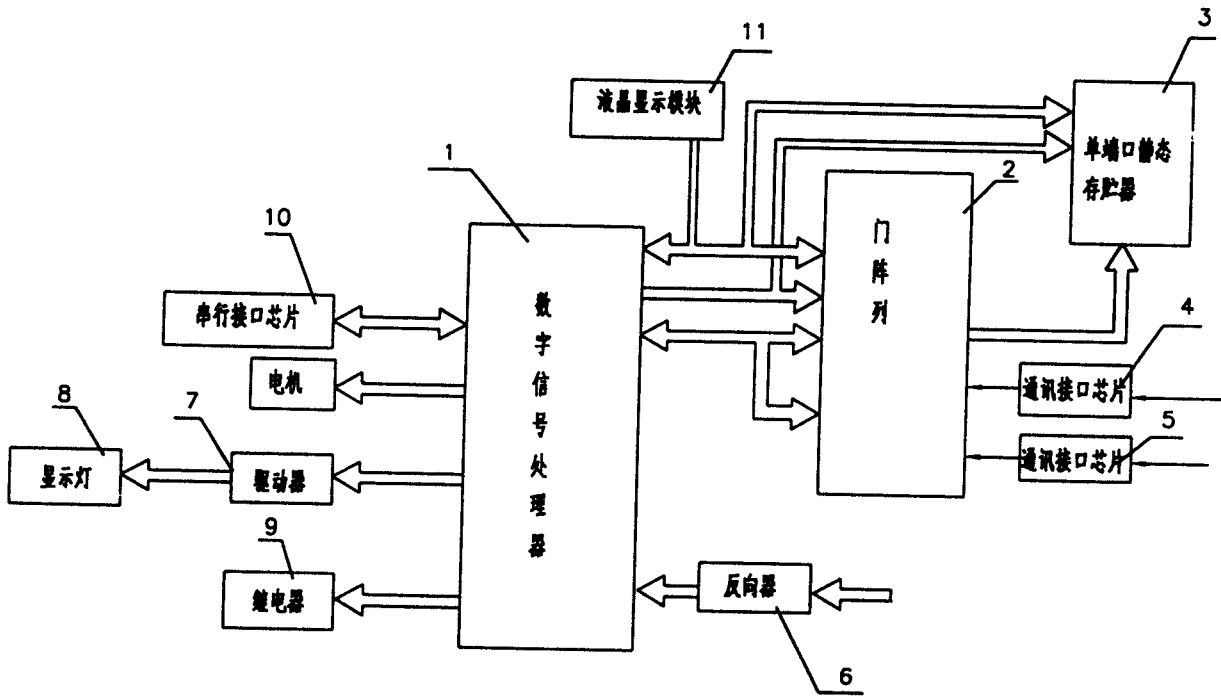


图1

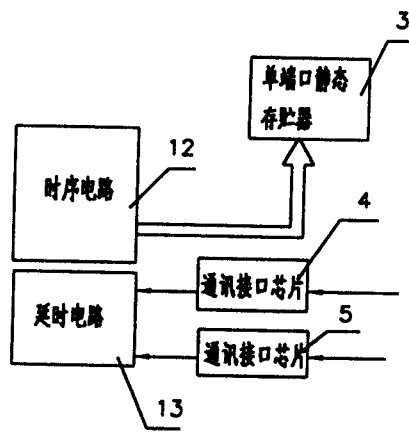


图2

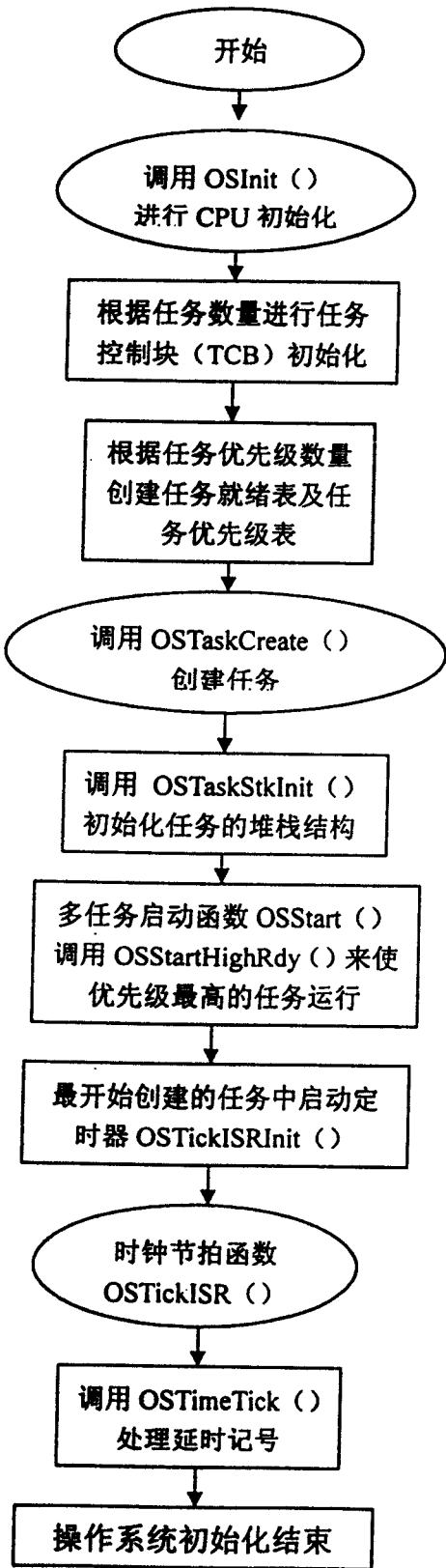


图 3

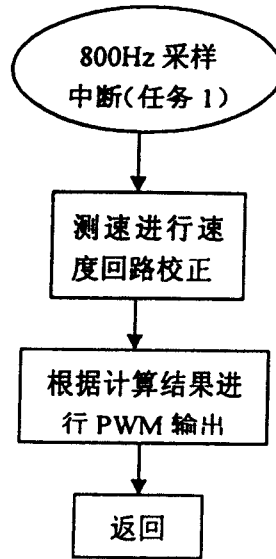


图 4

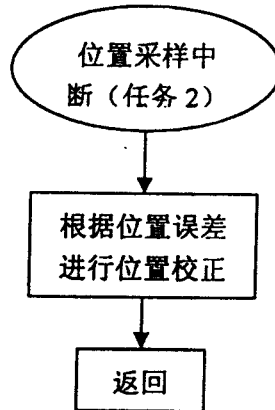


图 5

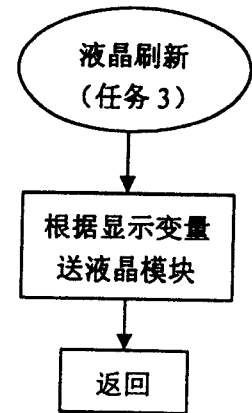


图 6

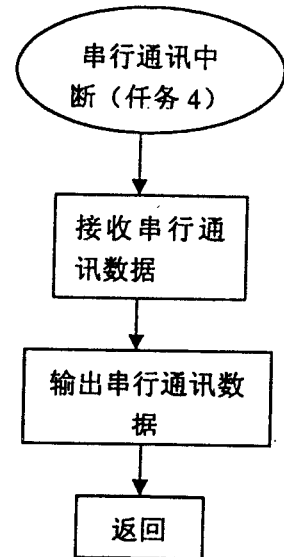


图 7