



# [12] 发明专利申请公开说明书

[21] 申请号 200510016524.0

[43] 公开日 2006年2月1日

[11] 公开号 CN 1728107A

[22] 申请日 2005.1.13  
 [21] 申请号 200510016524.0  
 [71] 申请人 中国科学院长春光学精密机械与物理研究所  
 地址 130031 吉林省长春市东南湖大路16号  
 [72] 发明人 李桂菊 王延杰

[74] 专利代理机构 长春科宇专利代理有限责任公司  
 代理人 李恩庆

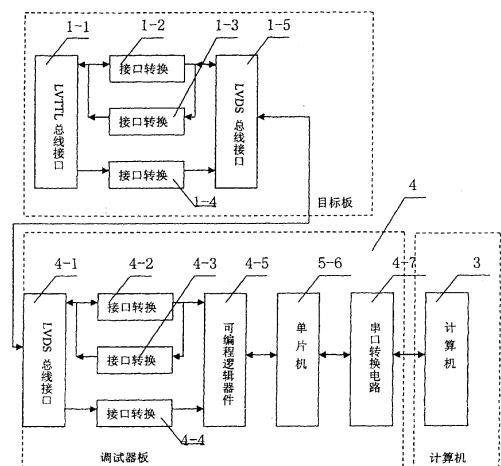
权利要求书2页 说明书6页 附图3页

## [54] 发明名称

用于数字信号处理器的实时调试装置

## [57] 摘要

本发明属于数字信号处理技术领域，是一种用于数字信号处理器的实时调试装置，由目标板、调试器板、计算机三部分构成。目标板包括 LVTTTL 总线接口，数据总线接口转换电路，地址和控制总线接口转换电路，LVDS 总线接口。实时调试器板包括 LVDS 总线接口，数据总线接口转换电路，地址和控制总线接口转换电路，可编程逻辑器件4，单片机，串口转换器件。目标板与调试器板通过 LVDS 总线接口双向连接，调试器板与计算机通过标准串口转换电路双向连接。本发明解决了现有技术中不能监视变量的实时变化及在应用现场联调不方便的问题，有利于复杂算法的实时调试，缩短开发时间，传输距离可超过 20 米，适合于目标板放在复杂环境中进行联机调试。



1、一种用于数字信号处理器的实时调试装置，由目标板（1）、JTEG口仿真器（2）、计算机（3）三部分构成，其特征是用调试器板（4）代替JTEG口仿真器（2）；所述的目标板（1）包括数字信号处理器的LVTTTL总线接口（1-1），数据总线作为输出总线时接口转换电路（1-2），数据总线作为输入总线时接口转换电路（1-3），地址和控制总线接口转换电路（1-4），LVDS总线接口（1-5）；所述的实时调试器板（4）包括LVDS总线接口（4-1），数据总线作为输出总线时接口转换电路（4-2），数据总线作为输入总线时接口转换电路（4-3），地址和控制总线接口转换电路（4-4），可编程逻辑器件（4-5），单片机（4-6），串口转换器件（4-7）。

2、根据权利要求1所述的用于数字信号处理器的实时调试装置，其特征是目标板（1）中的LVTTTL总线接口（1-1）通过接口转换电路（1-2）、（1-3）、（1-4）与LVDS总线接口（1-5）相连接，接口转换电路（1-2）从LVTTTL总线接口（1-1）到LVDS总线接口（1-5）的信号传输是单向的，接口转换电路（1-3）从LVDS总线接口（1-5）到LVTTTL总线接口（1-1）的信号传输是单向的，由接口转换电路（1-2）和接口转换电路（1-3）构成了双向数据总线，地址、控制总线接口转换电路（1-4）从LVTTTL总线接口（1-1）到LVDS总线接口（1-5）的信号传输是单向的；调试器板（4）中的接口转换电路（4-2）从LVDS总线接口（4-1）到可编程逻辑器件（4-5）的信号传输是单向的，接口转换电路（4-3）从可编程逻辑器件（4-5）到LVDS总线接口（4-1）的信号传输是单向的，由接口转换电路（4-2）和接口转换电路（4-3）构成了双向数据总线，地址、控制总线接口转换电路（4-4）从LVDS总线接口（4-1）到可编程逻辑器件（4-5）的信号传输是单向的，由可编程逻辑器件（4-5）到单片机（4-6）信号传输是双向的，由单片机（4-6）到串口转换器件（4-7）信号传输也是双向的；目标板（1）与调试器板（4）用40芯电缆将LVDS总线接口（1-5）和LVDS总线接口（4-1）双向连接，调试器板（4）与计算机（3）通过标准串口转换电路（4-7）双向连接。

3、根据权利要求 2 所述的用于数字信号处理器的实时调试装置，其特征是数字信号处理器的 LVTTTL 总线接口（1-1）是数字信号处理器的信号经过现场可编程门阵列后输出到 20 芯插座上的数据、地址和控制信号；目标板（1）上接口转换电路（1-2）采用两片 DS90LV047，接口转换电路（1-3）采用两片 DS90LV048，地址和控制总线接口转换电路（1-4）采用两片 DS90LV047，LVDS 总线接口（1-5）采用 40 芯插座；实时调试器板（4）上 LVDS 总线接口（4-1）采用 40 芯插座，接口转换电路（4-2）采用两片 DS90LV048，接口转换电路（4-3）采用两片 DS90LV047，地址和控制总线接口转换电路（4-4）采用两片 DS90LV048，可编程逻辑器件（4-5）采用 EPM7128E，单片机（4-6）采用 P8051，串口转换器件（4-7）采用 MAX232；计算机（3）是任一带有串口的计算机。

## 用于数字信号处理器的实时调试装置

### 技术领域

本发明属于数字信号处理技术领域，涉及数字信号处理器仿真系统，具体地说是一种用于数字信号处理器的实时调试装置。

### 背景技术

在现有的数字信号处理中，实时调试装置的结构框图如图 1 所示：包括含有数字信号处理器的目标板 1、JTEG 口仿真器 2、计算机 3。

自从 80 年代初单片数字信号处理器芯片诞生以来，实时数字信号处理器技术在国民经济和社会生活的各个方面得到了广泛的应用，并逐渐成为电子产品更新换代的决定因素。但在数字信号处理器芯片的开发调试过程中，开发工具的功能是否齐全，使用是否方便，在很大程度上将影响数字信号处理器系统的开发周期以及产品上市时间。数字信号处理器芯片的开发工具通常借助于计算机，即采用主机-仿真器-目标板的方法构成开发环境。主机选用计算机，目标板为装有数字信号处理器芯片的硬件系统，仿真器一端通过 JTAG 接口和目标板连接，仿真器另一端和计算机的串口、并口或 USB 口相连（视具体仿真器而定），通过 JTAG 接口，仿真器能够观察到数字信号处理器内的所有存储器和寄存器。但在实际使用过程中发现基于 JTAG 接口的仿真器要监视变量或设断点时就要降速运行，因此对于流式数据的视频图像处理而言，不能实时监视变量的变化情况，另外仿真器与目标板距离较短约 10 厘米，而仿真器与计算机的距离约 1 米，这使得在应用现场有时很不方便。

### 发明内容

为了解决现有技术中基于 JTAG 接口的仿真器对于流式数据的视频图像处理不能实时监视变量的变化情况，及仿真器与目标板距离较短在应用现场有时很不方便的问题，本发明提供一种可实时监视变量变化情况的用于数字信号处理器的实时调试装置。该装置与目标板的距离可达 20 米以上。

本发明由目标板 1，调试器板 4，计算机 3 三部分构成，其中的调试器

板 4 代替现有技术中的仿真器 2。

本发明的结构如图 2 所示。

本发明目标板 1 包括数字信号处理器的 LVTTL 总线接口 1-1，数据总线作为输出总线时接口转换电路 1-2，数据总线作为输入总线时接口转换电路 1-3，地址和控制总线接口转换电路 1-4，LVDS 总线接口 1-5。LVTTL 总线接口 1-1 通过接口转换电路 1-2，1-3，1-4 与 LVDS 总线接口 1-5 相连接。本发明目标板 1 中，数据总线接口转换电路 1-2 信号传输是单向的，从 LVTTL 总线接口 1-1 到 LVDS 总线接口 1-5，数据总线接口转换电路 1-3 信号传输是单向的，从 LVDS 总线接口 1-5 到 LVTTL 总线接口 1-1，由数据总线接口转换电路 1-2 和数据总线接口转换电路 1-3 构成了双向数据总线。地址、控制总线接口转换电路 1-4 的信号传输是单向的，从 LVTTL 总线接口 1-1 到 LVDS 总线接口 1-5。

实时调试器板 4 包括 LVDS 总线接口 4-1，数据总线作为输出总线时接口转换电路 4-2，数据总线作为输入总线时接口转换电路 4-3，地址和控制总线接口转换电路 4-4，可编程逻辑器件 4-5，单片机 4-6，串口转换器件 4-7。本发明调试器板 4 中，数据总线接口转换电路 4-2 信号传输是单向的，从 LVDS 总线接口 4-1 到可编程逻辑器件 4-5，数据总线接口转换电路 4-3 信号传输是单向的，从可编程逻辑器件 4-5 到 LVDS 总线接口 4-1，由数据总线接口转换电路 4-2 和数据总线接口转换电路 4-3 构成了双向数据总线。地址、控制总线接口转换电路 4-4 的信号传输是单向的，从 LVDS 总线接口 4-1 到可编程逻辑器件 4-5。由可编程逻辑器件 4-5 到单片机 4-6 信号传输是双向的，由单片机 4-6 到串口转换器件 4-7 信号传输也是双向的。

目标板 1 与调试器板 4 用 40 芯电缆将 LVDS 总线接口 1-5 和 LVDS 总线接口 4-1 双向连接，调试器板 4 与计算机 3 通过标准串口转换电路 4-7 双向连接。

由于大规模现场可编程门阵列的广泛应用，因此通常使用数字信号处理器都是将其数据总线、地址总线和控制信号连到现场可编程门阵列中。利用

现场可编程门阵列 I/O 管脚可灵活配置成输入、输出或双向传输的特性，将数据总线配置成双向传输，地址和控制总线配置成输出方式。连到数字信号处理器的 LVTTL 总线接口上。

本发明的数字信号处理器的 LVTTL 总线接口 1-1 将 LVTTL 电平的数据、地址和控制信号经过接口转换电路转换成 LVDS 电平标准，送到 LVDS 总线接口进行长线传输，增大目标板和调试器板的距离；在实时调试器板中，将来自目标板上 LVDS 的数据、地址和控制信号经过接口转换电路再转成 LVTTL 电平，提供给可编程逻辑器件进行锁存，单片机读取可编程逻辑器件锁存后的数据，将其转成串行信号从单片机串口送到串口电平转换器件转成标准 232 格式发送到计算机中。同时单片机读取计算机串口送来数字信号处理器的程序数据后将其送到可编程逻辑器件中锁存，锁存后的数据再经过两次电平转换电路送到数字信号处理器中，数字信号处理器上电的自动加载程序为从计算机读程序代码，读完后执行该代码。本发明中，地址、控制信号是单向的，从目标板到调试器板，而数据信号是双向的，将所要监视的变量从目标板送到调试器板，将程序数据从调试器板读到目标板中。

各部件连接关系：在目标板上，数字信号处理器的 LVTTL 总线接口 1-1，该总线接口包括数据总线、地址总线和控制信号，数据总线作为输出总线时和接口转换电路 1-2 相连、总线接口 1-1 的数据总线作为输入总线时和接口转换电路 1-3 相连、总线接口 1-1 输出的地址总线和控制信号和接口转换电路 1-4 相连。将接口转换电路 1-2，1-3，1-4 LVDS 端和 LVDS 总线接口 1-5 相连。

在实时调试器板上，LVDS 总线接口 4-1 的数据总线作为输出总线时和接口转换电路 4-2 相连、LVDS 总线接口 4-1 的数据总线作为输入总线时和接口转换电路 4-3 相连、LVDS 总线接口 4-1 的地址总线及控制信号和接口转换电路 4-4 相连，将接口转换电路 4-2，4-3，4-4 的 LVTTL 端和可编程逻辑器件 4-5 相连，可编程逻辑器件 4-5 锁存后的数据和单片机 4-6 相连，单片机 4-6 的串口数据经过串口电平转换芯片 4-7 后和计算机 3 相连。

由于本发明中将数字信号处理器中所要观察的数据直接送到计算机中,实现了数字信号处理器和计算机的实时通讯,可以实时观察局部变量及任何所感兴趣数据的变化情况。解决现有技术中不能监视变量的实时变化及在应用现场联调不方便的问题,本发明有利于复杂算法的实时调试,缩短开发时间,同时由于调试器板与目标板之间采用差分信号传输,传输距离可超过 20 米,适合于目标板放在复杂的工作环境中进行联机调试。

### 附图说明

图 1 是现有技术用于数字信号处理器的实时调试器结构框图。图中 1 为含有数字信号处理器的目标板、2 为 JTEG 口仿真器、3 为计算机。

图 2 是本发明结构图。图中 1-1 为 LVTTTL 总线接口, 1-2 为接口转换电路, 1-3 为接口转换电路, 1-4 为接口转换电路, 1-5 为 LVDS 总线接口, 4-1 为实时调试器板上的 LVDS 总线接口, 4-2 为接口转换电路, 4-3 为接口转换电路, 4-4 为接口转换电路, 4-5 为可编程逻辑器件, 4-6 为单片机, 4-7 为串口转换器件, 3 为计算机。

图 3 是本发明一个实施例在目标板上的电路结构图。

图 4 是本发明一个实施例在调试器板上的电路结构图。

### 具体实施方式

下面结合附图和实施例对本发明进一步说明。

LVTTTL 是低电压晶体管-晶体管逻辑, LVDS 是低电压差分信号。

本发明的实施例按如图 2 所示的结构框图实现, 包括目标板上数字信号处理器的 LVTTTL 总线接口 1-1、数据总线作为输出总线时接口转换电路 1-2、数据总线作为输入总线时接口转换电路 1-3、地址和控制总线接口转换电路 1-4、LVDS 总线接口 1-5、实时调试器板上的 LVDS 总线接口 4-1、数据总线作为输出总线时接口转换电路 4-2、数据总线作为输入总线时接口转换电路 4-3、地址和控制总线接口转换电路 4-4、可编程逻辑器件 4-5、单片机 4-6、串口转换器件 4-7、计算机 3。其中, 1-1、1-2、1-3、1-4、1-5 在目标板上, 4-1、4-2、4-3、4-4、4-5、4-6、4-7 在实时调试器板上。

图 3、图 4 是本发明的一个具体实施例，数字信号处理器的 LVTTL 总线接口 1-1 是数字信号处理器的信号经过现场可编程门阵列后输出到 20 芯插座上的数据、地址和控制信号；数据总线作为输出总线时接口转换电路 1-2 采用 2 片 DS90LV047，数据总线作为输入总线时接口转换电路 1-3 采用两片 DS90LV048；地址和控制总线接口转换电路 1-4 采用 2 片 DS90LV047；目标板上 LVDS 总线接口 1-5 采用 40 芯插座，实时调试器板上 LVDS 总线接口 4-1 采用 40 芯插座，数据总线作为输出总线时接口转换电路 4-2 采用 2 片 DS90LV048、数据总线作为输入总线时接口转换电路 4-3 采用 2 片 DS90LV047、地址和控制总线接口转换电路 4-4 采用 2 片 DS90LV048、可编程逻辑器件 4-5 采用 EPM7128E、单片机 4-6 采用 P8051、串口转换器件 4-7 采用 MAX232、计算机 3 是任一带有串口的计算机。目标板和实时调试器板通过 40 芯电缆连接，由于采用 LVDS 传输，传输距离可超过 20 米。

实施例的连接关系如下：数据总线的 LVTTL 格式表示为  $D[7:0]$ ，数据总线的 LVDS 格式表示为  $D_+[7:0]$ 、 $D.[7:0]$ ，地址总线的 LVTTL 格式表示为  $A[4:0]$ ，地址总线的 LVDS 格式表示为  $A_+[4:0]$ 、 $A.[4:0]$ ，控制信号的 LVTTL 格式表示为  $RD,WR,CS$ ，控制信号的 LVDS 格式表示为  $RD_+$ 、 $RD.$ 、 $WR_+$ 、 $WR.$ 、 $CS_+$ 、 $CS.$ 。DS90LV047 器件把 LVTTL 转换成 LVDS 电平标准，如： $D[7:0]$  转换成  $D_+[7:0]$ 、 $D.[7:0]$ ；DS90LV048 器件把 LVDS 转换成 LVTTL 电平标准，如： $D_+[7:0]$ 、 $D.[7:0]$  转换成  $D[7:0]$ ；

在目标板 1 上，数字信号处理器的 LVTTL 总线接口 1-1 的数据总线  $D[7:0]$  作为输出总线时经过两片 DS90LV047 转换成 LVDS 格式  $D_+[7:0]$ 、 $D.[7:0]$ 、数据总线  $D[7:0]$  作为输入总线时接收两片 DS90LV048 来的 LVDS 数据总线信号、总线接口输出的地址总线  $A[4:0]$  和读信号  $RD$ 、写信号  $WR$ 、片选信号  $CS$  经过两片 DS90LV047 转换成 LVDS 格式  $A_+[4:0]$ 、 $A.[4:0]$ 、 $RD_+$ 、 $RD.$ 、 $WR_+$ 、 $WR.$ 、 $CS_+$ 、 $CS.$ 。将  $D_+[7:0]$ 、 $D.[7:0]$ 、 $A_+[4:0]$ 、 $A.[4:0]$ 、 $RD_+$ 、 $RD.$ 、 $WR_+$ 、 $WR.$ 、 $CS_+$ 、 $CS.$  连到 40 芯 LVDS 总线接口插座上，目标板 40 芯 LVDS 总线接口插座和实时调试器板上的 40 芯 LVDS 总线接口插座经过 40 芯电缆



连接。

在实时调试器板 4 上, LVDS 总线接口的数据总线  $D_+[7:0]$ 、 $D_-[7:0]$  作为输出总线时经过两片 DS90LV048 转换成 LVTTTL 电平  $D[7:0]$  和 EPM7128 的  $IO[7:0]$  相连、LVDS 总线接口 4-1 的数据总线  $D_+[7:0]$ 、 $D_-[7:0]$  作为输入总线时接收两片 DS90LV047 输入的 LVTTTL 电平  $D[7:0]$ 、总线接口 4-1 的地址总线  $A_+[4:0]$ 、 $A_-[4:0]$  及控制信号  $RD_+$ 、 $RD_-$ 、 $WR_+$ 、 $WR_-$ 、 $CS_+$ 、 $CS_-$  经过两片 DS90LV048 转换成 LVTTTL 电平的  $A[4:0]$ 、 $RD$ 、 $WR$ 、 $CS$  和 EPM7128 的  $IO[12:8]$ 、 $IO13$ 、 $IO14$ 、 $IO15$  相连, P8051 的数据地址复用线  $AD[7:0]$  和 EPM7128 的  $IO[23:16]$  相连, P8051 的高八位地址线  $A[15:8]$  和 EPM7128 的  $IO[31:24]$  相连, P8051 的两个中断信号  $INT1$ 、 $INT0$  和 EPM7128 的  $IO32$ 、 $IO33$  相连, P8051 的控制信号  $MRD$ 、 $MWR$ 、 $ALE$  分别和 EPM7128 的  $IO34$ 、 $IO35$ 、 $IO36$  相连, P8051 的串口信号  $TXD$ 、 $RXD$  和 MAX232 的  $TIN$ 、 $ROUT$  相连, MAX232 的  $TOUT$ 、 $RIN$  和计算机串口相连。

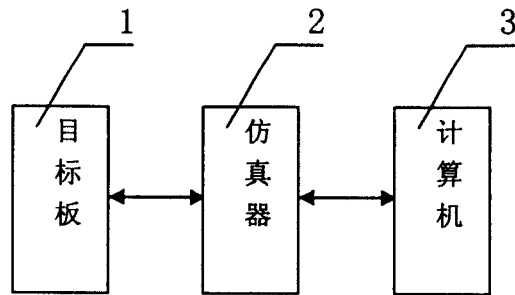


图 1

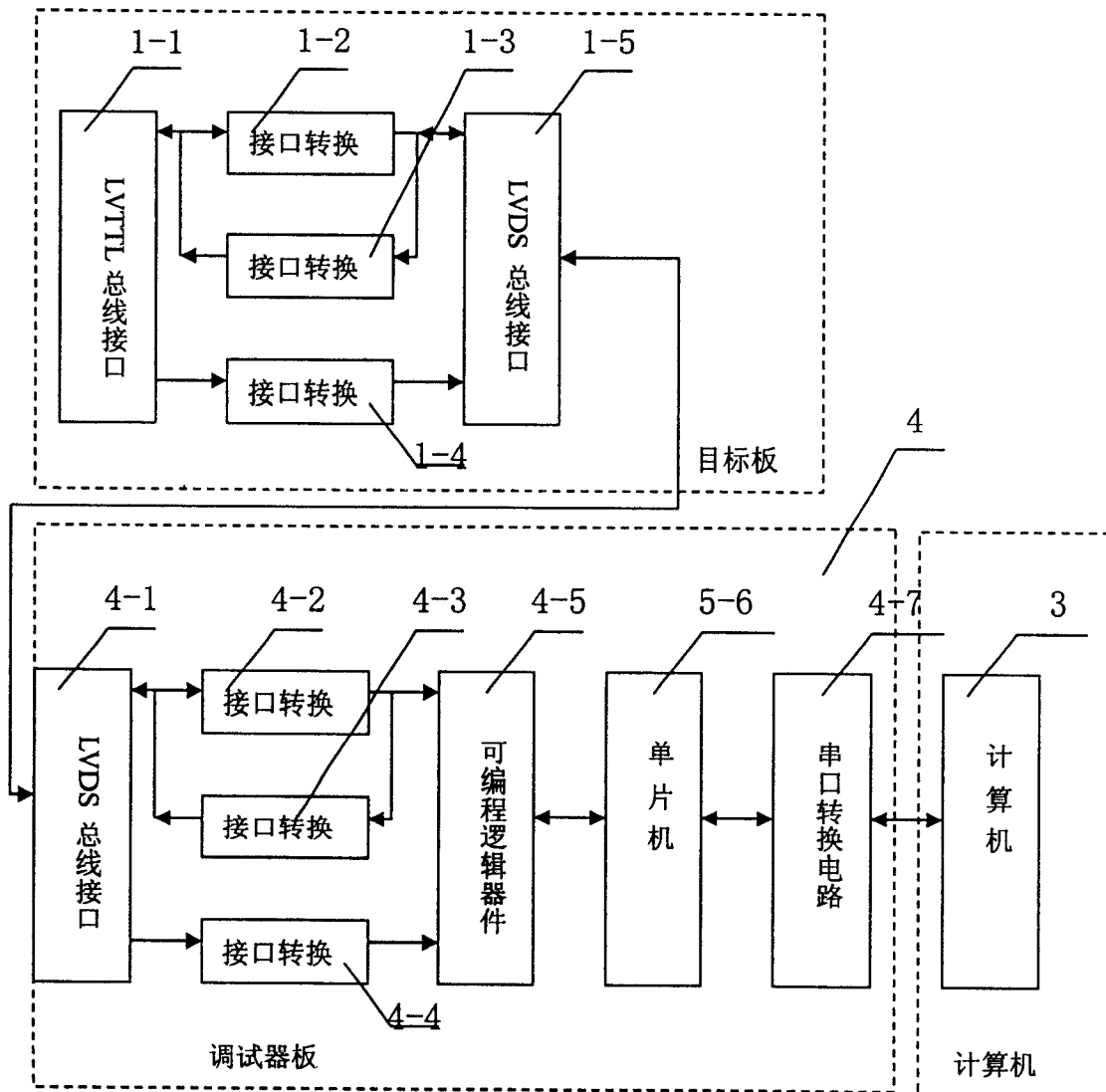


图 2

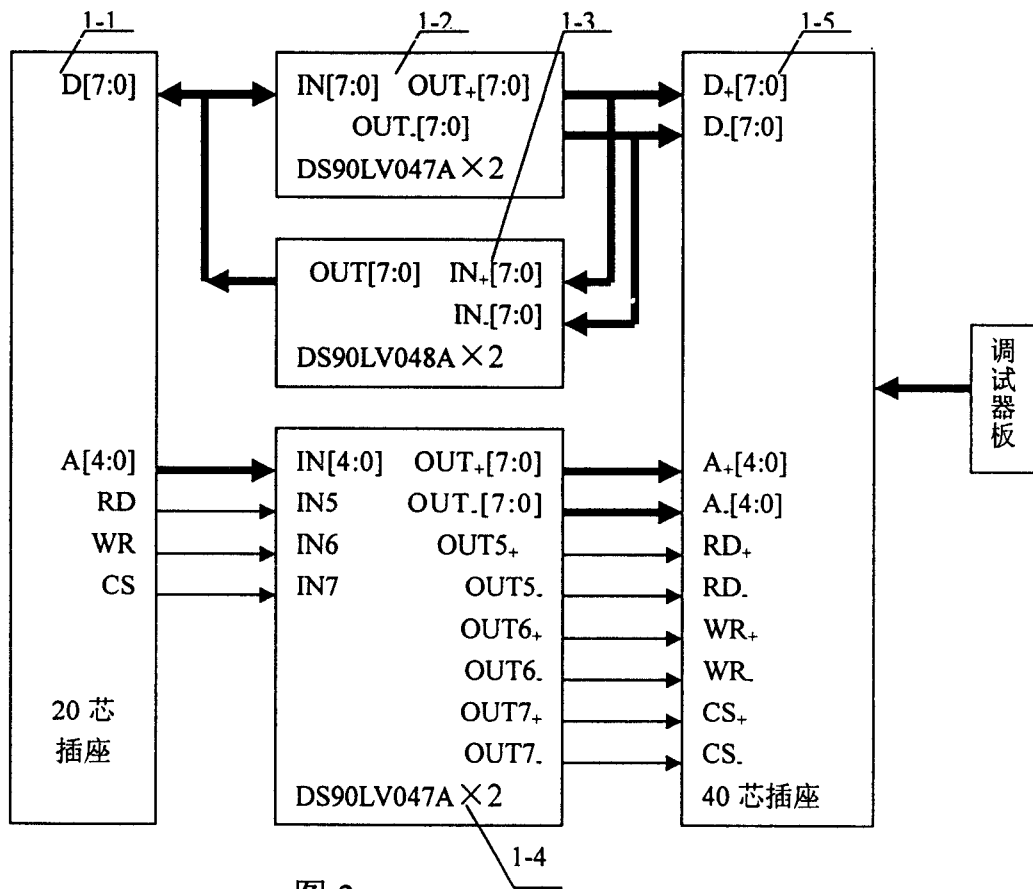


图 3

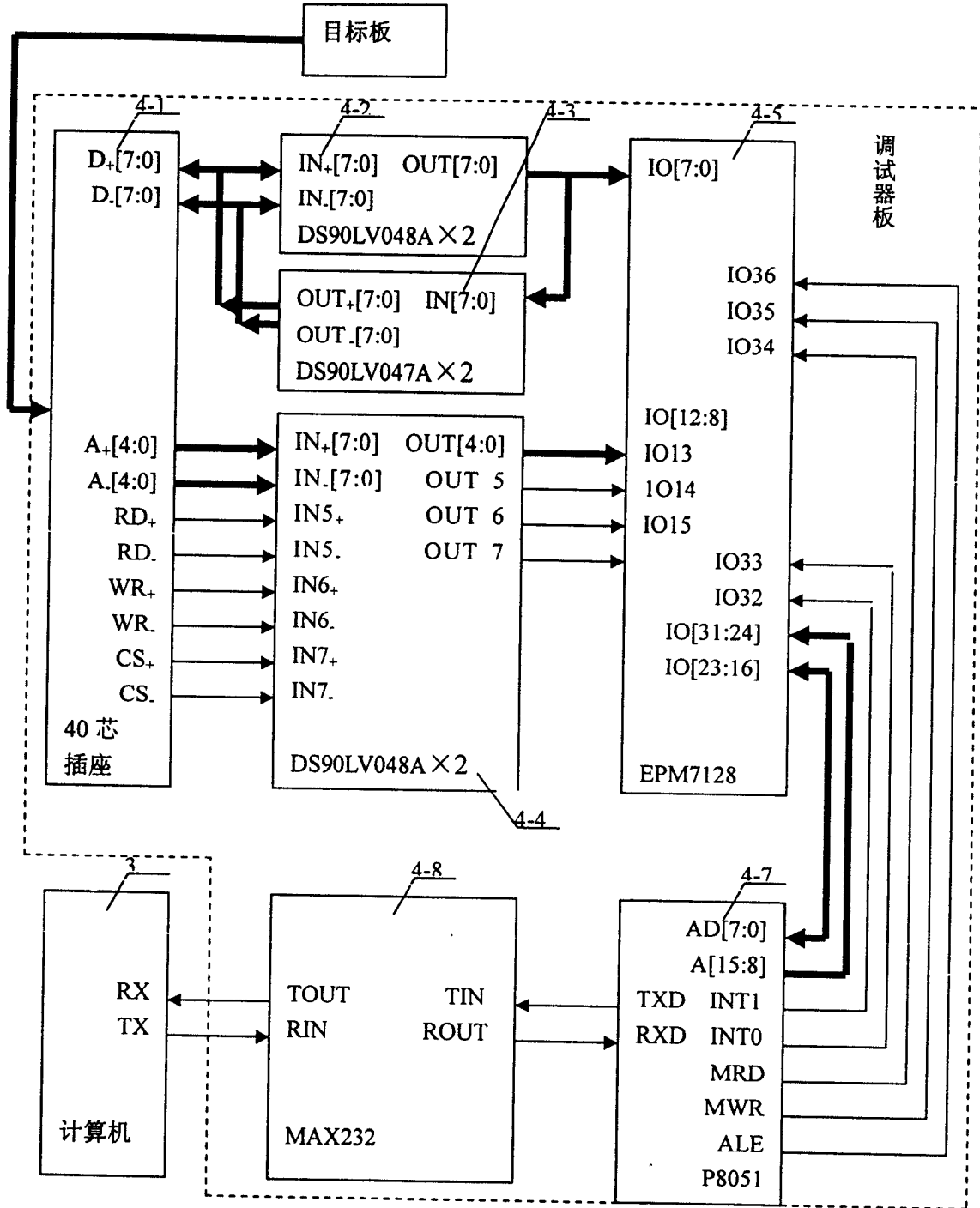


图 4