



[12] 发明专利申请公开说明书

[21] 申请号 200510016522.1

[43] 公开日 2006 年 2 月 1 日

[11] 公开号 CN 1728081A

[22] 申请日 2005.4.22

[21] 申请号 200510016522.1

[71] 申请人 中国科学院长春光学精密机械与物理研究所

地址 130031 吉林省长春市东南湖大路 16 号

[72] 发明人 张云峰 韩广良

[74] 专利代理机构 长春科宇专利代理有限责任公司

代理人 李恩庆

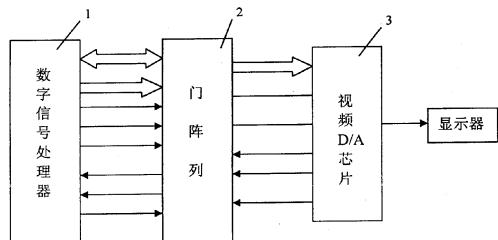
权利要求书 2 页 说明书 4 页 附图 2 页

[54] 发明名称

数字信号处理器与标准显示器的接口装置

[57] 摘要

一种属于电子学技术领域的数字信号处理器与标准显示器的接口装置，包括数字信号处理器、门阵列、视频 D/A 芯片。数字信号处理器与门阵列相连，门阵列的数据线、控制线、时钟信号输出端与视频 D/A 芯片相连。本发明通过在 DSP 设备的数字信号处理器上扩展一个显示器接口，并通过门阵列和视频 D/A 芯片将设备内部运行状态显示数据送往显示器进行显示，使操作人员应尽可能多的了解设备的当前运行情况，及时发现设备的异常，准确判断故障所在，大大增加了设备的安全性，同时降低了设备调试过程的难度。



1.一种数字信号处理器与标准显示器的接口装置，其特征是包括数字信号处理器（1）、门阵列（2）、视频 D/A 芯片（3）；数字信号处理器（1）的数据线、地址线、读、写、片选、时钟信号线输出端和外部中断口分别与门阵列（2）的数据线、地址线、读、写、片选、时钟信号线输入端和同步控制时钟信号输出端相连；门阵列（2）的数据线、控制线、控制视频 D/A 芯片（3）从门阵列（2）中取数的时钟信号线输出端分别与视频 D/A 芯片（3）的数据线、控制线、控制视频 D/A 芯片（3）从门阵列（2）中取数的时钟信号线输入端相连。

2.根据权利要求 1 所述数字信号处理器与标准显示器的接口装置，其特征是门阵列（2）包括双端口存贮器（4）、I<sup>2</sup>C 总线控制器（5）、分频电路（6）；数字信号处理器（1）的数据线、地址线和读、写、片选信号线输出端分别与双端口存贮器（4）的数据线、地址线和读、写、片选信号线输入端相连，双端口存贮器（4）的数据线输出端与视频 D/A 芯片（3）的数据线输入端相连；I<sup>2</sup>C 总线控制器（5）的数据线输入端与数字信号处理器（1）的数据线输出端相连，I<sup>2</sup>C 总线控制器（5）的脉冲信号、控制信号输出端分别与视频 D/A 芯片（3）的脉冲信号、控制信号输入端相连；数字信号处理器（1）的时钟信号输出端与分频电路（6）的时钟信号输入端相连，分频电路（6）的同步控制时钟信号输出端分别与数字信号处理器（1）的两个外部中断口相连，分频电路（6）中控制视频 D/A 芯片（3）从门阵列（2）中取数的时钟信号线输出端与视频 D/A 芯片（3）中控制视频 D/A 芯片（3）从门阵列（2）中取数的时钟信号线输入端相连。

3.根据权利要求 2 所述数字信号处理器与标准显示器的接口装置，其特征是数字信号处理器（1）中预先编制的程序包括场同步控制中断服务程序和行同步控制中断服务程序两个中断服务程序。

## 数字信号处理器与标准显示器的接口装置

### 技术领域

本发明属于电子学技术领域，涉及到一种显示器接口装置，具体地说是一种数字信号处理器与标准显示器的接口装置。

### 技术背景

当前在信号处理、数字图像处理等领域，数字信号处理器（DSP）的应用越来越多，任务的复杂性也越来越高，为了确保设备的可靠性，要求操作人员应尽可能多的了解设备的当前运行情况，及时发现设备的异常，尤其当 DSP 软件中存在潜在的缺陷而造成设备故障时，仅凭观察现象很难准确判断故障所在，此时设备内部运行状态的显示就显得尤其重要。

目前比较常见的 DSP 设备无结果输出显示设备，当其出现故障时需要专业编程人员用其他计算机接上专用的开发机来进行调试，在计算机界面上显示运行结果，一般的操作人员无法通过观察显示的运行结果指导故障所在。

### 发明内容

为了解决现有技术所存在的问题，本发明在 DSP 设备的数字信号处理器上扩展一个显示器接口，将数字信号处理器与门阵列相连，通过门阵列将设备内部运行状态显示数据送往视频 D/A 芯片，视频 D/A 芯片将得到的数据进行数/模变换输出给显示器进行显示，目的是提供一种数字信号处理器与标准显示器的接口装置。

本发明包括数字信号处理器 1、门阵列 2、视频 D/A 芯片 3。数字信号处理器 1 的数据线、地址线、读、写、片选、时钟信号线输出端和外部

中断口分别与门阵列 2 的数据线、地址线、读、写、片选、时钟信号线输入端和同步控制时钟信号输出端相连，门阵列 2 的数据线、控制线、控制视频 D/A 芯片 3 从门阵列 2 中取数的时钟信号线输出端分别与视频 D/A 芯片 3 的数据线、控制线、控制视频 D/A 芯片 3 从门阵列 2 中取数的时钟信号线输入端相连。

门阵列 2 包括双端口存贮器 4、I<sup>2</sup>C 总线控制器 5、分频电路 6。数字信号处理器 1 的数据线、地址线和读、写、片选信号线输出端分别与双端口存贮器 4 的数据线、地址线和读、写、片选信号线输入端相连，双端口存贮器 4 的数据线输出端与视频 D/A 芯片 3 的数据线输入端相连。I<sup>2</sup>C 总线控制器 5 的数据线输入端与数字信号处理器 1 的数据线输出端相连，I<sup>2</sup>C 总线控制器 5 的脉冲信号、控制信号输出端分别与视频 D/A 芯片 3 的脉冲信号、控制信号输入端相连。数字信号处理器 1 的时钟信号输出端与分频电路 6 的时钟信号输入端相连，分频电路 6 的同步控制时钟信号输出端分别与数字信号处理器 1 的两个外部中断口相连，分频电路 6 中控制视频 D/A 芯片 3 从门阵列 2 中取数的时钟信号线输出端与视频 D/A 芯片 3 中控制视频 D/A 芯片 3 从门阵列 2 中取数的时钟信号线输入端相连。

本发明的工作过程：当设备开始通电时，数字信号处理器 1 通过数据线向门阵列 2 中的 I<sup>2</sup>C 总线控制器 5 输入数据，由 I<sup>2</sup>C 总线控制器 5 产生一路脉冲信号和一路控制信号，脉冲信号和控制信号输入视频 D/A 芯片 3 并对其进行初始化设置。

数字信号处理器 1 输出的时钟信号通过门阵列 2 的分频电路 6 产生三路时钟信号，一路是经分频产生的供给视频 D/A 芯片 3 的时钟信号，该时钟信号控制视频 D/A 芯片 3 从双端口存贮器 4 中取数，数据经视频 D/A 芯片 3 转换为模拟视频信号输出给显示器；一路是经分频计数产生的作为

场同步控制的时钟信号，该时钟信号既供给视频 D/A 芯片 3 作为场同步控制，又供给数字信号处理器 1，当此时钟信号的上升沿来到时，引起数字信号处理器 1 一个外部中断口的中断，通知数字信号处理器 1 新的一场到来，同时数字信号处理器 1 中的计数器清零；一路是经分频计数产生的作为行同步控制的时钟信号，此时钟信号既供给视频 D/A 芯片 3 作为行同步控制，又供给数字信号处理器 1，当此时钟信号上升沿来到时，引起数字信号处理器 1 另一外部中断口的中断，此时，数字信号处理器 1 通过片选线选中双端口存贮器 4，通过读、写信号线的控制从数据线、地址线向双端口存贮器 4 存入一行数据，同时计数器加一。数字信号处理器 1 每向双端口存贮器 4 存入一行数据，计数器累加一次，当整场数据发送完毕后，等待下一场同步控制时钟信号上升沿的到来。当场同步控制时钟信号上升沿再次来到时，又引起数字信号处理器 1 中与分频电路 6 场同步控制信号输出端相连的外部中断口的中断，此时计数器清零，在行同步控制时钟信号上升沿来到时进行下一场数据的发送。

本发明的有益效果：本发明通过在 DSP 设备的数字信号处理器上扩展一个显示器接口，并通过门阵列和视频 D/A 芯片将设备内部运行状态显示数据送往显示器进行显示，使操作人员应尽可能多的了解设备的当前运行情况，及时发现设备的异常，准确判断故障所在，大大增加了设备的安全性，同时降低了设备调试过程的难度。

### 附图说明

图 1 为本发明结构示意图，也是说明书摘要附图。图中 1 为数字信号处理器、2 门阵列、3 视频 D/A 芯片。

图 2 为本发明门阵列 2 结构示意图。

图 3 为本发明数字信号处理器的场同步控制中断服务程序流程图。

图 4 为本发明数字信号处理器的行同步控制中断服务程序流程图。

### 具体实施方式

本发明数字信号处理器 1 选用型号为 TMS320C6203BGNY-300，门阵列 2 选用型号为 1K100，其中的双端口存贮器 4、I<sup>2</sup>C 总线控制器 5、分频电路 6 通过编程实现，视频 D/A 芯片 3 选用型号为 BT864。分频电路 6 产生的控制视频 D/A 芯片 3 从双端口存贮器 4 中取数的时钟信号为 25MHz；供给视频 D/A 芯片 3 的 V-SYN 脚和数字信号处理器 1 的中断口 EXT5 作为场同步控制的时钟信号为 50Hz；供给视频 D/A 芯片 3 的 H-SYN 脚和数字信号处理器 1 的中断口 EXT4 作为行同步控制的时钟信号为 15625Hz。

根据数字信号处理器 1 所要完成向显示器输出数据的任务，预先编制程序。预先编制的程序包括场同步控制中断服务程序和行同步控制中断服务程序两个中断服务程序。

场同步控制中断服务程序包括下列步骤：

计数器清零；

退出中断服务程序。

行同步控制中断服务程序包括下列步骤：

计数器加一；

寄存器向门阵列中的双端口存贮器发送数据；

退出中断服务程序。

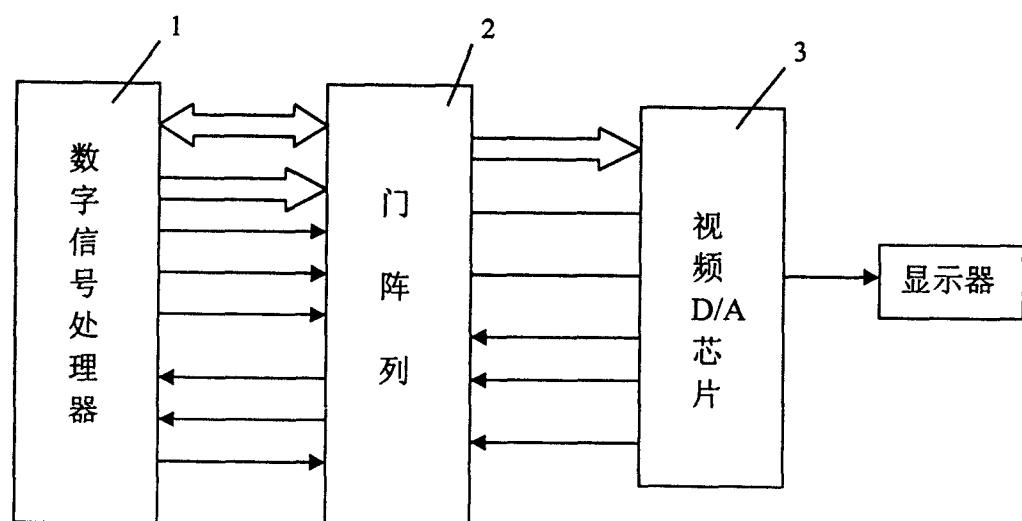


图 1

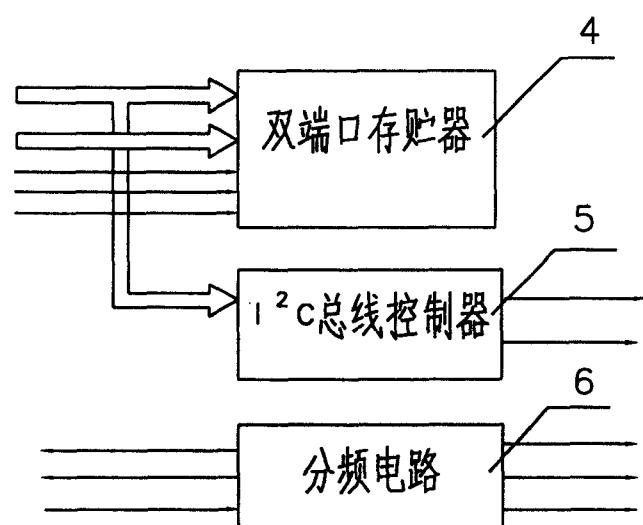


图 2

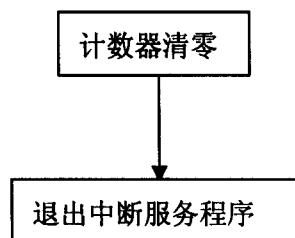


图 3

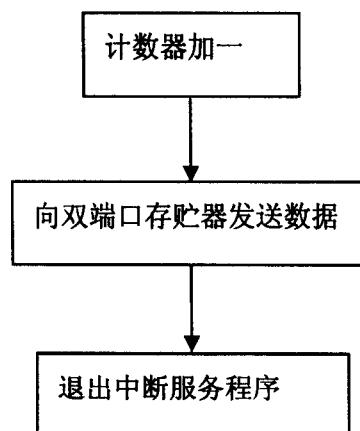


图 4