

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公开说明书

[21] 申请号 200410011241.2

[51] Int. Cl.

G05B 11/01 (2006.01)

G05B 15/02 (2006.01)

G06F 9/00 (2006.01)

G06F 13/00 (2006.01)

[43] 公开日 2006 年 2 月 1 日

[11] 公开号 CN 1728018A

[22] 申请日 2004.11.19

[21] 申请号 200410011241.2

[71] 申请人 中国科学院长春光学精密机械与物理研究所

地址 130031 吉林省长春市东南湖大路 16 号

[72] 发明人 耿爱辉 曹立华 李炎

[74] 专利代理机构 长春科宇专利代理有限责任公司

代理人 李恩庆

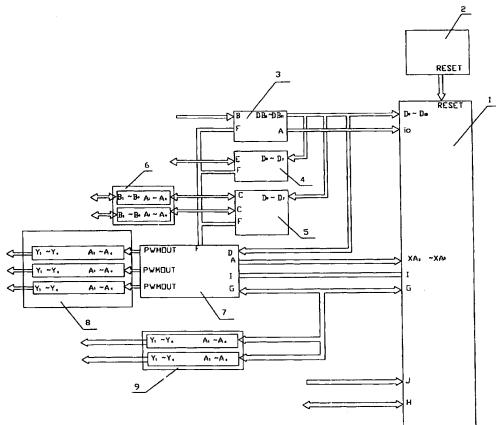
权利要求书 2 页 说明书 5 页 附图 3 页

[54] 发明名称

嵌入式通用伺服控制器

[57] 摘要

一种属于工业自动化控制技术领域的嵌入式通用伺服控制器。控制器、看门狗、A/D 转换器、并行通讯口、串行通讯口、串行接口芯片、可编程逻辑器件、驱动电路。控制器的数据端分别与 A/D 转换器、并行通讯口、串行通讯口、可编程逻辑器件的数据端相连，可编程逻辑器件的数据端、地址端、控制端分别与控制器、A/D 转换器、并行通讯口、串行通讯口的数据端、地址端、控制端相连。本发明利用 TMS320F2812 控制器与可编程器件相结合的方法，利用高效的 C 语言和硬件描述语言 VHDL，实现控制逻辑和控制算法的实现，可以非常灵活的进行伺服控制，是一种具有高速，高效，高集成度，高可靠性嵌入式通用伺服控制器。



1. 一种嵌入式通用伺服控制器,其特征是包括控制器(1),看门狗(2),A/D转换器(3),并行通讯口(4),串行通讯口(5),串行接口芯片(6),可编程逻辑器件(7),驱动电路(8)、(9);看门狗(2)的复位信号输出端与控制器(1)的复位信号输入端相连;A/D转换器(3)的数据线输出端和转换控制输入端分别与控制器(1)的数据线输入端和通用数字io端相连;并行通讯口(4)的数据线输入/输出端与控制器(1)的数据线输入/输出端相连;串行通讯口(5)的数据线输入/输出端与控制器(1)数据线输入/输出端相连,串行通讯口(5)的数据线输入/输出端与串行接口芯片(6)的数据线输入/输出端相连;可编程逻辑器件(7)的数据线输入/输出端、地址线输出端、读信号输出端、写信号输入端、片选信号输入端、中断信号输出端、复位信号输入端分别与控制器(1)的数据线输入/输出端、地址线输入端、读信号输入端、写信号输出端、片选信号输出端、中断信号输入端、复位信号输出端相连;可编程逻辑器件(7)的调宽波信号输出端与驱动电路(8)的调宽波信号输入端相连;控制器(1)的调宽波信号输出端与驱动电路(9)调宽波信号输入端相连;可编程逻辑器件(7)的读信号、写信号、片选信号输出端分别与A/D转换器(3)、并行通讯口(4)的读信号、写信号、片选信号输入端相连,可编程逻辑器件7的读信号、写信号、片选信号、中断信号输出端分别与串行通讯口5的读信号、写信号、片选信号、中断信号输入端相连。

2 根据权利要求1所述嵌入式通用伺服控制器,其特征是控制器1采用型号为TMS320F2812的数字信号处理器,A/D转换器3采用型号为AD7864,并行通讯口4采用型号为C8255A,串行通讯口5采用型号为ST16C554,可编程逻辑器件7采用型号为EPM3064A100,看门狗2采用型号为MAX706T,驱动电路8包含3个驱动接口,驱动电路9包含两个驱动

接口，驱动接口的型号为 SN74ALS244A，串行接口芯片 6 采用型号为 SN75174、SN75175 的两块芯片。

3.根据权利要求 1 所述嵌入式通用伺服控制器,其特征是根据预先编制的程序完成接收外部的数据，并对数据进行计算处理输出调宽波的控制器

(1) 包括：

判断数字采样中断响应标志是否等于 1 的装置；

根据设置的与各分系统通讯的发送时刻、发送字节数、接收字节数信息完成与各个分系统之间的数据信息交换,同时完成经典 pid 控制算法实现的装置；

根据数据计算结果输出调宽波信号的装置；

形成各个分系统接收状态标志的装置；

根据预先编制的程序完成控制器（1）与外设之间逻辑控制和调宽波输出保护的可编程逻辑器件（7）包括：

用于接收串口的中断信号,并根据串口的中断信号发出 dsp 中断信号的装置；

用于接收 dsp 的读写控制信号和地址信号并进行译码的译码器；

用于根据译码的结果发出各个分系统的控制信号的装置；

用于实现并行接口信号保护的并行接口保护电路；

用于实现接口信号保护的串行接口保护电路；

用于实现调宽波信号的看门狗保护,输出调宽波信号的装置.

嵌入式通用伺服控制器

技术领域

本发明属于工业自动化控制技术领域，涉及到一种伺服控制器，具体地说是一种嵌入式通用伺服控制器。

技术背景：

在工业自动化控制领域，现有的嵌入式伺服控制器大多采用 pc104 与控制卡结合的结构。由于 pc104 是采用 intel x86 系列 cpu 的计算机，它是一个具有显示，通讯，存储，网络等非常多的外设，是一个多系统多任务的计算机，不是专用的嵌入式工业自动化控制系统，因而存在控制系统体积庞大集成度不高、不灵活、控制反应速度慢、容易死机、系统工作不稳定、计算机价格昂贵成本高等缺点和问题。

发明内容：

为解决背景技术所存在的缺点和问题，本发明采用 TMS320F2812 数字信号处理器（dsp）作为控制器，利用其本身集成的外设与片外专用集成电路、大规模可编程器件相结合的方法，并用高效，简洁的 C 语言和硬件描述语言 VHDL，实现控制逻辑和控制算法的实现，目的是提供一种嵌入式通用伺服控制器。

本发明包括控制器 1，看门狗 2，A/D 转换器 3，平行通讯口 4，串行通讯口 5，串行接口芯片 6，可编程逻辑器件 7，驱动电路 8、9。看门狗 2 的复位信号输出端与控制器 1 的复位信号输入端相连。A/D 转换器 3 的数据线输出端和转换控制输入端分别与控制器 1 的数据线输入端和通用数字 io 端相连。平行通讯口 4 的数据线输入/输出端与控制器 1 的数据线输入/输出端相连。串行通讯口 5 的数据线输入/输出端与控制器 1 数据线输入/输出端相连，串行通讯口 5 的数据线输入/输出端与串行接口芯片 6 的数据线输入/输出端相连。可编程逻辑器件 7 的数据线输入/输出端、地址线输出

端、读信号输出端、写信号输入端、片选信号输入端、中断信号输出端、复位信号输入端分别与控制器 1 的数据线输入/输出端、地址线输入端、读信号输入端、写信号输出端、片选信号输出端、中断信号输入端、复位信号输出端相连。可编程逻辑器件 7 的调宽波信号输出端与驱动电路 8 的调宽波信号输入端相连。控制器 1 的调宽波信号输出端与驱动电路 9 调宽波信号输入端相连。可编程逻辑器件 7 的读信号、写信号、片选信号输出端分别与 A/D 转换器 3 和并行通讯口 4 的读信号、写信号、片选信号输入端相连，可编程逻辑器件 7 的读信号、写信号、片选信号、中断信号输出端分别与串行通讯口 5 的读信号、写信号、片选信号、中断信号输入端相连。

根据控制器 1 所要完成的接收外部的数据，对数据进行计算处理，输出调宽波的任务而编制程序，并将程序存入控制器 1 中。

根据可编程逻辑器件 7 所要完成的控制器 1 与外设之间逻辑控制和调宽波输出保护任务而编制程序，并将程序存入可编程逻辑器件 7 中。

根据预先编制的程序完成接收外部的数据，并对数据进行计算处理输出调宽波的控制器 1 包括：

判断数字采样中断响应标志是否等于 1 的装置；

根据设置的与各分系统通讯的发送时刻、发送字节数、接收字节数信息完成与各个分系统之间的数据信息交换，同时完成经典 pid 控制算法实现的装置；

根据数据计算结果输出调宽波信号的装置；

形成各个分系统接收状态标志的装置；

根据预先编制的程序完成控制器 1 与外设之间逻辑控制和调宽波输出保护的可编程逻辑器件 7 包括：

用于接收串口的中断信号，并根据串口的中断信号发出 dsp 中断信号的装置；

用于接收 dsp 的读写控制信号和地址信号并进行译码的译码器；

用于根据译码的结果发出各个分系统的控制信号的装置；

用于实现并行接口信号保护的并行接口保护电路；

用于实现串行接口信号保护的串行接口保护电路；

用于实现调宽波信号的看门狗保护，输出调宽波信号的装置；

本发明的工作过程：看门狗 2 为控制器 1、可编程逻辑器件 7 提供复位信号，保证控制器 1 和可编程逻辑器件 7 在稳定的状态下工作。A/D 转换器 3 将来自外部设备的四路模拟信号转换为数字信号，并将数字信号传递给控制器 1，平行通讯口 4 接收外部状态信号和平行数据，并将控制器 1 输出的系统状态信号和平行数据输出，平行通讯口 4 输出的平行数据经可编程逻辑器件 7 中的平行保护电路实现保护输出。串行通讯接口实现串并数据转换和并串数据转换，完成控制器 1 与外部其它系统的串行数据通讯。可编程逻辑器件 7 中的串行接口保护电路实现串行数据的输入输出保护。控制器 1 的 CAN 总线接口实现控制器 1 与外部工业控制总线的数据通讯。控制器 1 是整个系统的“大脑”，完成接收外部的数据，进行数据计算处理，根据计算处理的结果，输出调宽波控制伺服电机。控制器 1 的光电编码器接口接收外部光电编码器的位置反馈信号，并根据位置反馈信号调整输出的调宽波信号，以减小外部设备位置的误差。控制电机的调宽波信号通过控制器 1 的调宽波输出接口输出。通过串行通讯口 5 输入控制器 1 的控制信号经控制器 1 运算处理输出控制电机调宽波信号。控制器 1 输出的控制电机调宽波信号可以经驱动电路 9 缓冲直接输出，也可以经可编程逻辑器件 7 的逻辑控制、驱动电路 8 保护输出。可编程逻辑器件 7 在系统中完成控制器 1 与外设 A/D 转换器 3、串行通讯口 5、平行通讯口 4 之间的逻辑控制和调宽波信号输出保护作用。

本发明利用 TMS320F2812 数字信号处理器作为控制器，利用其本身集成的外设与片外专用集成电路、大规模可编程器件相结合的方法，并用高效的 C 语言和硬件描述语言 VHDL，实现控制逻辑和控制算法的实现，可以非常灵活的进行伺服控制，使伺服控制系统具有高速，高效，高集成度，高可靠性。

附图说明

图 1 为本发明的结构示意图，也是说明书摘要附图。图中 1 为控制器，控制器 1 中的 G 为 PWM1~PWM12 接口，I 为 XR/W、XWE、XNMI-XINT₁₃、RESET 接口，H 为外部工业控制总线接口，J 为光电编码器接口，2 看门狗，3 为 A/D 转换器，A/D 转换器 3 中的 A 为 BUSY、FRSTDAT 和 CONVST 接口，B 为 VIN1A~VIN4A 和 VIN1B~VIN4B 接口，F 为 WR、RD 和 CS 接口，4 并行通讯口，并行通讯口 4 中的 E 为 PA₀~PA₇（或是 PB₀~PB₇、PC₀~PC₇）接口，F 为 WR、RD 和 CS 接口，5 串行通讯口，C₁ 为 TXA~TXD 接口，C₂ 为 RXA~RXD 接口，F 为 WR、RD 和 CS 接口，6 串行接口芯片，7 可编程逻辑器件，D 为数据线接口，A 为地址线接口，G 为读信号输出端、写信号输入端、片选信号输入端、中断信号输出端、复位信号输入端，8、9 驱动电路。

图 2 为本发明控制器 1 预先编制程序的流程图。

图 3 为本发明可编程逻辑器件 7 预先编制程序的流程图。

具体实施方式

本发明包括控制器 1，看门狗 2，A/D 转换器 3，并行通讯口 4，并行接口保护电路，串行通讯口 5，串行接口芯片 6，串行接口保护电路，可编程逻辑器件 7，驱动电路 8、9。如图 1 所示，A/D 转换器 3 采用型号为 AD7864，并行通讯口 4 采用型号为 C8255A，串行通讯口 5 采用型号为 ST16C554，可编程逻辑器件 7 采用型号为 EPM3064A100，看门狗 2 采用型号为 MAX706T，驱动电路 8 包含 3 个驱动接口，驱动电路 9 包含两个驱动接口，驱动接口的型号为 SN74ALS244A，串行接口芯片 6 采用型号为 SN75174、SN75175 的两块芯片。

控制器 1 中预先编制的程序包括下列步骤：

- a.开始；
- b.对控制器 1 串行端口、系统设置参数、系统状态参数进行初始化设置；
- c.判断数字采样中断响应标志是否等于 1，若不等于 1 则等待中断；若

等于 1 则进入下一步骤;

- d.根据设置的与各分系统通讯的发送时刻、发送字节数、接收字节数信息完成与各个分系统之间的数据信息交换,同时完成经典 pid 控制算法的实现;
- e.根据数据计算结果输出调宽波信号;
- f.形成各个分系统接收状态标志;
- g.返回第 c 步骤。

可编程逻辑器件 7 预先编制的 vhdl 程序流程图如下:

- a:复位,使可编程逻辑器件 7 各个逻辑单元模块处于工作状态;
- b:接串口的中断信号,然后根据串口的中断信号发出 dsp 的中断信号,接收 dsp 的读写控制信号和地址信号进行译码,并根据译码的结果发出各个分系统的控制信号;
- c: 实现并行接口信号、串行接口信号的保护和调宽波信号的看门狗 2 保护,输出调宽波信号。

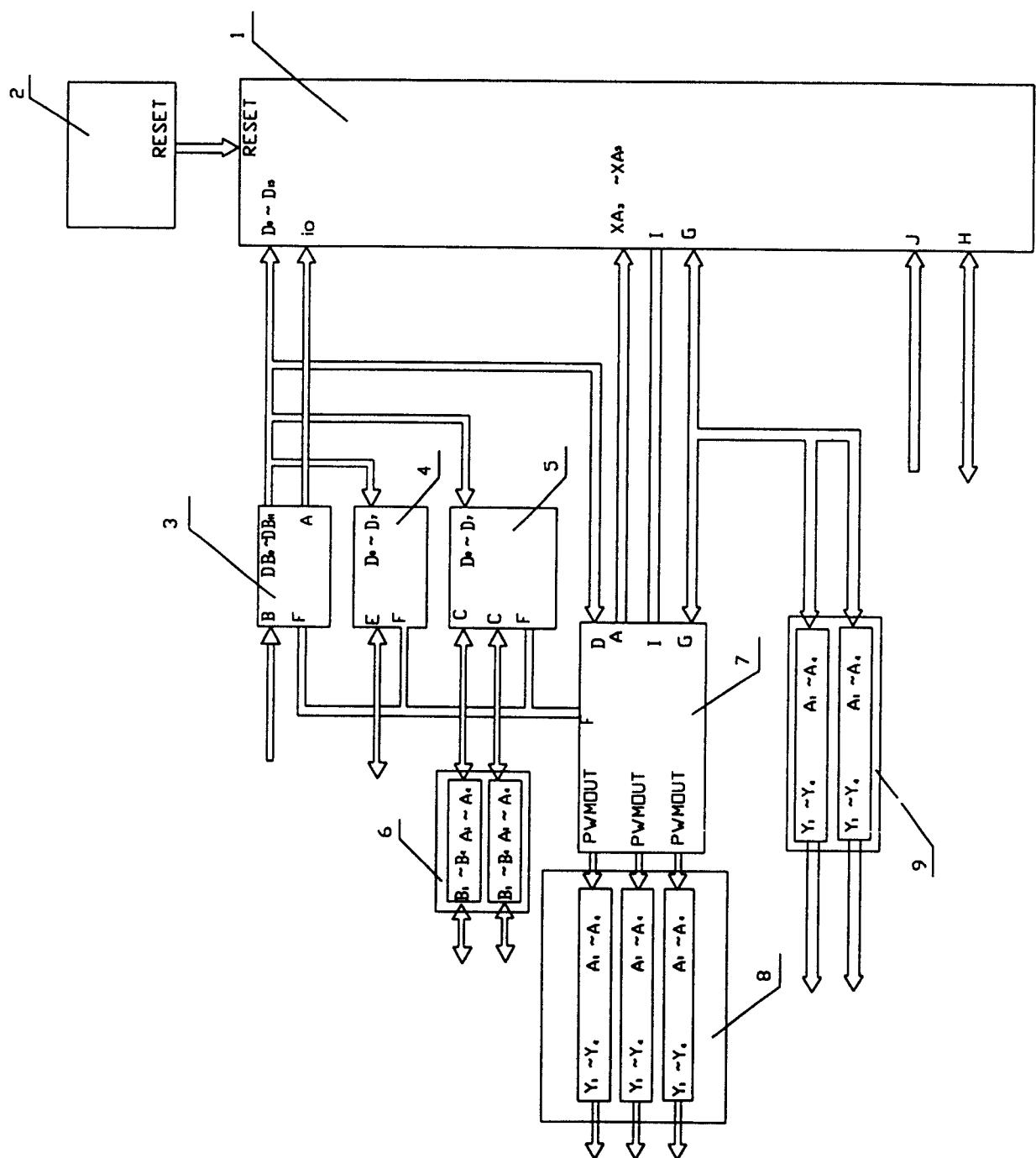


图 1

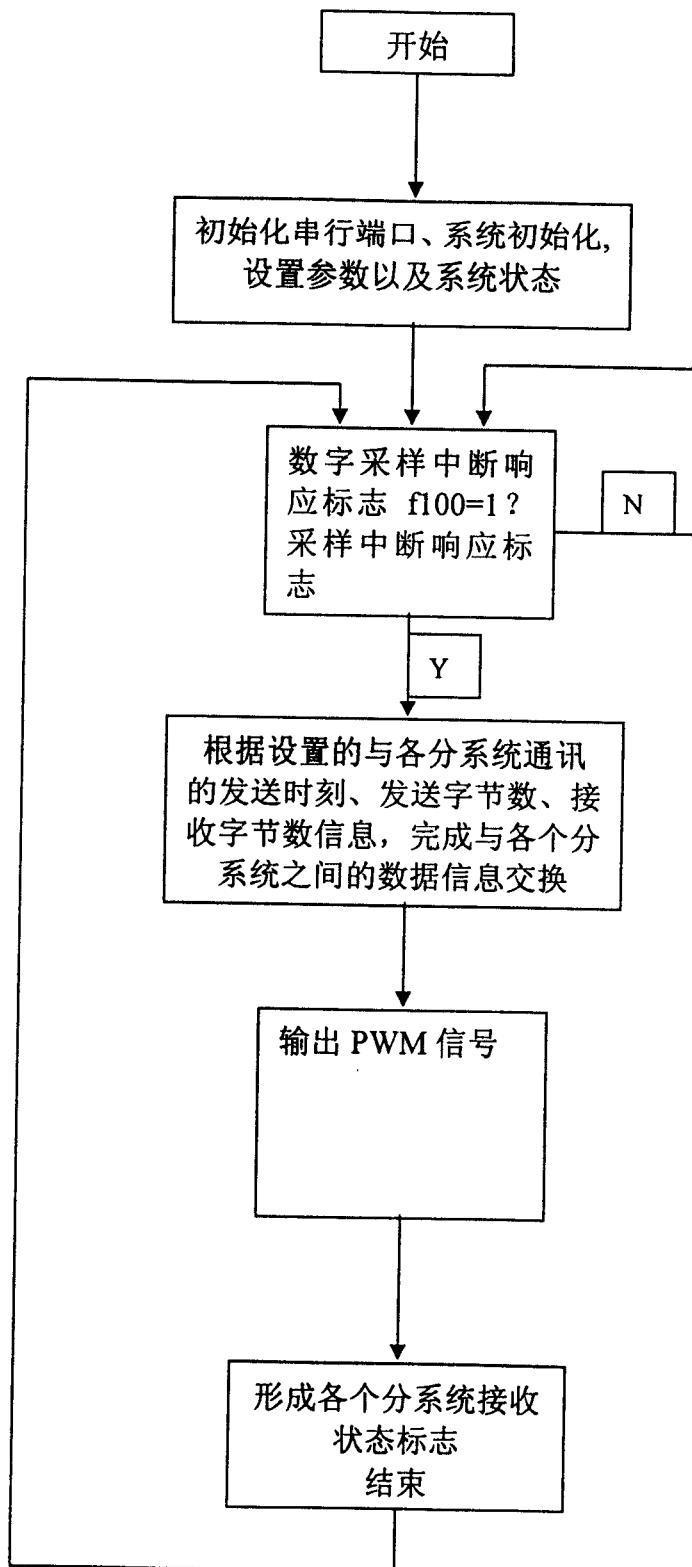


图 2

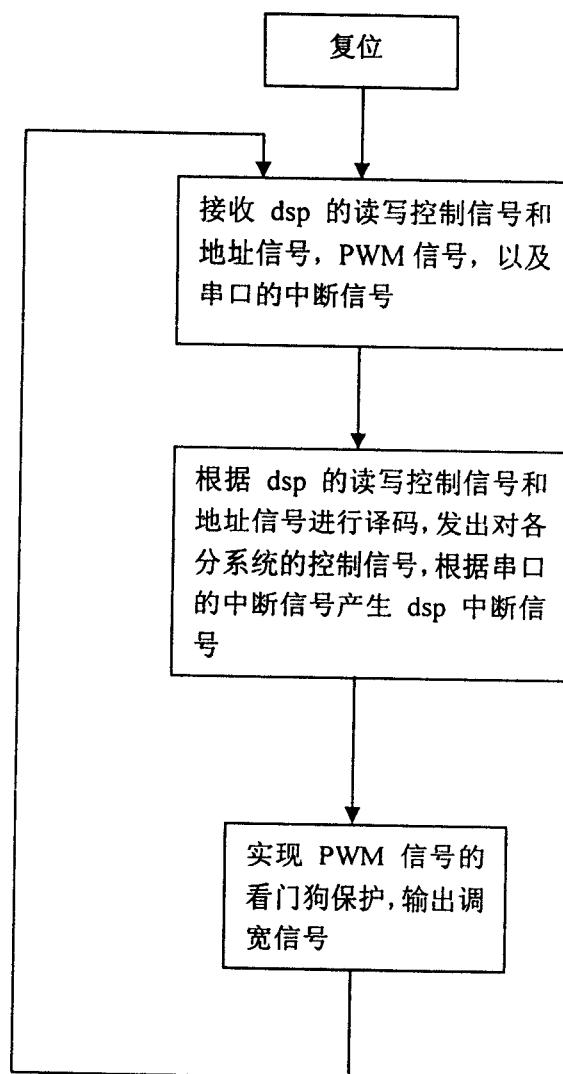


图 3