

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200710056154.2

[43] 公开日 2008 年 3 月 19 日

[51] Int. Cl.
H03L 7/00 (2006.01)
H03L 7/24 (2006.01)
G04G 7/02 (2006.01)
G01S 1/02 (2006.01)

[22] 申请日 2007.10.11

[21] 申请号 200710056154.2

[71] 申请人 中国科学院长春光学精密机械与物理研究所

地址 130033 吉林省长春市东南湖大路 16 号

[72] 发明人 冯 强 曹立华 耿爱辉

[74] 专利代理机构 长春菁华专利商标代理事务所
代理人 赵炳仁

[11] 公开号 CN 101145777A

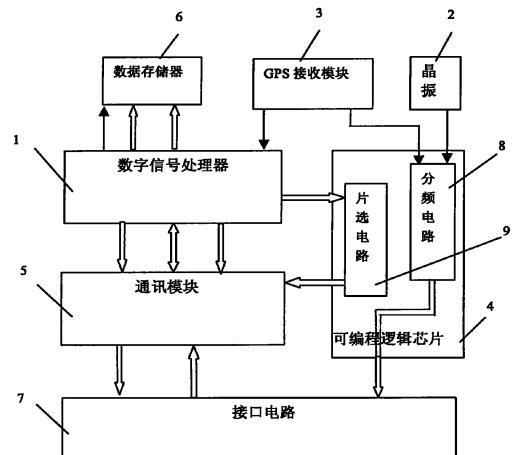
权利要求书 1 页 说明书 4 页 附图 4 页

[54] 发明名称

GPS 时统终端系统

[57] 摘要

本发明涉及一种 GPS 时统终端系统，其采用的技术方案是：GPS 接收模块将 GPS 信息传递给数字信号处理器；数字信号处理器控制数据的收发，以及将 GPS 接收模块传输的 GPS 信息进行处理，并将处理结果通过通讯模块串行输送出去；晶振为分频电路提供标准基础时钟；GPS 接收模块为分频电路提供 GPS 秒信号作为分频链的同步清零信号；分频电路将晶振产生的标准基础时钟进行分频，产生各分系统所需的同步采样频率信号。本发明采用数字信号处理器作为数据处理单元，集成度高，结构简单，可靠性好，体积小，并且运算速度快，特别适用于为大型光电测量设备提供标准时间信号和标准频率信号以实现整个设备的时间和频率的统一。



1、一种 GPS 时统终端系统，其特征在于包括数字信号处理器（1），GPS 接收模块（3），通讯模块（5），晶振（2），分频电路（8）；GPS 接收模块（3）与数字信号处理器（1）的串口连接，将 GPS 信息传递给数字信号处理器（1）；数字信号处理器（1）控制数据的收发，以及将 GPS 接收模块（3）传输的 GPS 信息进行处理，并将处理结果通过通讯模块（5）串行输送出去；晶振（2）为分频电路（8）提供标准基础时钟；GPS 接收模块（3）为分频电路（8）提供 GPS 秒信号作为分频链的同步清零信号；分频电路（8）将晶振（2）产生的标准基础时钟进行分频，产生各分系统所需的同步采样频率信号。

2、根据权利要求 1 所述的 GPS 时统终端系统，其特征在于数字信号处理器（1）采用型号为 TM320F240；晶振（2）采用高精度的 5MHz 温补晶振；GPS 接收模块（3）是美国 GARMIN 公司生产的 GPS OEM 板。

3、根据权利要求 1 所述的 GPS 时统终端系统，其特征在于通讯模块（5）采用多通道异步串行通讯芯片。

4、根据权利要求 3 所述的 GPS 时统终端系统，其特征在于片选电路（9）分别与数字信号处理器（1）和异步串行通讯芯片连接，根据数字信号处理器（1）提供的地址选通异步串行通讯芯片的串行通道。

5、根据权利要求 3 或 4 任意一项权利要求所述的 GPS 时统终端系统，其特征在于异步串行通讯芯片（5）采用型号为 TL16C554。

6、根据权利要求 1 或 4 任意一项权利要求所述的 GPS 时统终端系统，其特征在于所述分频电路（8）和片选电路（9）为可编程逻辑芯片（4）内部逻辑电路。

7、根据权利要求 6 所述的 GPS 时统终端系统，其特征在于可编程逻辑芯片（4）采用型号为 EPM7064。

8、根据权利要求 1 所述的 GPS 时统终端系统，其特征在于数据存储器（6）与数字信号处理器（1）连接，作为数字信号处理器（1）外扩的程序和数据存储器。

9、根据权利要求 8 所述的 GPS 时统终端系统，其特征在于数据存储器（6）采用两片型号为 IDT71016 的存储器。

GPS 时统终端系统

技术领域

本发明涉及一种 GPS 时统终端系统，特别涉及一种光电测量设备 GPS 时统终端系统。

背景技术

时间统一系统简称时统终端系统，是向大型光电测量设备提供标准时间信号和标准频率信号以实现整个系统的时间和频率的统一，由各种电子设备组成的一套完整的系统。GPS 时统终端系统就是以 GPS 时间为基准时间的一种时统终端系统，它主要的功能分为两大部分，一部分是提供给整个系统所需的绝对时间即 GPS 时间信息和位置信息；另一部分就是为各分系统提供各自所需的同步采样频率信号。

GPS 不仅是高精度全球定位系统，而且也是高精度的实时标准时间信号系统。分散数千千米之遥的各 GPS 接收模块输出的时间信号 1pps（秒脉冲）与标准时间的最大误差不超过 $\pm 1 \mu s$ ，所以可以认为是同步的。因此，若大型光电测量设备的各分系统都采用 GPS 时间校时，则各分系统可取得高精度的时间同步。

目前，大型光电测量设备所使用的 GPS 时统终端系统采用单片机作为数据处理单元，需要设计复杂的外围电路，并且单片机运算速度慢，因而整个系统结构复杂、可靠性差、体积大、速度慢。

发明内容

本发明要解决的技术问题是提供一种的结构简单、可靠性好、体积小、速度快的 GPS 时统终端系统。

本发明包括数字信号处理器，GPS 接收模块，通讯模块，晶振，分频电路；GPS 接收模块与数字信号处理器的串口连接，将 GPS 信息传递给数字信号处理器；数字信号处理器控制数据的收发，以及将 GPS 接收模块传输的 GPS 信息进行处理，并将处理结果通过通讯模块串行输送出去；晶振为分频电路提供标准基础时钟；GPS 接收模块为分频电路提供 GPS 秒信号作为分频链的同步清零信号；分频电路将晶振产生的标准基础时钟进行分频，产生各分系统所需的同步采样频率信号。

本发明采用数字信号处理器作为数据处理单元，因而集成度高，结构简单，可靠性好，体积小，并且运算速度快，特别适用于为大型光电测量设备提供标准时间信号和标准频率信

号以实现整个设备的时间和频率的统一。

所述通讯模块采用多通道异步串行通讯芯片；片选电路分别与数字信号处理器和异步串行通讯芯片连接，可以根据数字信号处理器提供的地址选通异步串行通讯芯片的串行通道，提高了数据传输效率。

所述分频电路和片选电路为可编程逻辑芯片内部逻辑电路，这进一步提高了本发明的集成度。

作为本发明的另一个改进是：数据存储器与数字信号处理器连接，作为数字信号处理器外扩的程序和数据存储器，以便数字信号处理器能够进行在线仿真。

下面结合附图和具体实施方式对本发明作进一步详细说明。

附图说明

图 1 为本发明结构示意图，也是摘要附图。图中 1 为数字信号处理器，2 晶振，3 为 GPS 接收模块，4 可编程逻辑芯片，5 通讯模块，6 数据存储器，7 接口电路，8 分频电路，9 片选电路。

图 2 为本发明具体实施方式结构示意图。1 为数字信号处理器，2 晶振，3 为 GPS 接收模块，4 可编程逻辑芯片，5 通讯模块，6 数据存储器，7 接口电路。

图 3 为本发明数字信号处理器 1 内部主程序流程图。

图 4 为数字信号处理器 1 内部中断子程序流程图。

具体实施方式

如图 1 所示本发明硬件电路主要是由数字信号处理器 1，GPS 接收模块 3，晶振 2，分频电路 8，片选电路 9，数据存储器 6，通讯模块 5 以及一些外围电平转换芯片构成。通讯模块 5 采用多通道异步串行通讯芯片；分频电路 8 和片选电路 9 采用可编程逻辑芯片 4 编程实现；GPS 接收模块 3 与数字信号处理器 1 的串口连接，GPS 信息传递给数字信号处理器 1；数字信号处理器 1 控制数据的收发，以及将 GPS 接收模块 3 传输的 GPS 信息进行处理，片选电路 9 根据数字信号处理器 1 提供的地址选通异步串行通讯芯片的串行通道；数字信号处理器 1 的处理结果通过异步串行通讯芯片和接口电路 7 串行输送出去。晶振 2 为分频电路 8 提供标准基础时钟；GPS 接收模块 3 为分频电路 8 提供 GPS 秒信号作为分频链的同步清零信号；分频电路 8 将晶振 2 产生的标准基础时钟进行分频，产生同步采样频率信号。同步采样频率信号经接口电路 7 输送给各分系统。

如图 2 所示数字信号处理器 1 采用型号为 TM320F240；晶振 2 采用高精度的 5MHz 温

补晶振；GPS接收模块3是美国GARMIN公司生产的GPS OEM板；可编程逻辑芯片4采用型号为EPM7064；通讯模块5采用型号为TL16C554异步串行通讯芯片；数据存储器6采用型号为IDT71016。本发明选用RS—485接口标准进行信号传输，采用RS—485接口芯片MAX491和SP487以及RS—232接口芯片MAX202作为接口电路7与各系统进行数据通讯，进行电平转换。GPS数据信息是TTL电平的，所以GPS接收模块3的GPS信息（包括时间信息和位置信息）输出直接与数字信号处理器1的串口RXD相连接；GPS接收模块3接收卫星信号，并解算出当前的UTC时间、位置数据信息（经度、纬度数据信息）、卫星的数量以及跟踪卫星的状态等时空信息，然后将结果送给数字信号处理器1。数字信号处理器1的16位地址、数据总线分别和两片数据存储器6的地址、数据总线连接，同时两片数据存储器6的/CS片选端同数字信号处理器1的/DS、/PS控制信号也分别相连，以区别数据存储器和程序存储器。数字信号处理器1的地址线A4、A5以及/IS接到可编程逻辑芯片4内部的片选电路9上，为片选电路9提供地址译码；片选电路9为二-四译码器，/IS作为译码器的控制信号使用，二-四译码器输出四路片选信号/CSA、/CSB、/CSC、/CSD，这四路信号接到异步串行通讯芯片的四个片选端，供其片选使用。异步串行通讯芯片TL16C554的三个中断信号分别接到数字信号处理器1的INT1、INT2、INT3管脚上，数字信号处理器1的地址线A0、A1、A2连接到异步串行通讯芯片的内部寄存器的地址线A0、A1、A2，数字信号处理器1的8位数据总线与异步串行通讯芯片数据线相连；数字信号处理器1对GPS信息进行解码和数据格式转换，然后通过异步串行通讯芯片TL16C554的串口、RS—485接口芯片MAX491和SP487以及RS—232接口芯片MAX202将当前的时空信息发送给各分系统。晶振2的标准基础时钟输出接到可编程逻辑芯片4的全局时钟（GCLK/IN）输入端，作为可编程逻辑芯片4内部整个分频电路8的标准基础时钟；GPS接收模块3的GPS秒信号输出通过可编程逻辑芯片4的I/O口接到内部分频电路8，为分频电路8提供同步清零信号；可编程逻辑芯片4内部分频电路8的输出通过RS—485接口芯片MAX491和SP487以及RS—232接口芯片MAX202与各分系统连接，为各分系统提供同步采样频率信号。

本发明将数字信号处理器TMS320F240作为数据处理单元，采用C语言与汇编语言混合编程的方式，缩小了器件所占空间，降低了成本，提高了运算速度。

通讯模块5采用TI公司生产的TL16C554异步串行通讯芯片，可扩展四个串行通道，每个通道都可对数据进行串行至并行的转换，以及并行至串行的转换。TL16C554有16个字节FIFO的功能，可以减少TMS320F240中断次数，提高了TMS320F240的效率。

可编程逻辑芯片 4 采用型号为 EPM7064，分频电路 8 及片选电路 9 采用的是电路图和硬件语言相结合的编程方式。

数据存储器 6IDT71016 是 64K×16 位的高速 COMS 静态存储器。使用两个 IDT71016 分别作为数字信号处理器 TMS320F240 的程序存储器和数据存储器。有了程序存储器和数据存储器 6 数字信号处理器 TMS320F240 就可以进行在线仿真，省去了对数字信号处理器 TMS320F240 编程时反复烧写的麻烦，提高了调试数字信号处理器 TMS320F240 程序的效率。

GPS 接收模块 3 选用美国 GARMIN 公司生产的 GPS OEM 板，它能够同时跟踪多达 12 颗 GPS 卫星，能够快速定位。GPS 接收机使用了最新的科技和高水平的电路集成技术，在达到高性能的同时减小了体积和功耗，它可以将卫星轨道参数、上次定位位置、时间和日期等数据保存在静态存储器，GPS 接收模块 3 内部有备用电池来为存储器供电。

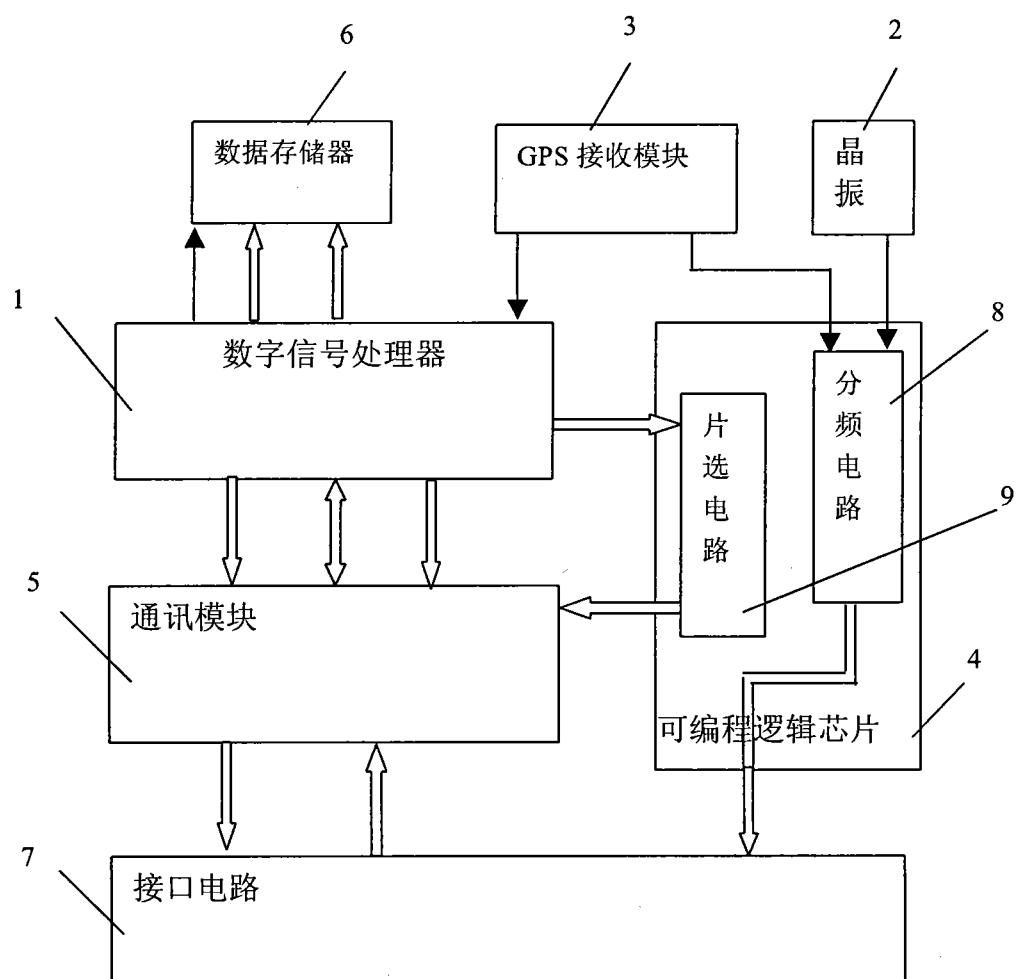


图 1

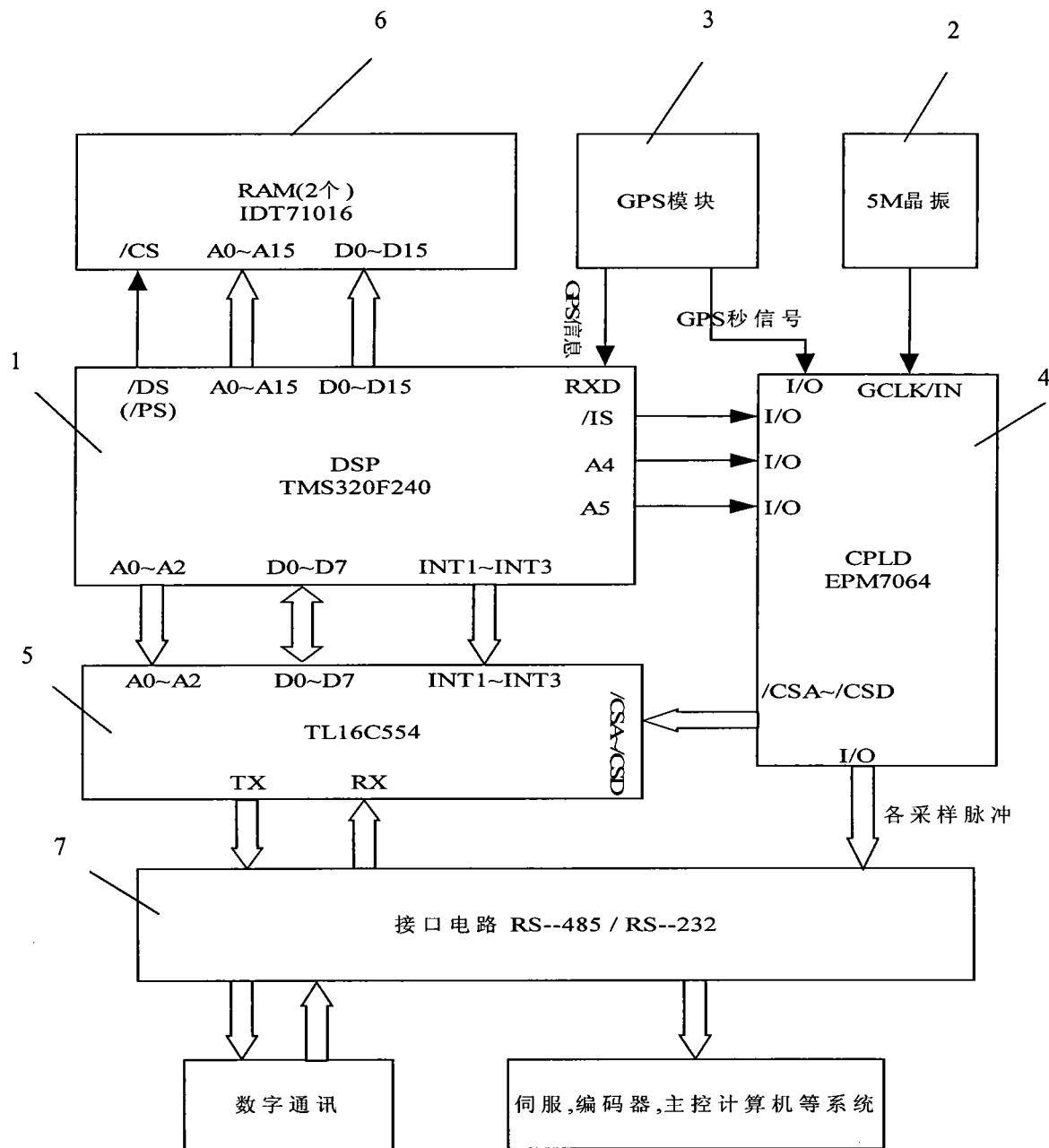


图 2

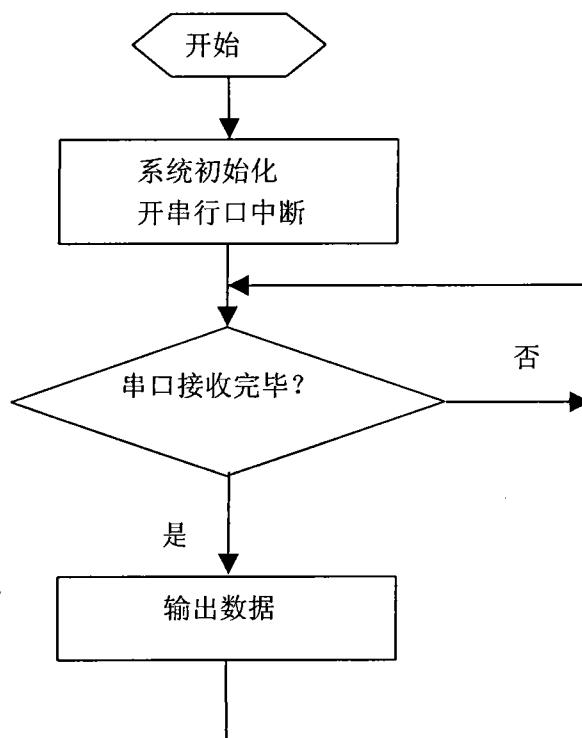


图 3

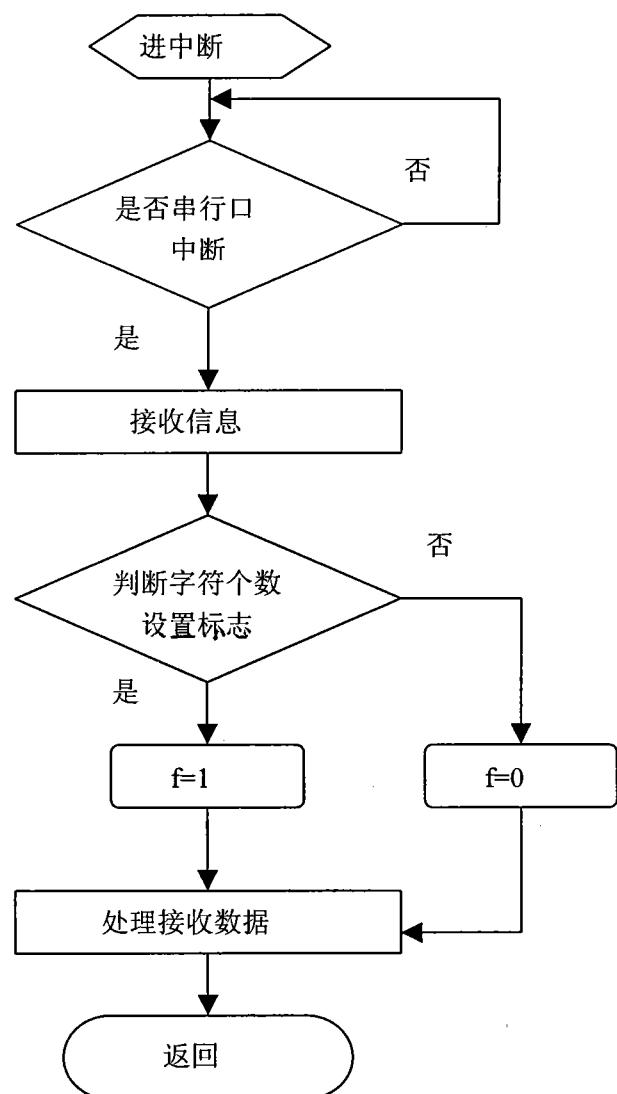


图 4