



[12] 发明专利申请公开说明书

[21] 申请号 03110909.8

[43] 公开日 2004 年 8 月 4 日

[11] 公开号 CN 1517676A

[22] 申请日 2003.1.17 [21] 申请号 03110909.8
 [71] 申请人 中国科学院长春光学精密机械与物理研究所
 地址 130022 吉林省长春市人民大街 140 号
 [72] 发明人 万秋华 龙科慧 余荣红

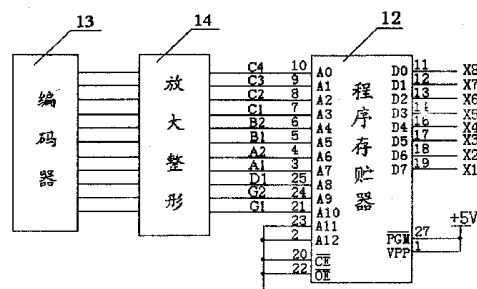
[74] 专利代理机构 长春科宇专利代理有限责任公
 司
 代理人 刘树清

权利要求书 1 页 说明书 5 页 附图 2 页

[54] 发明名称 一种绝对式矩阵编码器粗码译码校正的方法及其电路

[57] 摘要

一种绝对式矩阵编码器粗码译码校正的方法及其电路，属于光电测试技术领域，尤其是涉及一种绝对式矩阵编码器粗码译码校正的方法及其电路。本发明要解决的技术问题是：建立一种绝对式矩阵编码器粗码译码校正的方法及其电路。解决的技术方案是：首先采用一片可擦除程序存储器，通过计算机和程序写入器注入设计好的译码校正数据；其次是选择绝对式矩阵编码器输出的粗码矩阵码道信号、精码道信号、校正码道信号通过放大整形后的引线可与擦除程序存储器的地址输入引线脚的匹配；再根据需要确定可擦除程序存储器输出引线脚与提取校正处理后的二进制码的匹配。这种方法的结果，直接获得了绝对式矩阵编码器粗码译码校正电路。



1、一种绝对式矩阵编码器粗码译码校正的方法，其特征在于首先采用一片可擦除程序存贮器 E^2ROM 或 EPROM (12)，通过计算机 (10) 和程序写入器 (11) 往可擦除程序存贮器 E^2ROM 或 EPROM (12) 中注入事先设计好的译码校正数据表中的译码校正数据，译码校正数据中的 $a_1 a_2 a_3 a_4 a_5 a_6 a_7 a_8$ 为循环二进制码，其中的 $A_1 A_2$ 、 $B_1 B_2$ 、 $C_1 C_2 C_3 C_4$ 为粗码矩阵码道信号； $B_1 B_2 B_3 B_4 B_5 B_6 B_7 B_8$ 为自然二进制码，其中的 $X_1 X_2 X_3 X_4 X_5 X_6 X_7 X_8$ 为校正处理后的自然二进制码， $G_1 G_2$ 为精码道信号， D_1 为校正码道信号；其次是选择绝对式矩阵编码器 (13) 输出的 $C_4 C_3 C_2 C_1 B_2 B_1 A_2 A_1$ 粗码矩阵码道信号、 $G_2 G_1$ 为精码道信号、 D_1 为校正码道信号通过放大整形器 (14) 后的引线与被擦除程序存贮器 E^2ROM 或 EPROM (12) 的地址输入引线脚的匹配；再根据需要确定可擦除程序存贮器 E^2ROM 或 EPROM (12) 输出引线脚 $D_0 D_1 D_2 D_3 D_4 D_5 D_6 D_7$ 与提取校正处理后的二进制码 $X_8 X_7 X_6 X_5 X_4 X_3 X_2 X_1$ 的匹配，

2、一种绝对式矩阵编码器粗码译码校正电路，其特征在于在一片可擦除程序存贮器 E^2ROM 或 EPROM (12) 内，存贮有事先设计好的译码校正数据；在可擦除程序存贮器 E^2ROM 或 EPROM (12) 的左侧设有地址输入引线脚 $A_0 A_1 A_2 \dots A_n$ 以及与其匹配的编码器输出码道信号引线 $C_4 C_3 C_2 C_1 B_2 B_1 A_2 A_1 G_2 G_1$ ；右侧设有可擦除程序存贮器功能输出引线脚 $D_0 D_1 D_2 \dots D_n$ 和与其匹配的译码校正数据引线 $X_n \dots X_2 X_1$ ；可擦除程序存贮器 E^2ROM 或 EPROM (12) 左侧还有片选引线脚 \overline{OE} 及读出允许引线脚 \overline{OE} 与电源地址相连接，右侧还有电源引一脚 V_{PP} 及编程引线脚 \overline{PGM} 与电话相连接。

一种绝对式矩阵编码器粗码译码校正的方法及其电路

技术领域：本发明属于光电测试技术领域，尤其是涉及一种绝对式矩阵编码器粗码译码校正的方法及其电路。

技术背景：光电轴角编码器是具有代表性的角位移传感器，在多种场合得到广泛的应用，它的粗码测角数据，是通过编码器输出的粗码光电信号，经过放大整形处理后再经译码校正后得到的。

一般情况矩阵编码器粗码译码校正的过程是，先把矩阵编码（粗码）译成循环二进制码（也称格雷码），然后把循环二进制码，再根据精码道、校正码道及粗码道的关系，判断粗码要进行校正的位置，进行加或减校正，从而实现以精码为基准对粗码的校正处理。

在本发明之前，与本发明最为接近的已有技术，通常有两种情况，一种是绝对式矩阵编码器粗码译码校正硬件处理电路（《光学机械》1985年第5期P65-70“小型绝对式矩阵编码器”曹振夫）。如图1所示：是由奇偶判断电路1、四选一电路2、二选一电路3、异或门电路4、全加器电路5组成的。

该种硬件处理电路，使用的元器件多、体积庞大、重量重、占用空间很大，影响主体仪器布局，同时也缺乏可靠性。为了克服这种缺点，人们又研制了另一种绝对式矩阵编码器粗码译码校正单片机处理电路（中科院长春光机所研制的小型绝对式矩阵编码器单片机处理电路）。如图2所示：是由锁存器6、锁存器7、单片机处理系统8、I/D接口电路9组成的。该单片机处理软件电路体积小，可靠性高，但是数据处理的时间长，工作效率低，以上两种绝对式矩阵编

码器粗码译码校正电路都存在一定缺点和问题。

发明内容：为了克服上述两种电路存在的缺点和问题，本发明的目的在于建立一种实现对绝对式矩阵编码器粗码译码校正的新方法，通过该方法实现的电路，体积小、重量轻、占据空间体积小、可靠性高、处理速度快、工作效率高。

本发明要解决的技术问题是：建立一种绝对式矩阵编码器粗码译码校正的方法。通过该方法产生一种绝对式矩阵编码器粗码译码校正电路。

解决技术问题的技术方案如图 3、图 4、图 5 所示：首先采用一片可擦除程序存储器（E²ROM 或 EPROM）12，通过计算机 10 和程序写入器 11 往可擦除程序存储器 12 中注入事先设计好的译码校正数据：

$$\begin{aligned}
 a_1 &= A_1 & b_1 &= a_1 \\
 a_2 &= A_2 & b_2 &= x_1 \oplus a_1 = a_1 \oplus a_2 \\
 a_3 &= B_1 A_1 + B_2 \bar{A}_1 & b_3 &= x_2 \oplus a_3 = a_1 \oplus a_2 \oplus a_3 \\
 a_4 &= B_1 \bar{A}_1 + B_2 A_1 & b_4 &= x_3 \oplus a_4 = a_1 \oplus a_2 \oplus a_3 \oplus a_4 \\
 a_5 &= C_4 \bar{A}_1 \bar{A}_2 + C_3 \bar{A}_1 A_2 + C_2 A_1 A_2 + C_1 A_1 \bar{A}_2 & b_5 &= x_4 \oplus a_5 = a_1 \oplus a_2 \dots \oplus a_5 \\
 a_6 &= C_3 \bar{A}_1 \bar{A}_2 + C_2 \bar{A}_1 A_2 + C_1 A_1 A_2 + C_4 A_1 \bar{A}_2 & b_6 &= x_5 \oplus a_6 = a_1 \oplus a_2 \dots \oplus a_6 \\
 a_7 &= C_2 \bar{A}_1 \bar{A}_2 + C_1 \bar{A}_1 A_2 + C_4 A_1 A_2 + C_3 A_1 \bar{A}_2 & b_7 &= x_6 \oplus a_7 = a_1 \oplus a_2 \dots \oplus a_7 \\
 a_8 &= C_1 \bar{A}_1 \bar{A}_2 + C_4 \bar{A}_1 A_2 + C_3 A_1 A_2 + C_2 A_1 \bar{A}_2 & b_8 &= x_7 \oplus a_8 = a_1 \oplus a_2 \dots \oplus a_8
 \end{aligned}$$

G_1	G_2	D_1	b_8	x_1	x_2	x_3	x_4	x_5	x_6	x_7	x_8	
0	0	0	0	b_1	b_2	b_3	b_4	b_5	b_6	b_7	b_8	
0	0	0	1	b_1	b_2	b_3	b_4	b_5	b_6	b_7	b_8	+1
0	0	1	0	b_1	b_2	b_3	b_4	b_5	b_6	b_7	b_8	+1
0	0	1	1	b_1	b_2	b_3	b_4	b_5	b_6	b_7	b_8	
0	1	0	0	b_1	b_2	b_3	b_4	b_5	b_6	b_7	b_8	-1
0	1	0	1	b_1	b_2	b_3	b_4	b_5	b_6	b_7	b_8	
0	1	1	0	b_1	b_2	b_3	b_4	b_5	b_6	b_7	b_8	
0	1	1	1	b_1	b_2	b_3	b_4	b_5	b_6	b_7	b_8	-1
1	0	0	0	b_1	b_2	b_3	b_4	b_5	b_6	b_7	b_8	
1	0	0	1	b_1	b_2	b_3	b_4	b_5	b_6	b_7	b_8	
1	0	1	0	b_1	b_2	b_3	b_4	b_5	b_6	b_7	b_8	
1	0	1	1	b_1	b_2	b_3	b_4	b_5	b_6	b_7	b_8	
1	1	0	0	b_1	b_2	b_3	b_4	b_5	b_6	b_7	b_8	
1	1	0	1	b_1	b_2	b_3	b_4	b_5	b_6	b_7	b_8	
1	1	1	0	b_1	b_2	b_3	b_4	b_5	b_6	b_7	b_8	
1	1	1	1	b_1	b_2	b_3	b_4	b_5	b_6	b_7	b_8	

译码校正数据中的 $a_1 a_2 a_3 a_4 a_5 a_6 a_7 a_8$ 为循环二进制码，其中的 $A_1 A_2$ 、 $B_1 B_2$ 、 $C_1 C_2 C_3 C_4$ 为粗码矩阵码道信号； $b_1 b_2 b_3 b_4 b_5 b_6 b_7 b_8$ 为自然二进制码，其中的 $x_1 x_2 x_3 x_4 x_5 x_6 x_7 x_8$ 为校正处理后的自然二进制码， $G_1 G_2$ 为精码道信号， D_1 为校正码道信号；其次是选择绝对式矩阵编码器(13)输出的 $C_4 C_3 C_2 C_1 B_2 B_1 A_2 A_1$ 粗码矩阵码道信号、 $G_2 G_1$ 为精码道信号、 D_1 为校正码道信号通过放大整形器(14)后的引线及可擦除程序存储器 E^2ROM 或 EPROM (12) 的地址输入

引线脚 $A_0 A_1 A_2 \cdots A_n$ 相匹配的选择；再根据需要确定可擦除程序存储器 12 的输出引线脚 $D_0 D_1 D_2 \cdots D_7$ 与提取校正处理后的二进制码 $X_8 X_7 \cdots X_2 X_1$ 的匹配。

根据上述建立的绝对式矩阵编码器粗码译码校正方法，形成的绝对式矩阵编码器粗码译码校正电路如图 5 所示：在一片可擦除程序存储器（E²ROM 或 EPROM）12 内，存储有事先设计好的译码校正数据； $A_1 A_2$ 、 $B_1 B_2$ 、 $C_1 C_2 C_3 C_4$ 为粗码矩阵码道信号， $X_1 X_2 \cdots X_n$ 为校正后的自然二进制码， $G_1 G_2$ 为精码道信号， D_1 为校正码道信号，在可擦除程序存储器 12 的左侧设有地址输入引线脚 $A_0 A_1 A_2 \cdots A_n$ 以及与其匹配的编码器输出码道信号引线 $C_4 C_3 C_2 C_1 B_2 B_1 A_2 A_1 G_2 G_1$ ；右侧设有可擦除程序存储器功能输出引线脚 $D_0 D_1 D_2 \cdots D_n$ 和与其匹配的译码校正数据引线 $X_n \cdots X_2 X_1$ ；可擦除程序存储器 12 左侧还有片选引线脚 \overline{OE} 及读出允许引线脚 \overline{OE} 与电源地址相连接，右侧还有电源引一脚 V_{PP} 及编程引线脚 \overline{PGM} 与电话相连接。

本发明的积极效果：方便简单易行、电路体积小、重量轻、可靠性高、处理速度快、工作效率高。

附图说明：图 1 是已有技术绝对式矩阵编码器粗码译码校正硬件处理电路结构示意图，图 2 是已有技术绝对式矩阵编码器粗码译码校正单片机处理电路结构示意图，图 3 是本发明方法中通过计算机和程序写入器往可擦除程序存储器中注入译码校正数据方法的示意图，图 4 是本发明方法中编码器输出的粗码、精码，校正码道信号经放大整形后的引线可与可擦除程序存储器地址输入引线脚匹配的示意图，图 5 是本发明的绝对式矩阵编码器粗码译码校正电路示意图。

具体实施方式：本发明的方法发明按图 3 和图 4 所示的方法程序实施，图 3

中的计算机 10 采用 PC486 或 PC586 计算机，程序写入器 11 采用 RF1800 程序写入器，程序存贮器 12 采用 27C64 可擦除程序存贮器、图 4 中的编码器 13 采用 MTX65 或 MTX40 绝对式矩阵编码器，放大整形 14 采用 LM124 放大器或 LM139 比较器，程序存贮器 12 采用 27C64 可擦除程序存贮器。

本发明中的电路发明，按图 5 所示结构实施，按图 3 所示的方式注入译码校正数据，按图 4 所示的方式 实施可擦除程序存贮器与编码器连接。

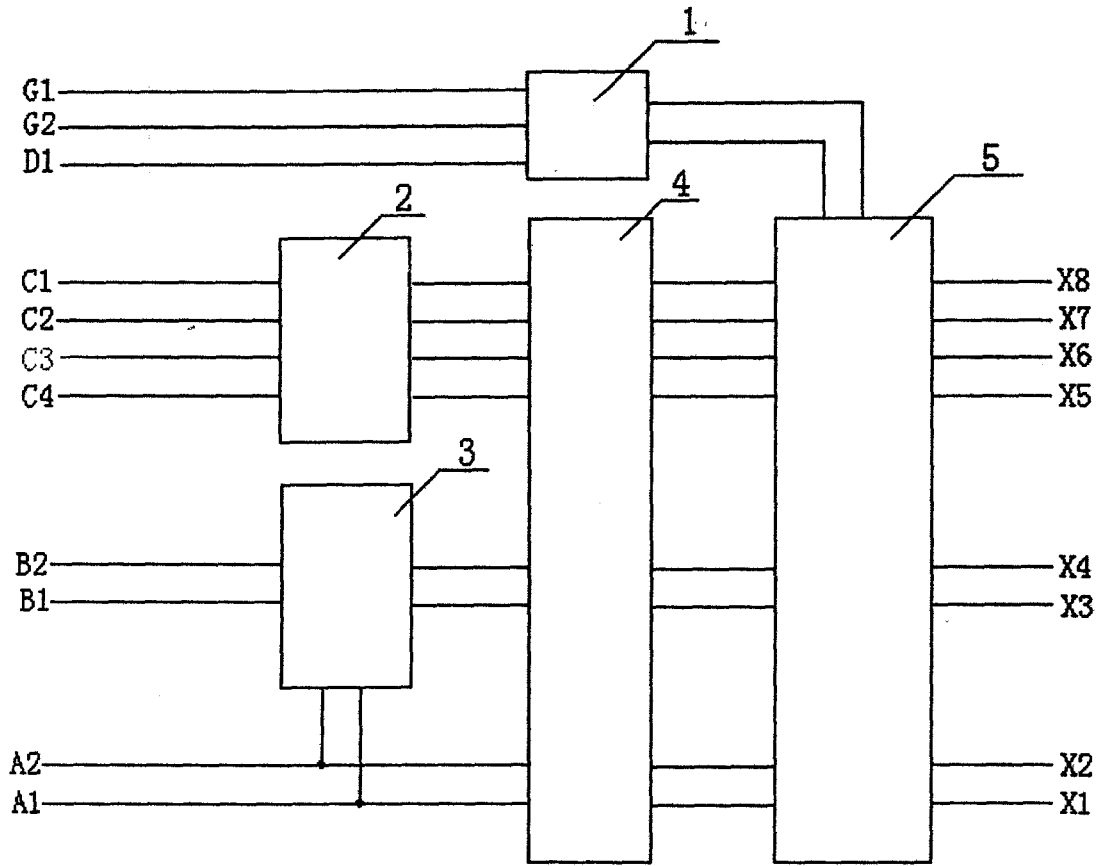


图1

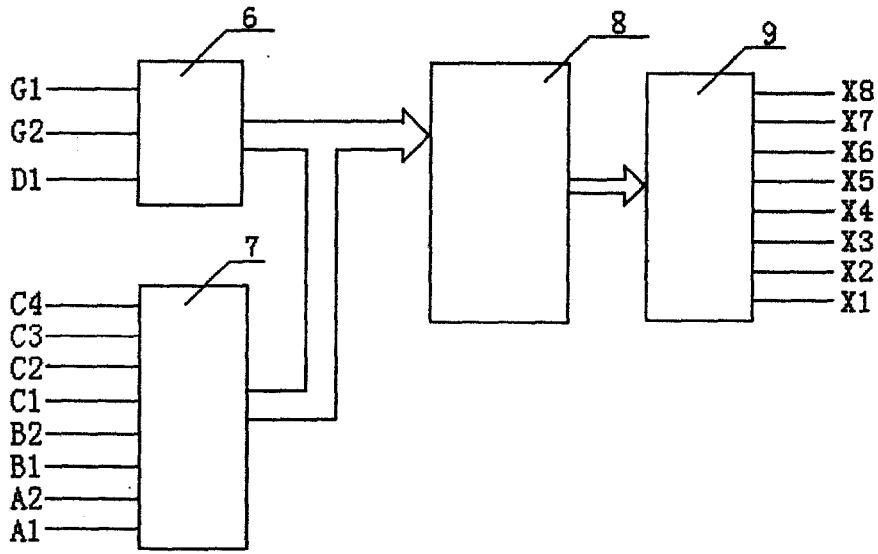


图2

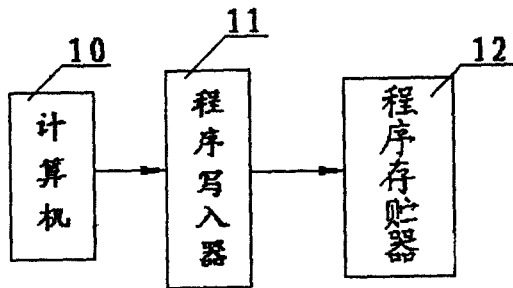


图3

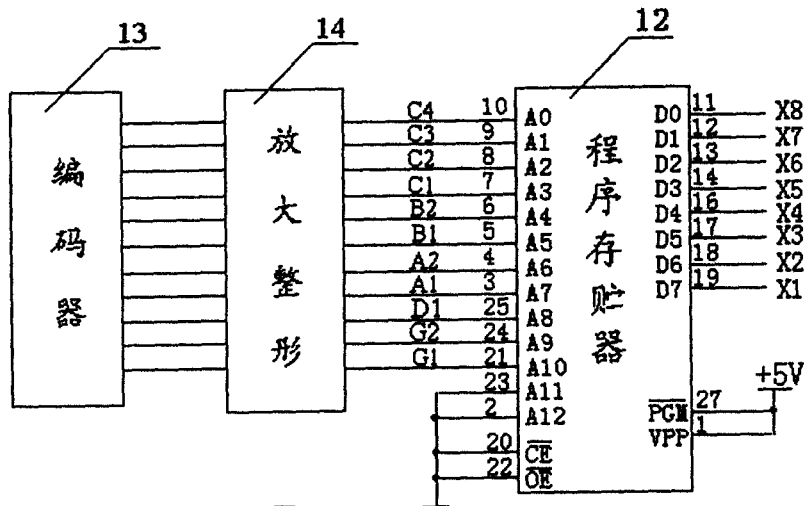


图4

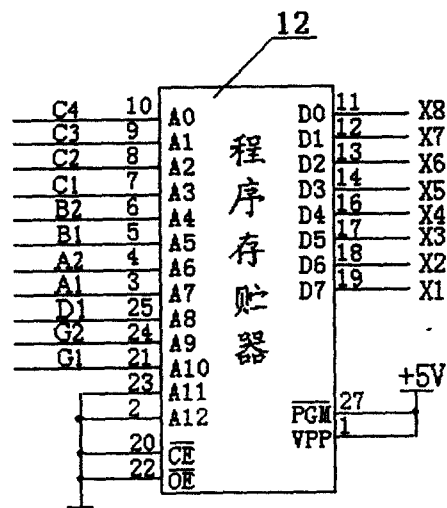


图5