

[12] 发明专利申请公开说明书

[21] 申请号 00126530.X

[43] 公开日 2002 年 4 月 3 日

[11] 公开号 CN 1343003A

[22] 申请日 2000.9.13 [21] 申请号 00126530.X

[71] 申请人 中国科学院长春光学精密机械与物理研究所

地址 130022 吉林省长春市人民大街 140 号

[72] 发明人 李志明 景玉梅 叶如华 李菊生

[74] 专利代理机构 长春科宇专利代理有限责任公司

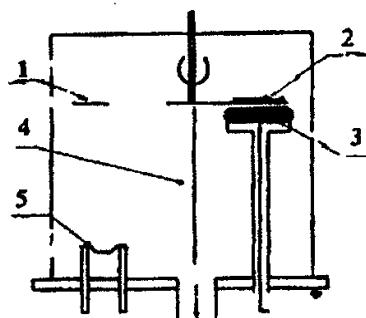
代理人 梁爱荣

权利要求书 1 页 说明书 3 页 附图页数 1 页

[54] 发明名称 一种改善蒸发薄膜半导体器件性能的工艺方法

[57] 摘要

本发明属于半导体技术领域，涉及一种对蒸发薄膜半导体器件性能的工艺方法的改进。首先在一次抽真空条件下先制备薄膜半导体器件的介质膜绝缘层，然后，在二次抽真空条件下采用溅射方法于蒸发半导体材料之前，首先在介质膜绝缘层上淀积一层“新鲜”的介质膜，再蒸发半导体材料，以保证薄膜半导体器件构造中介质膜和半导体膜界面上的“清洁”，减少了其中杂质和缺陷形成的界面态密度，使器件的特性得到改善。



权 利 要 求 书

1、一种改善蒸发薄膜半导体器件性能的工艺方法，其工艺步骤如下：

(1)、在一次真空系统下将样品形成足够厚度图形的介质膜；

(2)、将带有介质膜的样品出一次真空系统；

(3)、在真空系统外将介质膜的掩模更换成半导体掩模；

(4)、将带有介质膜的样品转移到二次真空系统内，对介质膜表面进行真空清洁处理；其特征在于：

(5)、用半导体掩模在介质膜表面上酌量溅射上一层的介质膜；

(6)、样品转动到蒸发半导体材料的位置，再蒸上所需要的半导体薄膜。

00-09-15

说 明 书

一种改善蒸发薄膜半导体器件性能的工艺方法

本发明属于二次抽真空条件下制作薄膜半导体的技术，涉及一种在二次抽真空条件下分别制作介质膜和半导体层工艺方法的改进。

已有技术在两个系统亦即二次抽真空条件下分别制作介质膜和半导体层是比效适宜于生产的工艺。这样，可以任选所需尺寸和形状的掩模来形成图形，并且可以采用不同的成膜方法。但是，样品在两个系统的转移过程中，首先形成的介质膜表面难免受到系统外的环境污染，这种污染在二次半导体蒸镀之前难以予以彻底清除，给介质膜与半导体的界面上留下的杂质和缺陷，在沟道区形成复杂的界面态，严重地破坏器件的特性。从文献资料中见到，有许多实验室里的薄膜晶体管（TFT）研制中采用二种办法来克服这一问题：一是将介质膜和半导体膜的成膜装置设计在一个真空系统中，也就是说在完成这两种成膜的过程中样品不出真空，在真空系统中更换蒸镀两种材料时使用的不同掩模，则使得更换机械结构复杂且要求精度高；二是在二次真空系统条件分别制备介质膜和半导体膜的情况下，首先在一次真空条件下形成了介质膜，二次真空中在蒸发半导体膜之前，用反溅的方法，去掉一次真空系统中形成的介质膜表面的薄薄一层，实际上将样品表面暴露于空气时所受的沾污一起去掉，露出“新鲜”的介质层表面，然后蒸发半导体。这种办法都取得了改善器件性能的一定效果，但是使用反溅射方法能引起介质膜表面损伤的负面影响，不宜用

于生产。

本发明的目的是解决上述在一次真空中样品不出真空，更换不同掩模时带来机械结构复杂的问题；二次真空系统用反溅射方法引起介质膜表面损伤的负面影响，不宜用于生产等问题，本发明提供一种能改善蒸发薄膜半导体器件性能的工艺方法。

本发明的详细内容：蒸发的薄膜半导体器件的特性一方面取决于器件结构的设计及选材；另一方面很大程度上取决于半导体和介质膜绝缘层界面的状态，因为该界面一般为器件的沟道形成区。本发明溅射介质膜绝缘层和蒸发半导体分别在二个系统中二次抽真空条件下完成，特别有利于器件在生产工艺中执行。本发明的工艺步骤如下：

(1)、在一次真空系统下将样品形成足够厚度图形的介质膜；(2)、将带有介质膜的样品出一次真空系统；(3)、在真空系统外将介质膜的掩模更换成半导体掩模；(4)、将带有介质膜的样品转移到二次真空系统内，对介质膜表面进行真空清洁处理；(5)、用半导体掩模在介质膜表面酌量溅射上一层的介质膜；(6)、将样品转动到蒸发半导体材料的位置，再蒸上所需要的半导体薄膜，这样制备获得的蒸发薄膜半导体器件的性能可得到一定改善。

本发明的优点是在蒸发薄膜半导体器件的工艺过程中，介质膜绝缘层和半导体层是在二个系统二次真空条件下完成的。为了保证介质膜绝缘层与半导体薄膜界面的完善，必须避免系统转移过程中对样品带来的环境污染。本发明二次抽真空系统中在介质膜绝缘层上溅射淀积上一层“新鲜”的介质膜，然后再蒸发半导体薄膜。这样半导体薄膜与“新鲜”的介质膜之间由于不出真空而避免了空气环境带入的沾污，克

服了已有技术二次真空系统用反溅射方法引起介质膜表面损伤的负面影响，减少了由杂质或缺陷形成的界面态密度从而达到器件性能的改善。

附图说明：

图 1 是本发明实施例中使用的二次真空蒸发半导体装置示意图

本发明的实施例如图 1 所示：样品架 1、带有介质膜的样品 2、溅射靶 3、隔离板 4、半导体蒸发源 5。我们在实验室制作 CdSe-TFT 的过程中，首先在玻璃衬底上制作铝栅，然后在一次真空系统中用反应溅射镀制 3000~4000A 厚的 SiO₂ 介质膜，将此样品从一次真空系统取出，方便地将溅射介质膜的掩模更换上蒸发半导体的掩模，然后，放置到二次真空系统中。二次真空系统包含一个半导体阻热蒸发装置和一个 SiO₂ 溅射装置。首先转动样品架 1 上的样品至溅射靶 3 的上方，将样品烘烤摄氏 120 度二十分钟并等待样品自然冷却到室温时，用反应溅射方法再溅射一层“新鲜”的 SiO₂ 膜，厚度约 100~200A。然后将样品转到阻热蒸发源 5 上方，待真空中度抽到 5×10^{-4} 帕左右，开始蒸发 CdSe，蒸发厚度约 200A。取出蒸好 CdSe 的样品再蒸发上源漏电极，再经 SiO₂ 膜的保护及真空中退火，完成 CdSe-TFT 的制作全过程。对所得 CdSe-TFT 与采取通常的二次真空法镀制介质膜半导体所得的器件测试相比较，调制波形要好，亦即稳定性好。当源漏电压 V_d 为 15 伏，栅极电压 V_g 为 10 伏，经过 16 小时连续测试，前 2 小时内，源漏电流 I_d 仅降到初始值的 80%，随后保持不变；而采用已有技术制备的 CdSe-TFT 用同样条件来测试，一开始 I_d 的下降就很快，几分钟内就可以下降 70% 左右。

00.09.15

说 明 书 附 图

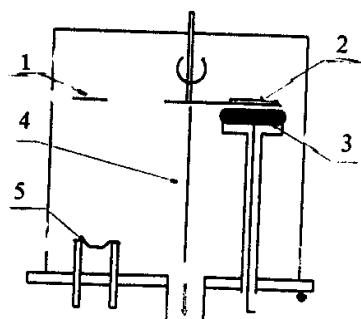


图1